MEGAHUNT

DS2x0001

数据手册

MH2457，基于 RISC Core 的 32 位高级微控制器(MCU)
288MHz, 9.25MB RAM, USB OTG FS，以太网,
Quad-SPI，图像加速器, JPEG 解码器, DVP, RGB & 8080 & MIPI DSI

特性

- **内核：**
  - 32 位的 RISC Core
  - 288MHz 典型工作频率
  - 单周期乘法和硬件除法
- **存储器**
  - 外扩 Quad-SPI Nor Flash
  - 9.25MB RAM
- **电源及低功耗**
  - 2.7～3.6V 供电
  - 睡眠、停机、待机和掉电模式
  - VBAT 为 RTC 供电
- **模拟特性**
  - 3 个 12 位，2.5MSPS ADC
  - 多达 24 个通道
  - 转换范围：0 至 3.3V
  - 2 个 12 位 D/A 转换器
- **DMA：12 通道 DMA 控制器**
- **I/O 端口**
  - 支持多功能双向 I/O 口，速率高达 150MHz
  - 所有 GPIO 均可配置上下拉电阻
- **17 个定时器**
  - 2 个 16 位带死区控制和紧急刹车，用于电机控制的 PWM 高级控制定时器
  - 2 个 32 位定时器，10 个 16 位定时器，每个定时器有多达 4 个用于输入捕获/输出比较/PWM 或脉冲计数的通道和增量编码器输入
  - 2 个看门狗定时器
  - 系统时间定时器：24 位自减型计数器
- **17 个通信接口**
  - 3 个 I2C 接口(支持 SMBus/PMBus)
  - 4 个 USART 接口(支持 ISO7816，LIN，IrDA 接口和调制解调控制)
  - 2 个 UART 接口
  - 4 个 SPI 接口，2 个带 I2S 接口多路复用
  - 1 个 Quad-SPI 接口
  - 2 个 CAN 接口
  - 1 个 SDIO 接口
- **高速接口**
  - 1 个 USB2.0 FS OTG
  - 1 个 10/100 以太网接口
- **显示**及图像接口
  - 1 个 MIPI DSI 接口
  - 1 个 RGB888/565 接口
  - 1 个 8080/6800
  - 1 个 DCMI 接口
- 图像**加速器**
  - JPEG Decoder
  - 2D 图像加速器
- 封装
  - QFN100
  - QFN88

目录

1. 介绍 5
2. 功能描述 6
2.1. 器件概览 6
2.2. 系统框图 7
2.3. 料号信息 7
2.4. DMA 控制器 (DMAC) 8
2.5. 可变静态存储控制器(FSMC) 8
2.6. LCD-TFT 控制器 8
2.7. DMA2D 9
2.8. 定时器和看门狗 9
2.8.1. 高级控制定时器(TIM1/TIM8) 9
2.8.2. 通用定时器(TIMx) 9
2.8.3. 基本定时器 TIM6 和 TIM7 10
2.8.4. SysTick 定时器 10
2.8.5. 独立看门狗 10
2.8.6. 窗口看门狗 10
2.9. 内部集成电路接口 I2C 10
2.10. 通用同步/异步收发器 USART/UART 10
2.11. 串行外设接口 SPI 11
2.12. 内部集成音频 (I²S) 11
2.13. 数字摄像头接口 DCMI 11
2.14. 安全数字输入/输出接口(SDIO) 11
2.15. 支持专用 DMA 和 IEEE 1588 的以太网 MAC 接口 12
2.16. 控制器区域网络(CAN) 12
2.17. OTG_FS 12
2.18. 通用输入/输出(GPIO) 13
2.19. 模数转换器(ADC) 13
2.20. 数模转换器(DAC) 13

MEGAHUNT

3. 引脚定义 14
3.1. MH2457 引脚分布 15
3.1.1. QFN88 15
3.1.2. QFN100 16
3.2. MH2457 引脚定义 17
3.2.1. QFN88 17
3.2.2. QFN100 21
3.3. MH2457 引脚复用功能 26
4. 电气特性 47
4.1. 绝对最大额定值 47
4.2. 工作条件 47
4.2.1. 推荐工作条件 47
4.2.2. 上电和掉电时的工作条件 47
4.2.3. 上电复位(POR)和掉电复位(PDR) 47
4.2.4. 工作电流 48
4.2.5. 外部时钟特性 49
4.2.6. 内部时钟特性 50
4.2.7. GPIO 特性 50
4.2.8. NRST PIN 特性 52
4.2.9. USB 特性 53
4.2.10. ADC 特性 53
4.2.11. DAC 特性 53
5. 封装尺寸 55
5.1. QFN88 55
5.2. QFN100 57
6. 修订记录 59

MEGAHUNT

表格

表 2-1 MH2457 特性及外设数量 6
表 2-2 料号信息 7
表 2-1 USART 的特性比较 10
表 3-1 引脚定义表中使用的图例/缩略语 14
表 3-4 MH2457 QFN88 引脚定义 17
表 3-2 MH2457 QFN100 引脚定义 21
表 3-3 端口 A 复用功能表 26
表 3-4 端口 B 复用功能表 28
表 3-5 端口 C 复用功能表 31
表 3-6 端口 D 复用功能表 34
表 3-7 端口 E 复用功能表 36
表 3-8 端口 F 复用功能表 38
表 3-9 端口 G 复用功能表 40
表 3-10 端口 H 复用功能表 42
表 3-11 端口 I 复用功能表 44
表 4-1 绝对最大额定值 47
表 4-2 推荐工作条件 47
表 4-3 上电和掉电时的工作条件 47
表 4-4 内嵌复位和电源控制模块特性 48
表 4-5 VDD 电源功耗(1) 48
表 4-6 VDD 电源功耗(2) 49
表 4-7 VBAT33 电源电流 49
表 4-8 外部高速时钟（HSE） 49
表 4-9 外部低速时钟 (LSE) 49
表 4-10 内部高速时钟 (HSI) 50
表 4-11 内部低速时钟 (LSI) 50
表 4-12 输入特性 50
表 4-13 输出电压 51
表 4-14 AC 特性(1) 51
表 4-15 NRST PIN 特性 53
表 4-16 USB1（全速）特性 53
表 4-17 ADC1\2\3 IN0~15 特性 53

MEGAHUNT

表 4-18 DAC 特性 53
表 6-1 修订记录 59

图片

图 2-1 MH2457 系统框图 7
图 3-1 MH2457 QFN88 引脚分布 15
图 3-2 MH2457 QFN100 引脚分布 16
图 5-1 MH2457 QFN88 10*10 封装尺寸图 56
图 5-2 MH2457 QFN100 12*12 封装尺寸图 58

MEGAHUNT

1.介绍

本数据手册提供了 MH2457 系列微控制器的订购信息与机械特性参数。
使用本 MH2457 数据手册时，需配合《RM2x0001-MH2457-参考手册》共同查阅。

MEGAHUNT

2. 功能描述

MH2547 系列产品搭载了高性能 32 位 RISC 内核，运行频率达 288 MHz，并集成以下特性：

- 高速存储器：
  - 外扩 Quad-SPI Nor Flash
  - RAM 容量达 9.25MB
- 支持 MIPI DSI、RGB888/565、8080/6800 等显示及图像接口
- 12 通道 DMA 控制器

2.1. 器件概览

表 2-1 MH2457 特性及外设数量

外设		MH2457Q8UZ0D0	MH2457Q8UZ000	MH2457QAUZ0D0
RAM		9.25 MB	1.25 MB	9.25 MB
外扩 Quad-SPI Nor Flash		支持	支持	支持
Timers	16 位高级控制定时器	2	2	2
	32 位定时器	2	2	2
	16 位定时器	10	10	10
	看门狗定时器	2	2	2
	系统时间定时器	1	1	1
通信接口	I2C	3	3	3
	USART	4	4	4
	UART	1	1	2
	SPI	4	4	4
	I2S	2	2	2
	Quad-SPI	1	1	1
	CAN	2	2	2
	SDIO	1	1	1
12 位 ADC 通道数		3 14 channels	3 14 channels	3 18 channels
GPIO 数		64	64	82
12 位 DAC		2	2	2
高速接口	USB2.0 FS OTG	1	1	1
	RMII 以太网接口	1	1	1
显示及图像接口	MIPI DSI 接口	1	1	不支持
	RGB888 接口	不支持	不支持	1
	8080	不支持	不支持	1
	DCMI 接口	1	1	1
图像加速器	JPEG Decoder	支持	支持	支持

MEGAHUNT

外设		MH2457Q8UZ0D0	MH2457Q8UZ000	MH2457QAUZ0D0
	2D 图像加速器	支持	支持	支持
CPU 频率		288 MHz		
工作电压		2.7 至 3.6 V		
工作温度范围		-40℃ 至 +85℃		
封装		QFN88	QFN88	QFN100

2.2. 系统框图

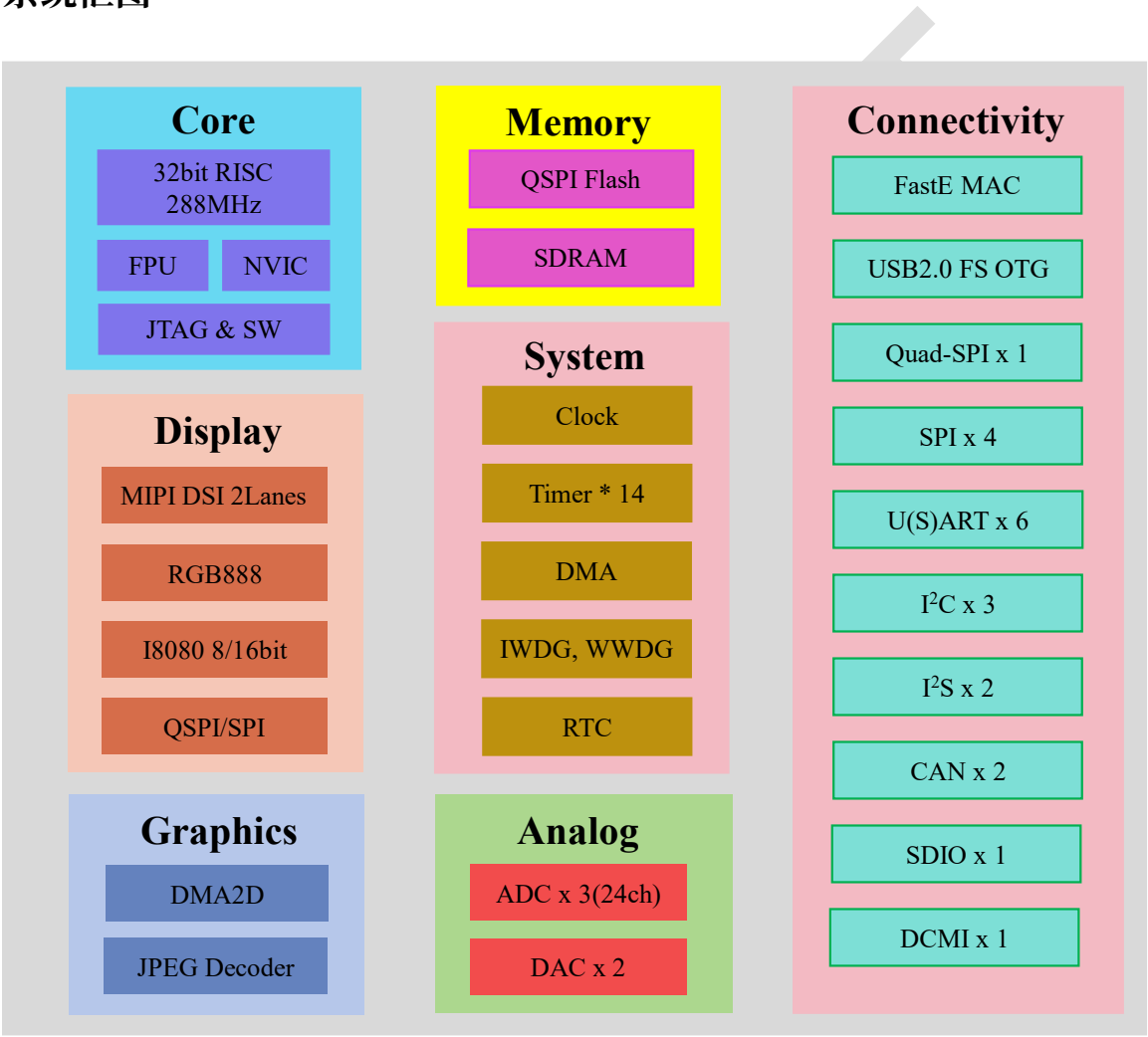


图 2-1 MH2457 系统框图

2.3. 料号信息

表 2-2 料号信息

料号	RAM	Flash	管脚定义
MH2457Q8UZ0D0	9.25MB	--	QFN88
MH2457Q8UZ000	1.25MB	--	QFN88

料号	RAM	Flash	管脚定义
MH2457QAUZ0D0	9.25MB	--	QFN100

2.4. DMA 控制器 (DMAC)

具有 2 个通用双端口 DMA(DMA1 和 DMA2)，每个都有 8 个流。能够管理存储器到存储器、外设到存储器、存储器到外设的传输。具有用于 APB/AHB 外设的专用 FIFO，支持突发传输。

两个 DMA 控制器支持循环缓冲区管理，当控制器到达缓冲区末尾时，无需专门代码。DMA 控制器还有双缓冲特性，可自动使用和切换两个存储器缓冲，而不需要特殊代码。

每个数据流都与专用的硬件 DMA 请求相连，同时支持软件触发。通过软件进行相关配置，并且数据源和数据目标之间传输的数据量不受限制。

DMA 可与下列主要外设共同使用：

- SPI, I2S
- I2C
- USART
- TIMx
- DAC
- SDIO
- DCMI
- ADC
- QUAD-SPI
- JPEG

2.5. 可变静态存储控制器(FSMC)

FSMC 可以和大多数图形 LCD 控制器无缝连接。支持 Intel 8080 和 Motorola 6800 模式，并且可以灵活适应特定的 LCD 接口。凭借这种 LCD 并行接口功能，可使用带嵌入式控制器的 LCD 模块轻松构建经济高效的图形应用。

功能概述：

- 8 位和 16 位数据总线宽度
- 读、写 FIFO

2.6. LCD-TFT 控制器

LCD-TFT 显示控制器提供 24 位并行数字 RGB(红、绿、蓝)并将所有信号直接传输到广泛的 LCD 和 TFT 面板，最高可达 1280x800 分辨率，具有以下功能：

- 2 个显示层，带有专用 FIFO(FIFO 深度 64x32 位)
- 颜色查找表(CLUT)，每层最多 256 种颜色(256x24 位)
- 每层最多可选择 8 种输入颜色格式
- 使用 alpha 值在两层之间灵活混合(每像素或常量)
- 每层的灵活可编程参数

MEGAHUNT

- 颜色关键帧(透明度颜色)

2.7. DMA2D

DMA2D 是一款图形加速器，可提供高级的位渲染、行数据拷贝和像素格式转换。它支持以下功能：

- 使用固定颜色进行矩形填充
- 矩形拷贝
- 具有像素格式转换的矩形拷贝
- 具有像素格式转换的矩形合成
- 支持多种图片格式编码，内置专用的存储颜色查找表

所有操作不依赖 CPU 或 DMA

2.8. 定时器和看门狗

2.8.1. 高级控制定时器(TIM1/TIM8)

高级控制定时器(TIM1、TIM8)可被看作是在 6 个通道上复用的三相 PWM 发生器。它们具有带可编程插入死区的互补 PWM 输出。它们也可看作一个完整的通用定时器。4 个独立通道可以用于：

- 输入捕获
- 输出比较
- PWM 生成(边沿或中心对齐模式)
- 单脉冲模式输出

如果配置为标准 16 位定时器，则功能与通用 TIMx 定时器相同。如果配置为 16 位 PWM 发生器，则具有完整的调制能力(0-100%)。

高级控制定时器可通过定时器链接功能与 TIMx 定时器协同工作，提供同步或事件链接功能。

TIM1 和 TIM8 支持生成独立的 DMA 请求。

2.8.2. 通用定时器(TIMx)

芯片内置有 10 个同步通用定时器。

- TIM2、 TIM3、 TIM4 和 TIM5

TIM2 和 TIM5 定时器基于一个 32 位自动重载递增/递减计数器和一个 16 位预分频器。 TIM3 和 TIM4 定时器基于一个 16 位自动重载递增/递减计数器和一个 16 位预分频器。它们都具有 4 个独立通道，用于输入捕获/输出比较、PWM、单脉冲模式输出。

TIM2、TIM3、TIM4、TIM5 通用定时器可共同工作，或通过定时器链特性与其它通用定时器和高级控制定时器 TIM1 和 TIM8 共同工作以实现同步或事件链接。

任何通用定时器都可用于产生 PWM 输出。

TIM2、TIM3、TIM4、TIM5 都可生成独立的 DMA 请求。它们能够处理正交(增量)编码器信号，也能处理 1 到 4 个霍尔效应传感器的数字输出。

- TIM9、 TIM10、 TIM11、 TIM12、 TIM13、 TIM14

这些定时器基于一个 16 位自动重载递增计数器和一个 16 位预分频器。其中 TIM10、TIM11、TIM13、TIM14 具有一个独立的通道，而 TIM9 和 TIM12 具有两个独立的通道，用于输入捕获/输出比较、PWM、单脉冲模式输出。它们可与 TIM2、TIM3、TIM4、TIM5 全功能通用定时器同步，也可用作简单时基。

MEGAHUNT

2.8.3. 基本定时器 TIM6 和 TIM7

这些定时器主要用于生成 DAC 触发信号和波形。也可用作通用 16 位时基。

TIM6 和 TIM7 支持生成独立的 DMA 请求。

2.8.4. SysTick 定时器

此定时器专用于实时操作系统，但也可用作标准递减计数器。具有以下特性:

- 24 位递减计数器
- 自动重载功能
- 当计数器计为 0 时，产生可屏蔽系统中断
- 可编程时钟源

2.8.5. 独立看门狗

独立看门狗基于 12 位递减计数器和 8 位预分频器。它由独立的 32KHz 内部 RC 提供时钟;

由于内部 RC 独立于主时钟，因此它可在停机和待机模式下工作。它既可用作看门狗，在发生问题时复位器件，也可用作自由运行的定时器，以便为应用程序提供超时管理。

2.8.6. 窗口看门狗

窗口看门狗基于可设置为自由运行的 7 位递减计数器。它可以作为看门狗以在发生问题时复位器件。它由主时钟驱动。具有早期警告中断功能，并且计数器可在调试模式下被冻结。

2.9. 内部集成电路接口 I2C

3 路 I²C 总线接口可以在多主模式或从模式下工作。可支持标准(最高 100KHz) 和快速 (最高 400KHz)模式。该接口支持 7/10 位寻址模式和 7 位双寻址模式(从模式下)。其中内置了硬件 CRC 生成/校验功能。

该接口可以使用 DMA 并且支持 SMBus 2.0/PMBus。

2.10. 通用同步/异步收发器 USART/UART

芯片集成 4 路通用同步/异步收发器(USART1、USART2、USART3、USART6)和 2 路通用异步收发器(UART4、UART7)。

其中 USART1、USART2、USART3、USART6 还提供了 CTS 和 RTS 信号的硬件管理、智能卡模式(符合 ISO 7816)，所有接口均可使用 DMA 控制器。

表 2-1 USART 的特性比较

USART 名称	RTS/CTS	LIN	irDA	ISO7816	最大波特率/Mbps（16 倍过采样）	最大波特率/Mbps（8 倍过采样）	APB 映射
USART1	√	√	√	√	4.5	9	APB2(最大 72MHz)
USART2	√	√	√	√	4.5	9	APB1(最大 72MHz)

USART 名称	RTS/CTS	LIN	irDA	ISO7816	最大波特率/Mbps（16 倍过采样）	最大波特率/Mbps（8 倍过采样）	APB 映射
USART3	√	√	√	√	4.5	9	APB2(最大 72MHz)
UART4		√	√		4.5	9	APB1(最大 72MHz)
USART6	√	√	√	√	4.5	9	APB1(最大 72MHz)
UART7		√	√		4.5	9	APB1(最大 72MHz)

2.11. 串行外设接口 SPI

集成 4 路 SPI，支持主从模式、全双工和单工通信模式。4 路 SPI 的通信速率均可高达 36MHz。

- 3 位预分频器可产生 8 种主模式频率
- 帧可配置为 8 位或 16 位
- 硬件 CRC 生成/校验
- 所有 SPI 均可使用 DMA 控制器

2.12. 内部集成音频（I^2S)

可使用 2 个标准 I2S 接口(与 SPI2 和 SPI3 复用)。可工作于主或从模式，全双工和单工通信模式，可配置为 16/32 位分辨率的输入或输出通道工作。支持的音频采样频率为 8KHz 到 192KHz。当其中一个或两个 I2S 接口配置为主模式时，主时钟将以 256 倍采样频率输出 到外部 DAC/CODEC。

所有 I2S 均可使用 DMA 控制器。

2.13. 数字摄像头接口 DCMI

数字摄像头接口(DCMI)是一个同步并行接口，可以通过 8 位的并行接口与摄像头模块和 CMOS 传感器连接以接收视频数据。DCMI 接口支持的数据传输速率可以在 54MHz 时高达 54Mbyte/s。具有以下特性：

- 输入像素时钟和同步信号的可编程极性
- 并行数据通信支持 8 位
- 支持 8 位逐行扫描视频单色或原始 bayer 格式、YCbCr 4:2:2 逐行扫描视频、RGB 565 逐行扫描图像或压缩数据(如 JPEG)
- 支持连续模式或快照(单帧)模式
- 自动裁剪图像的功能

2.14. 安全数字输入/输出接口(SDIO)

提供了 SD/SDIO/MMC 主机接口，它支持多媒体卡系统规范版本 4.2 中两种不同的数据总线模式：1 位(默认)和 4 位。

- 数据传输速率可达 48 MHz，符合 SD 存储卡规范版本 2.0。

MEGAHUNT

- 支持 SDIO 卡规范版本 2.0 中两种不同的数据总线模式：1 位(默认)和 4 位。
- 只支持一个 SD/SDIO/MMC4.2 卡，可支持多个 MMC4.1 或之前版本的卡。
- 除 SD/SDIO/MMC 外，该接口完全符合 CE-ATA 数字协议版本 1.1。

2.15. 支持专用 DMA 和 IEEE 1588 的以太网 MAC 接口

集成与 IEEE-802.3-2002 兼容的介质访问控制器(MAC)，通过工业标准的介质独立接口(MII)或精简介质独立接口(RMII)进行以太网 LAN 通信。微控制器需要外部物理接口器件 (PHY)以连接到物理 LAN 总线(双绞线、光纤等)。PHY 连至器件的 MII 端口，对于 MII 使用 17 个信号，对于 RMII 使用 9 个信号，并可使用微控制器的 25 MHz(MII)时钟。具有以下特性：

- 支持 10Mbit/s 和 100Mbit/s 速率
- 具有专用的 DMA 控制器，可在专用 SRAM 和描述符之间高速传输
- 支持标记 MAC 帧(支持 VLAN)
- 半双工(CSMA/CD)和全双工工作
- 支持 MAC 控制子层(控制帧)
- 32 位 CRC 的生成和去除
- 物理和多播地址的多种地址过滤模式(多播和群组地址)
- 每个发送和接收帧的 32 位状态码
- 内部 FIFO 可缓存发送和接收帧。发送 FIFO 和接收 FIFO 都为 2KB
- 支持符合 IEEE 1588 2008 (PTP V2)的硬件 PTP(精密时间协议)，时间戳比较器连至 TIM2 输入
- 系统时间大于目标时间时触发中断

2.16. 控制器区域网络(CAN)

内置两路 CAN，符合 2.0A 和 B（有源）规范，比特率高达 1Mbit/s。可以接收和发送具有 11 位标识符的标准帧以及具有 29 位标识符的扩展帧。每路 CAN 有 3 个传输邮箱、2 个带 3 级的接收 FIFOS 和 28 个共享的可扩展滤波器组。

2.17. OTG_FS

内置一路集成了收发器的 USB OTG 全速器件/主机/OTG 外设。USB OTG FS 外设与 USB 2.0 规范和 OTG 1.0 规范兼容。它具有可由软件配置的端点设置，并支持挂起/恢复功能。具有以下特点：

- 具有动态 FIFO 大小的 1.25KB 组合 RX 和 TX FIFO 大小
- 支持会话请求协议（SRP）和主机协商协议（HNP）
- 4 个双向端点
- 具有周期性 OUT 支持的 8 个主机通道
- 可配置为 OTG1.3 和 OTG2.0 操作模式的软件
- 内部 FS OTG PHY 支持
- HNP/SNP/IP 内部（不需要任何外部电阻器）
- 对于 OTG/主机模式，如果连接了总线供电的设备，则需要一个电源开关

MEGAHUNT

2.18. 通用输入/输出(GPIO)

每个 GPIO 引脚都可以由软件配置为输出(推挽或开漏、带或不带上拉/下拉)、输入(浮 空、带或不带上拉/下拉）或外设复用功能。大多数 GPIO 引脚都具有数字或模拟复用功能。

所有 GPIO 都有大电流的功能，具有速度选择以更好地管理内部噪声、功耗、电磁辐射。

如果需要，可在特定序列后锁定 I/O 配置，以避免对 I/O 寄存器执行意外写操作。

2.19. 模数转换器(ADC)

集成 3 路 12 位模数转换器(ADC)，每个 ADC 可共享多达 16 个外部通道，在单发或扫描模式下执行转换。在扫描模式下，将对一组选定的模拟输入执行自动转换。ADC 支持:

- 同步采样和保持
- 交叉采样和保持

ADC 可以使用 DMA 控制器。利用模拟看门狗功能，可以非常精确地监视一路、多路或所有选定通道的转换电压。当转换电压超出编程的阈值时，将产生中断。

可由 TIM1、TIM2、TIM3、TIM4、TIM5、TIM8 定时器的任何一个触发 ADC。

2.20. 数模转换器(DAC)

集成 2 路 12 位缓冲 DAC 通道可用于将数字信号转换为模拟电压信号输出。

该接口支持以下功能:

- 8 位或 10 位单调输出
- 12 位模式下数据采用左对齐或右对齐
- 同步更新功能
- 生成噪声波
- 生成三角波
- 具有 DMA 功能
- 通过外部触发信号进行转换

MEGAHUNT

3.引脚定义

表 3-1 引脚定义表中使用的图例/缩略语

名称	缩写	定义
引脚名称	除非在引脚名下面的括号中特别说明，复位期间和复位后的引脚功能与实际引脚名相同	
引脚类型	S	电源引脚
	I	仅输入引脚
	I/O	输入/ 输出引脚
I/O 结构	5VT	5V 容限 IO
	TTa	3.3V 容限 IO
	RST	配有弱上拉电阻的双向复位引脚
复用功能	通过 GPIOx_AFR 寄存器选择的功能	

MEGAHUNT

3.1. MH2457 引脚分布

3.1.1. QFN88

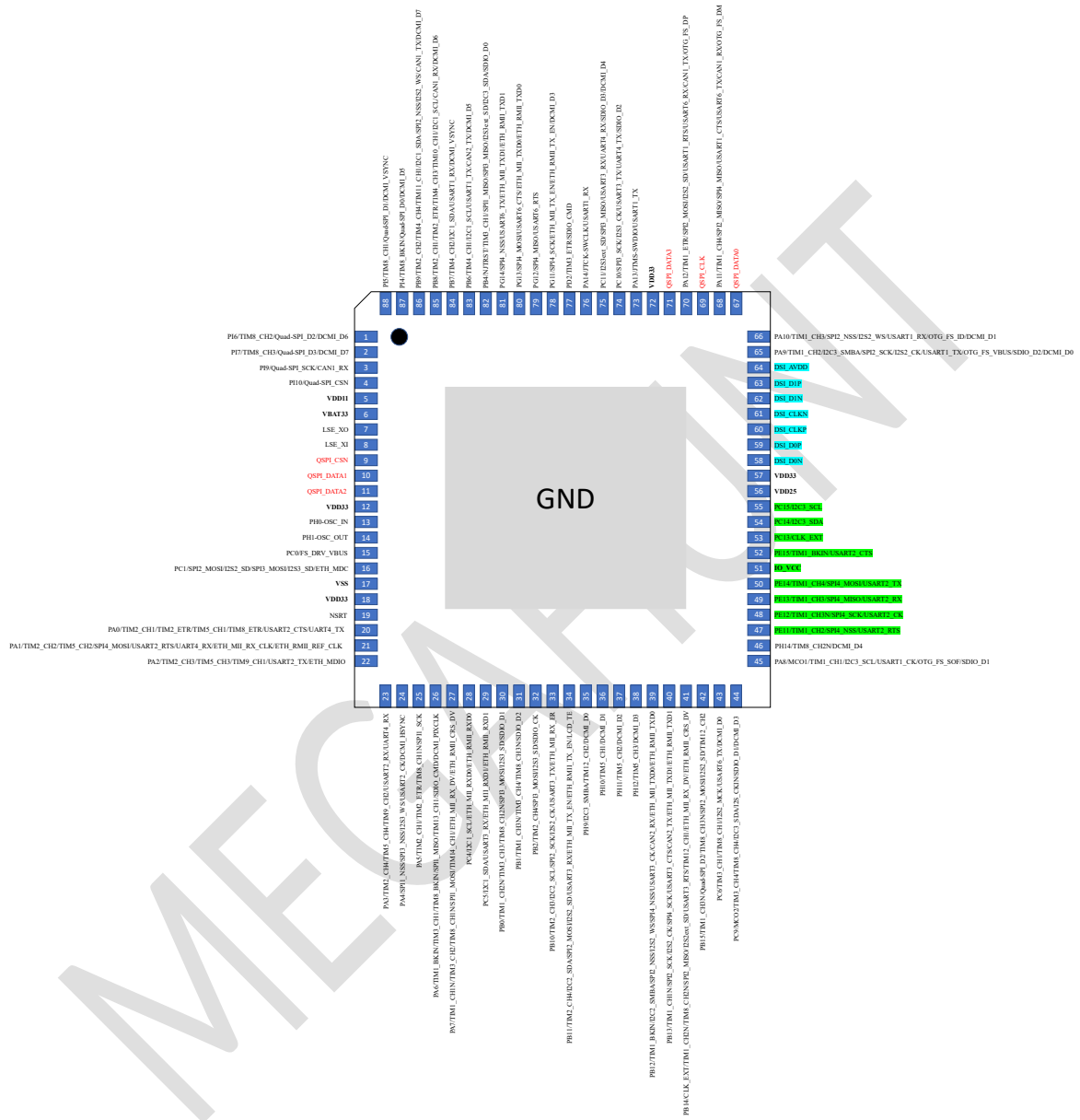


图 3-1 MH2457 QFN88 引脚分布

3.1.2. QFN100



图 3-2 MH2457 QFN100 引脚分布

3.2. MH2457 引脚定义

3.2.1. QFN88

表 3-4 MH2457 QFN88 引脚定义

Pin Number QFN88	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
1	PI6	I/O	5VT	TIM8_CH2, Quad-SPI_D2, FSMC_D3, DCMI_D6, LCD_B6	VDD33	
2	PI7	I/O	5VT	TIM8_CH3, Quad-SPI_D3, FSMC_D4, DCMI_D7, LCD_B7	VDD33	
3	PI9	I/O	5VT	Quad-SPI_SCK, CAN1_RX, FSMC_NE1, LCD_VSYNC	VDD33	
4	PI10	I/O	5VT	Quad-SPI_CSN, FSMC_NWE, LCD_DE, LCD_HSYNC	VDD33	
5	VDD11	S	-	-	-	外接 1uF 电容
6	VBAT33	S	-		VBAT33	纽扣电池输入
7	LSE_XO				VBAT33	
8	LSE_XI				VBAT33	
9	QSPI_CSN				VDD33	
10	QSPI_DATA1				VDD33	
11	QSPI_DATA2				VDD33	
12	VDD33	S	-	-	VDD33	-
13	PH0-OSC_IN (PH0)	I/O	5VT		VDD33	OSC_IN
14	PH1-OSC_OUT (PH1)	I/O	5VT		VDD33	OSC_OUT
15	PC0	I/O	5VT	FS_DRV_VBUS, LCD_R5		ADC123_IN10
16	PC1	I/O	5VT	SPI2_MOSI/I2S2_SD, SPI3_MOSI/I2S3_SD, ETH_MDC	VDD33	ADC123_IN11
17	VSS	S	-	-		-
18	VDD33	S	-	-		-
19	NRST	I/O	RST	-	-	复位管脚，低有效
20	PA0	I/O	5VT	TIM2_CH1/TIM2_ETR, TIM5_CH1, TIM8_ETR, USART2_CTS, UART4_TX, ETH_MII_CRS	VDD33	ADC123_IN0
21	PA1	I/O	5VT	TIM2_CH2, TIM5_CH2, SPI4_MOSI, USART2_RTS, UART4_RX, ETH_MII_RX_CLK/ETH_RMII_REF_CLK, LCD_R2	VDD33	ADC123_IN1
22	PA2	I/O	5VT	TIM2_CH3, TIM5_CH3, TIM9_CH1, USART2_TX, ETH_MDIO, LCD_R1	VDD33	ADC123_IN2
23	PA3	I/O	5VT	TIM2_CH4, TIM5_CH4, TIM9_CH2, USART2_RX, UART4_RX, LCD_B2, ETH_MII_COL, LCD_B5	VDD33	ADC123_IN3

MEGAHUNT

Pin Number QFN88	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
24	PA4	I/O	TTa	SPI1_NSS, SPI3_NSS/I2S3_WS, USART2_CK, DCMI_HSYNC, LCD_VSYNC	VDD33	ADC12_IN4, DAC_OUT1
25	PA5	I/O	TTa	TIM2_CH1/TIM2_ETR, TIM8_CH1N, SPI1_SCK, LCD_B4, LCD_R4	VDD33	ADC12_IN5, DAC_OUT2
26	PA6	I/O	5VT	TIM1_BKIN, TIM3_CH1, TIM8_BKIN, SPI1_MISO, TIM13_CH1, SDIO_CMD, DCMI_PIXCLK, LCD_G2	VDD33	ADC12_IN6
27	PA7	I/O	5VT	TIM1_CH1N, TIM3_CH2, TIM8_CH1N, SPI1_MOSI, TIM14_CH1, ETH_MII_RX_DV/ETH_RMII_CRS_DV	VDD33	ADC12_CH7
28	PC4	I/O	5VT	I2C1_SCL, ETH_MII_RXD0/ETH_RMII_RXD0	VDD33	ADC12_IN14
29	PC5	I/O	5VT	I2C1_SDA, USART3_RX, ETH_MII_RXD1/ETH_RMII_RXD1	VDD33	ADC12_IN15
30	PB0	I/O	5VT	TIM1_CH2N, TIM3_CH3, TIM8_CH2N, SPI3_MOSI/I2S3_SD, LCD_R3, ETH_MII_RXD2, SDIO_D1, LCD_G1	VDD33	ADC12_IN8
31	PB1	I/O	5VT	TIM1_CH3N, TIM3_CH4, TIM8_CH3N, LCD_R6, ETH_MII_RXD3, SDIO_D2, LCD_G0	VDD33	ADC12_IN9
32	PB2	I/O	5VT	TIM2_CH4, SPI3_MOSI/I2S3_SD, SDIO_CK	VDD33	
33	PB10	I/O	5VT	TIM2_CH3, I2C2_SCL, SPI2_SCK/I2S2_CK, USART3_TX, ETH_MII_RX_ER, LCD_G4	VDD33	
34	PB11	I/O	5VT	TIM2_CH4, I2C2_SDA, SPI2_MOSI/I2S2_SD, USART3_RX, ETH_MII_TX_EN/ETH_RMII_TX_EN, LCD_TE, LCD_G5	VDD33	
35	PH9	I/O	5VT	I2C3_SMBA, TIM12_CH2, FSMC_D11, DCMI_D0, LCD_R3,	VDD33	
36	PH10	I/O	5VT	TIM5_CH1, FSMC_D12, DCMI_D1, LCD_R4	VDD33	
37	PH11	I/O	5VT	TIM5_CH2, FSMC_D13, DCMI_D2, LCD_R5	VDD33	
38	PH12	I/O	5VT	TIM5_CH3, FSMC_D14, DCMI_D3, LCD_R6	VDD33	
39	PB12	I/O	5VT	TIM1_BKIN, I2C2_SMBA, SPI2_NSS/I2S2_WS, SPI4_NSS, USART3_CK, CAN2_RX, ETH_MII_TXD0/ETH_RMII_TXD0	VDD33	
40	PB13	I/O	5VT	TIM1_CH1N, SPI2_SCK/I2S2_CK, SPI4_SCK, USART3_CTS, CAN2_TX, ETH_MII_TXD1/ETH_RMII_TXD1	VDD33	

MEGAHUNT

Pin Number QFN88	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
41	PB14	I/O	5VT	CLK_EXT, TIM1_CH2N, TIM8_CH2N, SPI2_MISO, I2S2ext_SD, USART3_RTS, TIM12_CH1, ETH_MII_RX_DV/ ETH_RMII_CRS_DV	VDD33	
42	PB15	I/O	5VT	TIM1_CH3N, Quad-SPI_D2, TIM8_CH3N, SPI2_MOSI/I2S2_SD, TIM12_CH2	VDD33	
43	PC6	I/O	5VT	TIM3_CH1, TIM8_CH1, I2S2_MCK, USART6_TX, DCMI_D0, LCD_HSYNC	VDD33	
44	PC9	I/O	5VT	MCO2, TIM3_CH4, TIM8_CH4, I2C3_SDA, I2S_CKIN, SDIO_D1, DCMI_D3	VDD33	
45	PA8	I/O	5VT	MCO1, TIM1_CH1, I2C3_SCL, USART1_CK, OTG_FS_SOF, SDIO_D1, LCD_R6	VDD33	
46	PH14	I/O	5VT	TIM8_CH2N, FSMC_D6, DCMI_D4, LCD_G3	VDD33	
47	PE11	I/O	5VT	TIM1_CH2, SPI4_NSS, USART2_RTS, FSMC_D8, LCD_G3	IO_VCC	
48	PE12	I/O	5VT	TIM1_CH3N, SPI4_SCK, USART2_CK, FSMC_D9, LCD_B4	IO_VCC	
49	PE13	I/O	5VT	TIM1_CH3, SPI4_MISO, USART2_RX, FSMC_D10, LCD_DE	IO_VCC	
50	PE14	I/O	5VT	TIM1_CH4, SPI4_MOSI, USART2_TX, FSMC_D11, LCD_CLK	IO_VCC	
51	IO_VCC	S	-	-		独立电源 IO 供电，支持 1.8V/3.3V
52	PE15	I/O	5VT	TIM1_BKIN, USART2_CTS, FSMC_D12, LCD_R7	IO_VCC	
53	PC13	I/O	5VT	CLK_EXT	IO_VCC	
54	PC14	I/O	5VT	I2C3_SDA	IO_VCC	
55	PC15	I/O	5VT	I2C3_SCL	IO_VCC	
56	VDD25	S	-	-		外接 1uF 电容
57	VDD33	S	-	-		-
58	DSI_D0N					
59	DSI_D0P					
60	DSI_CLKP					
61	DSI_CLKN					
62	DSI_D1N					
63	DSI_D1P					
64	DSI_AVDD					使用 MIPI 时需与 VDD25 管脚短接

MEGAHUNT

Pin Number QFN88	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
65	PA9	I/O	5VT	TIM1_CH2, I2C3_SMBA, SPI2_SCK/I2S2_CK, USART1_TX, OTG_FS_VBUS, SDIO_D2, DCMI_D0	VDD33	
66	PA10	I/O	5VT	TIM1_CH3, SPI2_NSS/I2S2_WS, USART1_RX, OTG_FS_ID, DCMI_D1	VDD33	
67	QSPI_DATA0				VDD33	
68	PA11	I/O	5VT	TIM1_CH4, SPI2_MISO, SPI4_MISO, USART1_CTS, USART6_TX, CAN1_RX, OTG_FS_DM, LCD_R4	VDD33	
69	QSPI_CLK				VDD33	
70	PA12	I/O	5VT	TIM1_ETR, SPI2_MOSI/I2S2_SD, USART1_RTS, USART6_RX, CAN1_TX, OTG_FS_DP, LCD_R5	VDD33	
71	QSPI_DATA3				VDD33	
72	VDD33	S	-	-		–
73	PA13 (JTMS SWDIO)	I/O	5VT	JTMS-SWDIO, USART1_TX	VDD33	
74	PC10	I/O	5VT	SPI3_SCK/I2S3_CK, USART3_TX, UART4_TX, SDIO_D2, LCD_R2	VDD33	
75	PC11	I/O	5VT	I2S3ext_SD, SPI3_MISO, USART3_RX, UART4_RX, SDIO_D3, DCMI_D4	VDD33	
76	PA14 (JTCK SWCLK)	I/O	5VT	JTCK-SWCLK, USART1_RX	VDD33	
77	PD2	I/O	5VT	TIM3_ETR, SDIO_CMD	VDD33	
78	PG11	I/O	5VT	SPI4_SCK, ETH_MII_TX_EN/ ETH_RMII_TX_EN, FSMC_NCE4_2, DCMI_D3, LCD_B3	VDD33	
79	PG12	I/O	5VT	SPI4_MISO, USART6_RTS, LCD_B4, FSMC_NE4, LCD_B1	VDD33	
80	PG13	I/O	5VT	SPI4_MOSI, USART6_CTS, ETH_MII_TXD0/ETH_RMII_TXD0, FSMC_A24, LCD_R0	VDD33	
81	PG14	I/O	5VT	SPI4_NSS, USART6_TX, ETH_MII_TXD1/ETH_RMII_TXD1, FSMC_A25, LCD_B0	VDD33	
82	PB4	I/O	5VT	NJTRST, TIM3_CH1, SPI1_MISO, SPI3_MISO, I2S3ext_SD, I2C3_SDA, SDIO_D0	VDD33	
83	PB6	I/O	5VT	TIM4_CH1, I2C1_SCL, USART1_TX, CAN2_TX, DCMI_D5	VDD33	
84	PB7	I/O	5VT	TIM4_CH2, I2C1_SDA, USART1_RX, DCMI_VSYNC	VDD33	

MEGAHUNT

Pin Number QFN88	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
85	PB8	I/O	5VT	TIM2_CH1, TIM2_ETR, TIM4_CH3, TIM10_CH1, I2C1_SCL, CAN1_RX, ETH_MII_TXD3, DCMI_D6, LCD_B6	VDD33	
86	PB9	I/O	5VT	TIM2_CH2, TIM4_CH4, TIM11_CH1, I2C1_SDA, SPI2_NSS/I2S2_WS, CAN1_TX, DCMI_D7, LCD_B7	VDD33	
87	PI4	I/O	5VT	TIM8_BKIN, Quad-SPI_D0, FSMC_D1, DCMI_D5, LCD_B4	VDD33	
88	PI5	I/O	5VT	TIM8_CH1, Quad-SPI_D1, FSMC_D2, DCMI_VSYNC, LCD_B5	VDD33	

3.2.2. QFN100

表 3-2 MH2457 QFN100 引脚定义

Pin Number QFN100	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
1	PI6	I/O	5VT	TIM8_CH2, Quad-SPI_D2, FSMC_D3, DCMI_D6, LCD_B6	VDD33	
2	PI7	I/O	5VT	TIM8_CH3, Quad-SPI_D3, FSMC_D4, DCMI_D7, LCD_B7	VDD33	
3	PE2	I/O	5VT	Quad-SPI_D3, SPI4_SCK, FSMC_A23	VDD33	
4	PG6	I/O	5VT	Quad-SPI_SCK, FSMC_D15, LCD_R7	VDD33	
5	PG7	I/O	5VT	Quad-SPI_CSN, USART6_CK, FSMC_NOE, LCD_CLK	VDD33	
6	PI9	I/O	5VT	Quad-SPI_SCK, CAN1_RX, FSMC_NE1, LCD_VSYNC	VDD33	
7	PI10	I/O	5VT	Quad-SPI_CSN, FSMC_NWE, LCD_DE, LCD_HSYNC	VDD33	
8	VDD11	S	-	-	-	外接 1uF 电容
9	VBAT33	S	-		VBAT33	纽扣电池输入
10	LSE_XO				VBAT33	
11	LSE_XI				VBAT33	
12	QSPI_CSN				VDD33	
13	QSPI_DATA1				VDD33	
14	QSPI_DATA2				VDD33	
15	VDD33	S	-	-	VDD33	-
16	PF6	I/O	5VT	Quad-SPI_CSN, TIM10_CH1, UART7_RX	VDD33	ADC3_IN4
17	PF7	I/O	5VT	Quad-SPI_SCK, TIM11_CH1, UART7_TX	VDD33	ADC3_IN5
18	PF8	I/O	5VT	Quad-SPI_D1, TIM13_CH1	VDD33	ADC3_IN6
19	PF9	I/O	5VT	Quad-SPI_D0, TIM14_CH1	VDD33	ADC3_IN7
20	PF10	I/O	5VT	FSMC_A0, LCD_DE	VDD33	ADC3_IN8
21	PH0-OSC_IN (PH0)	I/O	5VT		VDD33	OSC_IN

MEGAHUNT

Pin Number QFN100	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
22	PH1-OSC_OUT (PH1)	I/O	5VT		VDD33	OSC_OUT
23	PC1	I/O	5VT	SPI2_MOSI/I2S2_SD, SPI3_MOSI/I2S3_SD, ETH_MDC	VDD33	ADC123_IN11
24	VSS	S	-	-		-
25	VDD33	S	-	-		-
26	NRST	I/O	RST	-	-	复位管脚，低有效
27	PA0	I/O	5VT	TIM2_CH1/TIM2_ETR, TIM5_CH1, TIM8_ETR, USART2_CTS, UART4_TX, ETH_MII_CRS	VDD33	ADC123_IN0
28	PA1	I/O	5VT	TIM2_CH2, TIM5_CH2, SPI4_MOSI, USART2_RTS, UART4_RX, ETH_MII_RX_CLK/ETH_RMII_REF_CLK, LCD_R2	VDD33	ADC123_IN1
29	PA2	I/O	5VT	TIM2_CH3, TIM5_CH3, TIM9_CH1, USART2_TX, ETH_MDIO, LCD_R1	VDD33	ADC123_IN2
30	PA3	I/O	5VT	TIM2_CH4, TIM5_CH4, TIM9_CH2, USART2_RX, UART4_RX, LCD_B2, ETH_MII_COL, LCD_B5	VDD33	ADC123_IN3
31	PA4	I/O	TTa	SPI1_NSS, SPI3_NSS/I2S3_WS, USART2_CK, DCMI_HSYNC, LCD_VSYNC	VDD33	ADC12_IN4, DAC_OUT1
32	PA5	I/O	TTa	TIM2_CH1/TIM2_ETR, TIM8_CH1N, SPI1_SCK, LCD_B4, LCD_R4	VDD33	ADC12_IN5, DAC_OUT2
33	PA6	I/O	5VT	TIM1_BKIN, TIM3_CH1, TIM8_BKIN, SPI1_MISO, TIM13_CH1, SDIO_CMD, DCMI_PIXCLK, LCD_G2	VDD33	ADC12_IN6
34	PA7	I/O	5VT	TIM1_CH1N, TIM3_CH2, TIM8_CH1N, SPI1_MOSI, TIM14_CH1, ETH_MII_RX_DV/ETH_RMII_CRS_DV	VDD33	ADC12_CH7
35	PC4	I/O	5VT	I2C1_SCL, ETH_MII_RXD0/ETH_RMII_RXD0	VDD33	ADC12_IN14
36	PC5	I/O	5VT	I2C1_SDA, USART3_RX, ETH_MII_RXD1/ETH_RMII_RXD1	VDD33	ADC12_IN15
37	PB0	I/O	5VT	TIM1_CH2N, TIM3_CH3, TIM8_CH2N, SPI3_MOSI/I2S3_SD, LCD_R3, ETH_MII_RXD2, SDIO_D1, LCD_G1	VDD33	ADC12_IN8
38	PB1	I/O	5VT	TIM1_CH3N, TIM3_CH4, TIM8_CH3N, LCD_R6, ETH_MII_RXD3, SDIO_D2, LCD_G0	VDD33	ADC12_IN9
39	PB2	I/O	5VT	TIM2_CH4, SPI3_MOSI/I2S3_SD, SDIO_CK	VDD33	

MEGAHUNT

Pin Number QFN100	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
40	PB10	I/O	5VT	TIM2_CH3, I2C2_SCL, SPI2_SCK/I2S2_CK, USART3_TX, ETH_MII_RX_ER, LCD_G4	VDD33	
41	PB11	I/O	5VT	TIM2_CH4, I2C2_SDA, SPI2_MOSI/I2S2_SD, USART3_RX, ETH_MII_TX_EN/ETH_RMII_TX_EN, LCD_TE, LCD_G5	VDD33	
42	PH6	I/O	5VT	I2C2_SMBA, TIM12_CH1, ETH_MII_RXD2, LCD_R1	VDD33	
43	PH8	I/O	5VT	I2C3_SDA, DCMI_HSYNC, LCD_R2	VDD33	
44	PH9	I/O	5VT	I2C3_SMBA, TIM12_CH2, FSMC_D11, DCMI_D0, LCD_R3,	VDD33	
45	PH10	I/O	5VT	TIM5_CH1, FSMC_D12, DCMI_D1, LCD_R4	VDD33	
46	PH11	I/O	5VT	TIM5_CH2, FSMC_D13, DCMI_D2, LCD_R5	VDD33	
47	PH12	I/O	5VT	TIM5_CH3, FSMC_D14, DCMI_D3, LCD_R6	VDD33	
48	PB12	I/O	5VT	TIM1_BKIN, I2C2_SMBA, SPI2_NSS/I2S2_WS, SPI4_NSS, USART3_CK, CAN2_RX, ETH_MII_TXD0/ETH_RMII_TXD0	VDD33	
49	VDD33	S	-	-		-
50	PB13	I/O	5VT	TIM1_CH1N, SPI2_SCK/I2S2_CK, SPI4_SCK, USART3_CTS, CAN2_TX, ETH_MII_TXD1/ETH_RMII_TXD1	VDD33	
51	PB14	I/O	5VT	CLK_EXT, TIM1_CH2N, TIM8_CH2N, SPI2_MISO, I2S2ext_SD, USART3_RTS, TIM12_CH1, ETH_MII_RX_DV/ ETH_RMII_CRS_DV	VDD33	
52	PB15	I/O	5VT	TIM1_CH3N, Quad-SPI_D2, TIM8_CH3N, SPI2_MOSI/I2S2_SD, TIM12_CH2	VDD33	
53	PC6	I/O	5VT	TIM3_CH1, TIM8_CH1, I2S2_MCK, USART6_TX, DCMI_D0, LCD_HSYNC	VDD33	
54	PC8	I/O	5VT	TIM3_CH3, TIM8_CH3, USART6_CK, SDIO_D0, DCMI_D2	VDD33	
55	PC9	I/O	5VT	MCO2, TIM3_CH4, TIM8_CH4, I2C3_SDA, I2S_CKIN, SDIO_D1, DCMI_D3	VDD33	
56	PA8	I/O	5VT	MCO1, TIM1_CH1, I2C3_SCL, USART1_CK, OTG_FS_SOF, SDIO_D1, LCD_R6	VDD33	
57	PH13	I/O	5VT	TIM8_CH1N, CAN1_TX, FSMC_D5, LCD_G2	VDD33	

MEGAHUNT

Pin Number QFN100	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
58	PH14	I/O	5VT	TIM8_CH2N, FSMC_D6, DCMI_D4, LCD_G3	VDD33	
59	PH15	I/O	5VT	TIM8_CH3N, FSMC_D7, LCD_G4	VDD33	
60	PI0	I/O	5VT	TIM5_CH4, SPI2_NSS/I2S2_WS, FSMC_D8, LCD_G5	VDD33	
61	PI1	I/O	5VT	SPI2_SCK/I2S2_CK, FSMC_D9, LCD_G6	VDD33	
62	PI2	I/O	5VT	TIM8_CH4, SPI2_MISO, I2S2ext_SD, FSMC_D10, LCD_G7	VDD33	
63	PI3	I/O	5VT	TIM8_ETR, SPI2_MOSI/I2S2_SD, FSMC_D0, LCD_B3	VDD33	
64	PE11	I/O	5VT	TIM1_CH2, SPI4_NSS, USART2_RTS, FSMC_D8, LCD_G3	IO_VCC	
65	PE12	I/O	5VT	TIM1_CH3N, SPI4_SCK, USART2_CK, FSMC_D9, LCD_B4	IO_VCC	
66	PE13	I/O	5VT	TIM1_CH3, SPI4_MISO, USART2_RX, FSMC_D10, LCD_DE	IO_VCC	
67	PE14	I/O	5VT	TIM1_CH4, SPI4_MOSI, USART2_TX, FSMC_D11, LCD_CLK	IO_VCC	
68	IO_VCC	S	-	-		独立电源 IO 供电，支持 1.8V/3.3V
69	PE15	I/O	5VT	TIM1_BKIN, USART2_CTS, FSMC_D12, LCD_R7	IO_VCC	
70	PC13	I/O	5VT	CLK_EXT	IO_VCC	
71	PC14	I/O	5VT	I2C3_SDA	IO_VCC	
72	PC15	I/O	5VT	I2C3_SCL	IO_VCC	
73	VDD25	S	-	-		外接 1uF 电容
74	VDD33	S	-	-		-
75	PA9	I/O	5VT	TIM1_CH2, I2C3_SMBA, SPI2_SCK/I2S2_CK, USART1_TX, OTG_FS_VBUS, SDIO_D2, DCMI_D0	VDD33	
76	PA10	I/O	5VT	TIM1_CH3, SPI2_NSS/I2S2_WS, USART1_RX, OTG_FS_ID, DCMI_D1	VDD33	
77	QSPI_DATA0				VDD33	
78	PA11	I/O	5VT	TIM1_CH4, SPI2_MISO, SPI4_MISO, USART1_CTS, USART6_TX, CAN1_RX, OTG_FS_DM, LCD_R4	VDD33	
79	QSPI_CLK				VDD33	
80	PA12	I/O	5VT	TIM1_ETR, SPI2_MOSI/I2S2_SD, USART1_RTS, USART6_RX, CAN1_TX, OTG_FS_DP, LCD_R5	VDD33	
81	QSPI_DATA3				VDD33	

MEGAHUNT

Pin Number QFN100	Pin Name (function after reset)	Pin Type	IO Level	Alternate functions	Power domain	Additional functions
82	PA13 (JTMS SWDIO)	I/O	5VT	JTMS-SWDIO, USART1_TX	VDD33	
83	PC10	I/O	5VT	SPI3_SCK/I2S3_CK, USART3_TX, UART4_TX, SDIO_D2, LCD_R2	VDD33	
84	PC11	I/O	5VT	I2S3ext_SD, SPI3_MISO, USART3_RX, UART4_RX, SDIO_D3, DCMI_D4	VDD33	
85	VDD33	S	-	-		-
86	PA14 (JTCK SWCLK)	I/O	5VT	JTCK-SWCLK, USART1_RX	VDD33	
87	PA15	I/O	5VT	JTDI, TIM2_CH1/TIM2_ETR, SPI1_NSS, SPI3_NSS/I2S3_WS, USART1_TX	VDD33	
88	PG10	I/O	5VT	LCD_G3, FSMC_NE3, DCMI_D2, LCD_B2	VDD33	
89	PG12	I/O	5VT	SPI4_MISO, USART6_RTS, LCD_B4, FSMC_NE4, LCD_B1	VDD33	
90	PG13	I/O	5VT	SPI4_MOSI, USART6_CTS, ETH_MII_TXD0/ETH_RMII_TXD0, FSMC_A24, LCD_R0	VDD33	
91	PG14	I/O	5VT	SPI4_NSS, USART6_TX, ETH_MII_TXD1/ETH_RMII_TXD1, FSMC_A25, LCD_B0	VDD33	
92	PB3	I/O	5VT	JTDO/TRACESWO, TIM2_CH2, SPI1_SCK, SPI3_SCK/I2S3_CK, USART1_RX, I2C2_SDA	VDD33	
93	PB4	I/O	5VT	NJTRST, TIM3_CH1, SPI1_MISO, SPI3_MISO, I2S3ext_SD, I2C3_SDA, SDIO_D0	VDD33	
94	PB5	I/O	5VT	TIM3_CH2, I2C1_SMBA, SPI1_MOSI, SPI3_MOSI/I2S3_SD, CAN2_RX, ETH_PPSOUT, LCD_G7	VDD33	
95	PB6	I/O	5VT	TIM4_CH1, I2C1_SCL, USART1_TX, CAN2_TX, DCMI_D5	VDD33	
96	PB7	I/O	5VT	TIM4_CH2, I2C1_SDA, USART1_RX, DCMI_VSYNC	VDD33	
97	PB8	I/O	5VT	TIM2_CH1, TIM2_ETR, TIM4_CH3, TIM10_CH1, I2C1_SCL, CAN1_RX, ETH_MII_TXD3, DCMI_D6, LCD_B6	VDD33	
98	PB9	I/O	5VT	TIM2_CH2, TIM4_CH4, TIM11_CH1, I2C1_SDA, SPI2_NSS/I2S2_WS, CAN1_TX, DCMI_D7, LCD_B7	VDD33	
99	PI4	I/O	5VT	TIM8_BKIN, Quad-SPI_D0, FSMC_D1, DCMI_D5, LCD_B4	VDD33	
100	PI5	I/O	5VT	TIM8_CH1, Quad-SPI_D1, FSMC_D2, DCMI_VSYNC, LCD_B5	VDD33	

MEGAHUNT

3.3. MH2457 引脚复用功能

表 3-3 端口 A 复用功能表

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
PortA	PA0	-	TIM2_CH1/TIM2_ETR	TIM5_CH1	TIM8_ETR	-	-	-	USART2_CTS	UART4_TX	-	-	ETH_MII_CRS	-	-	-	EVENTOUT
	PA1	-	TIM2_CH2	TIM5_CH2	-	-	SPI4_MOSI	-	USART2_RTS	UART4_RX	-	-	ETH_MII_RX_CLK/ETH_RMII_REF_CLK	-	-	LCD_R2	EVENTOUT
	PA2	-	TIM2_CH3	TIM5_CH3	TIM9_CH1	-	-	-	USART2_TX	-	-	-	ETH_MDIO	-	-	LCD_R1	EVENTOUT
	PA3	-	TIM2_CH4	TIM5_CH4	TIM9_CH2	-	-	-	USART2_RX	UART4_RX	LCD_B2	-	ETH_MII_COL	-	-	LCD_B5	EVENTOUT
	PA4	-	-	-	-	-	SPI1_NSS	SPI3_NSS/I2S3_WS	USART2_CK	-	-	-	-		DCMI_HSYNC	LCD_VSYNC	EVENTOUT
	PA5	-	TIM2_CH1/TIM2_ETR	-	TIM8_CH1N	-	SPI1_SCK	-	-	-	LCD_B4	-	-	-	-	LCD_R4	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PA6	-	TIM1_BKIN	TIM3_CH1	TIM8_BKIN	-	SPI1_MISO	-	-	-	TIM13_CH1	-	-	SDIO_CMD	DCMI_PIXCLK	LCD_G2	EVENTOUT
	PA7	-	TIM1_CH1N	TIM3_CH2	TIM8_CH1N	-	SPI1_MOSI	-	-	-	TIM14_CH1	-	ETH_MII_RX_DV/ETH_RMII_CRS_DV	-	-	-	EVENTOUT
	PA8	MCO1	TIM1_CH1	-	-	I2C3_SCL	-	-	USART1_CK	-	-	OTG_FS_SOF	-	SDIO_D1	-	LCD_R6	EVENTOUT
	PA9	-	TIM1_CH2	-	-	I2C3_SMBA	SPI2_SCK/I2S2_CK	-	USART1_TX	-	-	OTG_FS_VBUS	-	SDIO_D2	DCMI_D0	-	EVENTOUT
	PA10	-	TIM1_CH3	-	-	-	SPI2_NSS/I2S2_WS	-	USART1_RX	-	-	OTG_FS_ID	-	-	DCMI_D1	-	EVENTOUT
	PA11	-	TIM1_CH4	-	-	-	SPI2_MISO	SPI4_MISO	USART1_CTS	USART6_TX	CAN1_RX	OTG_FS_DM	-	-	-	LCD_R4	EVENTOUT
	PA12	-	TIM1_ETR	-	-	-	SPI2_MOSI/I2S2_SD	-	USART1_RTS	USART6_RX	CAN1_TX	OTG_FS_DP	-	-	-	LCD_R5	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PA13	JTMS-SWDIO	-	-	-	-	-	-	USART1_TX	-	-	-	-	-	-	-	EVENTOUT
	PA14	JTCK-SWCLK	-	-	-	-	-	-	USART1_RX	-	-	-	-	-	-	-	EVENTOUT
	PA15	JTDI	TIM2_CH1/TIM2_ETR	-	-	-	SPI1_NSS	SPI3_NSS/I2S3_WS	USART1_TX	-	-	-	-	-	-	-	EVENTOUT

表 3-4 端口 B 复用功能表

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
PortB	PB0	-	TIM1_CH2N	TIM3_CH3	TIM8_CH2N	-	-	-	SPI3_MOSI/I2S3_SD	-	LCD_R3	-	ETH_MII_RXD2	SDIO_D1	-	LCD_G1	EVENTOUT
	PB1	-	TIM1_CH3N	TIM3_CH4	TIM8_CH3N	-	-	-	-	-	LCD_R6	-	ETH_MII_RXD3	SDIO_D2	-	LCD_G0	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PB2	-	TIM2_CH4	-	-	-	-	-	SPI3_MOSI/I2S3_SD	-	-	-	-	SDIO_CK	-	-	EVENTOUT
	PB3	JTDO/TRACESWO	TIM2_CH2		-	-	SPI1_SCK	SPI3_SCK/I2S3_CK	USART1_RX	-	I2C2_SDA	-	-	-	-	-	EVENTOUT
	PB4	NJTRST	-	TIM3_CH1	-	-	SPI1_MISO	SPI3_MISO	I2Sext3_SD	-	I2C3_SDA	-	-	SDIO_D0	-	-	EVENTOUT
	PB5	-	-	TIM3_CH2	-	I2C1_SMBA	SPI1_MOSI	SPI3_MOSI/I2S3_SD		-	CAN2_RX	-	ETH_PPSOUT	-	-	LCD_G7	EVENTOUT
	PB6	-	-	TIM4_CH1	-	I2C1_SCL	-	-	USART1_TX	-	CAN2_TX	-	-	-	DCMI_D5		EVENTOUT
	PB7	-	-	TIM4_CH2	-	I2C1_SDA	-	-	USART1_RX	-	-	-	-	-	DCMI_VSYNC		EVENTOUT
	PB8	-	TIM2_CH1/TIM2_ETR	TIM4_CH3	TIM10_CH1	I2C1_SCL	-	-	-	-	CAN1_RX	-	ETH_MII_TXD3	-	DCMI_D6	LCD_B6	EVENTOUT
	PB9	-	TIM2_CH2	TIM4_CH4	TIM11_CH1	I2C1_SDA	SPI2_NSS/	-	-	-	CAN1_TX	-	-	-	DCMI_D7	LCD_B7	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
							I2S2_WS										
	PB10	-	TIM2_CH3	-	-	I2C2_SCL	SPI2_SCK/I2S2_CK	-	USART3_TX	-	-	-	ETH_MII_RX_ER	-	-	LCD_G4	EVENTOUT
	PB11	-	TIM2_CH4	-	-	I2C2_SDA	SPI2_MOSI/I2S2_SD	-	USART3_RX	-	-	-	ETH_MII_TX_EN/ETH_RMII_TX_EN	-	LCD_TE	LCD_G5	EVENTOUT
	PB12	-	TIM1_BKIN	-	-	I2C2_SMBA	SPI2_NSS/I2S2_WS	SPI4_NSS	USART3_CK	-	CAN2_RX	-	ETH_MII_TXD0/ETH_RMII_TXD0	-	-	-	EVENTOUT
	PB13	-	TIM1_CH1N	-	-	-	SPI2_SCK/I2S2_CK	SPI4_SCK	USART3_CTS	-	CAN2_TX	-	ETH_MII_TXD1/ETH_RMII_TXD1	-	-	-	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PB14	CLK_EXT	TIM1_CH2N	-	TIM8_CH2N	-	SPI2_MISO	I2Sext2_SD	USART3_RTS	-	TIM12_CH1	-	ETH_MII_RX_DV/ETH_RMII_CRS_DV	-	-	-	EVENTOUT
	PB15	-	TIM1_CH3N	Quad-SPI_D2	TIM8_CH3N	-	SPI2_MOSI/I2S2_SD	-	-	-	TIM12_CH2	-	-	-	-	-	EVENTOUT

表 3-5 端口 C 复用功能表

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
PortC	PC0	-	-	-	-	-	-	-	-	-	-	FS_DRV_VBUS	-	-	-	LCD_R5	EVENTOUT
	PC1	-	-	-	-	-	SPI2_MOSI/I2S2_SD	-	SPI3_MOSI/I2S3_SD	-	-	-	ETH_MDC	-	-	-	EVENTOUT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PC2	-	-	-	-	-	SPI2_MISO	I2Sext2_SD	-	-	-	-	ETH_MII_TXD2	-	-	-	EVENTOUT
	PC3	-	-	-	-	-	SPI2_MOSI/I2S2_SD	-	-	-	-	-	ETH_MII_TX_CLK	-	-	-	EVENTOUT
	PC4	-	-	-	-	I2C1_SCL	-	-	-	-	-	-	ETH_MII_RXD0/ETH_RMII_RXD0	-	-	-	EVENTOUT
	PC5	-	-	-	-	I2C1_SDA	-	-	USART3_RX	-	-	-	ETH_MII_RXD1/ETH_RMII_RXD1	-	-	-	EVENTOUT
	PC6	-	-	TIM3_CH1	TIM8_CH1	-	I2S2_MCK	-	-	USART6_TX	-	-	-	-	DCMI_D0	LCD_HSYNC	EVENTOUT
	PC7	-	-	TIM3_CH2	TIM8_CH2	-	SPI2_SCK/I2S2_CK	I2S3_MCK		USART6_RX	-	-	-	-	DCMI_D1	LCD_G6	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PC8	-	-	TIM3_CH3	TIM8_CH3	-	-	-	-	USART6_CK	-	-	-	SDIO_D0	DCMI_D2	-	EVENTOUT
	PC9	MCO2	-	TIM3_CH4	TIM8_CH4	I2C3_SDA	I2S_CKIN	-	-	-	-	-	-	SDIO_D1	DCMI_D3	-	EVENTOUT
	PC10	-	-	-	-	-	-	SPI3_SCK/I2S3_CK	USART3_TX	UART4_TX	-	-	-	SDIO_D2	-	LCD_R2	EVENTOUT
	PC11	-	-	-	-	-	I2Sext3_SD	SPI3_MISO	USART3_RX	UART4_RX	-	-	-	SDIO_D3	DCMI_D4	-	EVENTOUT
	PC12	SDRAM_dat[9]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PC13	CLK_EXT	-	-	-	-	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PC14	-	-	-	-	I2C3_SDA	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PC15	-	-	-	-	I2C3_SCL	-	-	-	-	-	-	-	-	-	-	EVENTOUT

MEGAHUNT

表 3-6 端口 D 复用功能表

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
PortD	PD0	SDRAM_dat[2]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PD1	SDRAM_dat[3]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PD2	-		TIM3_ETR	-	-	-	-	-	-	-	-	-	SDIO_CMD	-	-	EVENTOUT
	PD3	-	-	-	-	-	SPI2_SCK/I2S2_CK	-	USART2_CTS	-	-	-	-	-	DCMI_D5	LCD_G7	EVENTOUT
	PD4	-	-	-	-	-	-	-	USART2_RTS	-	-	-	-	-	-	-	EVENTOUT
	PD5	-	-	-	-	-	-	-	USART2_TX	-	-	-	-	-	-	-	EVENTOUT
	PD6	-	-	-	-	-	SPI3_MOSI/I2S3_SD	-	USART2_RX	-	-	-	-	-	-	LCD_B2	EVENTOUT
	PD7	CLK_EXT	-	-	-	-	-	-	USART2_CK	-	-	-	-	-	-	-	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PD8	SDRAM_dat[13]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PD9	SDRAM_dat[14]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PD10	SDRAM_dat[15]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PD11	-	-	-		-	-	-	USART3_CTS	-	-	-	-	-	-	-	EVENTOUT
	PD12	-	-	TIM4_CH1		-	-	-	USART3_RTS	-	-	-	-	-	-	-	EVENTOUT
	PD13	-	-	TIM4_CH2		-	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PD14	SDRAM_dat[0]	-	-		-	-	-	-	-		-	-	-	-	-	
	PD15	SDRAM_dat[1]	-	-		-	-	-	-	-		-	-	-	-	-	

表 3-7 端口 E 复用功能表

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
PortE	PE0	SDRAM_dqm[0]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PE1	SDRAM_dqm[1]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PE2	-	Quad-SPI_D3	-	-	-	SPI4_SCK	-	-	-	-	-	ETH_MII_TXD3	FSMC_A23	-	-	EVENTOUT
	PE3	-	Quad-SPI_D2	-	-	-	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PE4	-	-	-	-	-	SPI4_NSS	-	-	-	-	-	-	FSMC_A20	DCMI_D4	LCD_B0	EVENTOUT
	PE5	-	-	-	TIM9_CH1	-	SPI4_MISO	-	-	-	-	-	-	FSMC_A21	DCMI_D6	LCD_G0	EVENTOUT
	PE6	-	-	-	TIM9_CH2	-	SPI4_MOSI	-	-	-	-	-	-	FSMC_A22	DCMI_D7	LCD_G1	EVENTOUT
	PE7	SDRAM_dat[4]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PE8	SDRAM_dat[5]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PE9	SDRAM_dat[6]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PE10	SDRAM_dat[7]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PE11	-	TIM1_CH2	-	-	-	SPI4_NSS	-	-	USART2_RTS	-	-	-	FSMC_D8	-	LCD_G3	EVENTOUT
	PE12	-	TIM1_CH3N	-	-	-	SPI4_SCK	-	-	USART2_CK	-	-	-	FSMC_D9	-	LCD_B4	EVENTOUT
	PE13	-	TIM1_CH3	-	-	-	SPI4_MISO	-	-	USART2_RX	-	-	-	FSMC_D10	-	LCD_DE	EVENTOUT
	PE14	-	TIM1_CH4	-	-	-	SPI4_MOSI	-	-	USART2_TX	-	-	-	FSMC_D11	-	LCD_CLK	EVENTOUT
	PE15	-	TIM1_BKIN	-	-	-	-	-	-	USART2_CTS	-	-	-	FSMC_D12	-	LCD_R7	EVENTOUT

MEGAHUNT

表 3-8 端口 F 复用功能表

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
PortF	PF0	SDRAM_addr[0]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PF1	SDRAM_addr[1]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PF2	SDRAM_addr[2]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PF3	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PF4	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PF5	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PF6	-	Quad-SPI_CSN	-	TIM10_CH1	-	-	-	-	UART7_RX	-	-	-	-	-	-	EVENTOUT
	PF7	-	Quad-SPI_SCK	-	TIM11_CH1	-	-	-	-	UART7_TX	-	-	-	-	-	-	EVENTOUT
	PF8	-	Quad-SPI_D1	-	-	-	-	-	-	-	TIM13_CH1	-	-	-	-	-	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PF9	-	Quad-SPI_D0	-	-	-	-	-	-	-	TIM14_CH1	-	-	-	-	-	EVENTOUT
	PF10	-	-	-	-	-	-	-	-	-	-	FSMC_A0	-	-	-	LCD_DE	EVENTOUT
	PF11	SDRAM_RAS_N	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PF12	SDRAM_addr[6]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PF13	SDRAM_addr[7]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PF14	SDRAM_addr[8]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PF15	SDRAM_addr[9]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

表 3-9 端口 G 复用功能表

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
PortG	PG0	SDRAM_addr[10]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PG1	SDRAM_addr[11]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PG2	-	Quad-SPI_D2	-	-	-	-	-	-	-	-	-	-	FSMC_A12	-	-	EVENTOUT
	PG3	SDRAM_dat[10]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PG4	SDRAM_bank_addr[0]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PG5	SDRAM_bank_addr[1]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PG6	-	Quad-SPI_SCK	-	-	-	-	-	-	-	-	FSMC_D15	-	-	-	LCD_R7	EVENTOUT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PG7	-	Quad-SPI_CSN	-	-	-		-	-	USART6_CK	-	FSMC_NOE	-	-	-	LCD_CLK	EVENTOUT
	PG8	SDRAM_CLK	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PG9	-	-	-	-	-	-	-	-	USART6_RX	-	-	-	-	DCMI_VSYNC	-	EVENTOUT
	PG10	-	-	-	-	-	-	-	-		LCD_G3	-	-	FSMC_NE3	DCMI_D2	LCD_B2	EVENTOUT
	PG11	-	-	-	-	-	-	SPI4_SCK	-	-	-	-	ETH_MII_TX_EN/ETH_RMII_TX_EN	-	DCMI_D3	LCD_B3	EVENTOUT
	PG12	-	-	-	-	-	-	SPI4_MISO	-	USART6_RTS	LCD_B4	-	-	FSMC_NE4	-	LCD_B1	EVENTOUT
	PG13	-	-	-	-	-	-	SPI4_MOSI	-	USART6_CTS	-	-	ETH_MII_TXD0/ETH_RMII_TXD0	FSMC_A24	-	LCD_R0	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PG14	-	-	-	-	-	-	SPI4_NSS	-	USART6_TX	-	-	ETH_MII_TXD1/ETH_RMII_TXD1	FSMC_A25	-	LCD_B0	EVENTOUT
	PG15	SDRAM_CAS_N	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

表 3-10 端口 H 复用功能表

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
PortH	PH0(HSEXI)	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PH1(HSEXO)	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	EVENTOUT
	PH2	SDRAM_CKE	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PH3	SDRAM_CSN[0]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PH4	-	-	-	-	I2C2_SCL	-	-	-	-	LCD_G5	-	ETH_MDIO	-	-	LCD_G4	EVENTOUT
	PH5	SDRAM_WE_N	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PH6	-	-	-	-	I2C2_SMBA	-	-	-	-	TIM12_CH1	-	ETH_MII_RXD2	-	-	LCD_R1	EVENTOUT
	PH7	-	-	-	-	I2C3_SCL	-	-	-	-	-	-	ETH_MII_RXD3	-	-	-	EVENTOUT
	PH8	-	-	-	-	I2C3_SDA	-	-	-	-	-	-	-	-	DCMI_HSYNC	LCD_R2	EVENTOUT
	PH9	-	-	-	-	I2C3_SMBA	-	-	-	-	TIM12_CH2	FSMC_D11	-	-	DCMI_D0	LCD_R3	EVENTOUT
	PH10	-	-	TIM5_CH1	-	-	-	-	-	-	-	FSMC_D12	-	-	DCMI_D1	LCD_R4	EVENTOUT
	PH11	-	-	TIM5_CH2	-	-	-	-	-	-	-	FSMC_D13	-	-	DCMI_D2	LCD_R5	EVENTOUT
	PH12	-	-	TIM5_CH3	-	-		-	-	-	-	FSMC_D14	-	-	DCMI_D3	LCD_R6	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PH13	-	-	-	TIM8_CH1N	-		-	-	-	CAN1_TX	FSMC_D5	-	-	-	LCD_G2	EVENTOUT
	PH14	-	-	-	TIM8_CH2N	-	-	-	-	-	-	FSMC_D6	-	-	DCMI_D4	LCD_G3	EVENTOUT
	PH15	-	-	-	TIM8_CH3N	-	-	-	-	-	-	FSMC_D7	-	-	-	LCD_G4	EVENTOUT

表 3-11 端口 I 复用功能表

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
PortI	PI0	-	-	TIM5_CH4	-	-	SPI2_NSS/I2S2_WS	-	-	-	-	FSMC_D8	-	-	-	LCD_G5	EVENTOUT
	PI1	-	-	-	-	-	SPI2_SCK/I2S2_CK	-	-	-	-	FSMC_D9	-	-	-	LCD_G6	EVENTOUT
	PI2	-	-	-	TIM8_CH4	-	SPI2_MISO	I2Sext2_SD	-	-	-	FSMC_D10	-	-	-	LCD_G7	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PI3	-	-	-	TIM8_ETR	-	SPI2_MOSI/I2S2_SD	-	-	-	-	FSMC_D0	-	-	-	LCD_B3	EVENTOUT
	PI4	-	-	-	TIM8_BKIN	-	-	Quad-SPI_D0	-	-	-	FSMC_D1	-	-	DCMI_D5	LCD_B4	EVENTOUT
	PI5	-	-	-	TIM8_CH1	-	-	Quad-SPI_D1	-	-	-	FSMC_D2	-	-	DCMI_VSYNC	LCD_B5	EVENTOUT
	PI6	-	-	-	TIM8_CH2	-	-	Quad-SPI_D2	-	-	-	FSMC_D3	-	-	DCMI_D6	LCD_B6	EVENTOUT
	PI7	-	-	-	TIM8_CH3	-	-	Quad-SPI_D3	-	-	-	FSMC_D4	-	-	DCMI_D7	LCD_B7	EVENTOUT
	PI8	SDRAM_dat[8]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PI9		-	-	-	-	-	Quad-SPI_SCK	-	-	CAN1_RX	FSMC_NE1	-	-	-	LCD_VSYNC	EVENTOUT
	PI10		-	-	-	-	-	Quad-SPI_CSN	-	-	-	FSMC_NWE	ETH_MII_RX_ER	-	LCD_DE	LCD_HSYNC	EVENTOUT

MEGAHUNT

Port		AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10	AF11	AF12	AF13	AF14	AF15
		SYS/SDRAM	TIM1/2	TIM3/4/5	TIM8/9/10/11	I2C1/2/3	SPI1/2/3/4	SPI2/3/4	SPI2/3/USART1/2/3	USART6/UART4/8	CAN1/2/TIM12/13/14//LCD	FSMC/OTG1_FS	ETH	FSMC/SDIO	DCMI	LCD	SYS
	PI11	SDRAM_dat[11]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PI12	SDRAM_dat[12]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PI13	SDRAM_addr[3]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PI14	SDRAM_addr[4]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
	PI15	SDRAM_addr[5]	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

MEGA

4. 电气特性

4.1. 绝对最大额定值

超出下表绝对最大额定值的绝对最大值可能导致器件永久性损坏，这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 4-1 绝对最大额定值

符号	描 述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压 (1)	-0.3	4.2	V
V_{IN}	在 5VT 引脚容忍的输入电压	V_{SS}-0.3	V_{DD}+4.0	
	在其它引脚上的输入电压	V_{SS}-0.3	4.2	
|ΔVDDx|	不同供电引脚之间的电压差	—	50	mV
$\|V_{SSx}-V_{SS}\|$	不同接地引脚之间的电压差	—	50	
T_{STG}	储存温度范围	-55	150	℃
T_J	最大结温度	125		℃
HBM	人体静电	±4000		V

(1) 包含 VDD33、VBAT33、IO_VCC

4.2. 工作条件

4.2.1. 推荐工作条件

表 4-2 推荐工作条件

符号	描述	条件	最小值	典型值	最大值	单 位
f_{HCLK}	内部 AHB 时钟频率	—		144	150	MHz
f_{PCLK1}	内部 APB1 时钟频率	—		72	75	
f_{PCLK2}	内部 APB2 时钟频率	—		72	75	
VDD33	标准工作电压	—	2.7	3.3	3.6	V
IO_VCC	独立 IO 电源		1.8	3.3	3.6	V
VBAT33	备份部分工作电压		2	3	3.6	V
T_A	环境温度	—	-40	—	85	℃

4.2.2. 上电和掉电时的工作条件

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

表 4-3 上电和掉电时的工作条件

符号	描述	条件	最小值	最大值	单 位
t_{VDD}	VDD33 上升速率	—	30	∞	us/V
	VDD33 下降速度		30	∞	

4.2.3. 上电复位(POR)和掉电复位(PDR)

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

MEGAHUNT

表 4-4 内嵌复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
VPVD	可编程的电压检测器的电平选择(1)	PLS[2:0]=000 (上升沿)	2.6	2.62	2.69	V
		PLS[2:0]=000 (下降沿)	2.46	2.51	2.57	V
		PLS[2:0]=001 (上升沿)	2.62	2.65	2.7	V
		PLS[2:0]=001 (下降沿)	2.5	2.54	2.58	V
		PLS[2:0]=010 (上升沿)	2.65	2.68	2.74	V
		PLS[2:0]=010 (下降沿)	2.53	2.58	2.62	V
		PLS[2:0]=011 (上升沿)	2.61	2.71	2.78	V
		PLS[2:0]=011 (下降沿)	2.55	2.6	2.65	V
		PLS[2:0]=100 (上升沿)	2.66	2.75	2.81	V
		PLS[2:0]=100 (下降沿)	2.6	2.64	2.68	V
		PLS[2:0]=101 (上升沿)	2.76	2.85	2.97	V
		PLS[2:0]=101 (下降沿)	2.74	2.8	2.84	V
		PLS[2:0]=110 (上升沿)	2.94	3.01	3.07	V
		PLS[2:0]=110 (下降沿)	2.83	2.9	2.94	V
		PLS[2:0]=111 (上升沿)	3.03	3.12	2.19	V
		PLS[2:0]=111 (下降沿)	2.94	3.02	3.06	V
VPVDhyst	PVD 迟滞(2)	—	—	100	—	mV
VPOR/PDR	VDD33 电源上电/掉电复位阈值	上电过程	2.5	—	—	V
		掉电过程	—	—	2.2	V
VBPOR/BPDR	VBAT33 电源上电/掉电复位阈值	上电过程	1.9	—	—	V
		掉电过程	—	—	1.6	V

（1）、（2）由设计保证，不再生产测试中进行。

4.2.4. 工作电流

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

表 4-5 VDD 电源功耗(1)

符号	工作模式	条件	FCLK（MHz）	典型值	最大值		单 位
					TA=25℃	TA=85℃	
Idd	运行模式 (RUN)	外设全开	288	155	160	185	mA
			256	145	150	175	mA
			180	110	115	145	mA
		外设全关	288	71	76	103	mA
			256	65	70	96	mA
			180	50	65	89	mA
		外设全开 CPU 休眠	288	136	141	170	mA
			256	130	135	160	mA
			180	100	105	140	mA
		外设全关 CPU 休眠	288	48	53	73	mA
			256	45	50	70	mA
			180	40	45	68	mA
Idd_stop	STOP 模式	—		5	7	10	mA
Idd_standby	StandBy 模式			3	4	6	mA

符号	工作模式	条件	FCLK（MHz）	典型值	最大值		单 位
					TA=25℃	TA=85℃	
Idd_PD	PowerDown 模式			2.5	3.5	5	mA

(1)、料号中 RAM 9.25MB 型号对应的工作电流

表 4-6 VDD 电源功耗(2)

符号	工作模式	条件	FCLK（MHz）	典型值	最大值		单 位
					TA=25℃	TA=85℃	
Idd	运行模式 (RUN)	外设全开	288	120	130	175	mA
			256	112	120	165	mA
			180	84	90	140	mA
		外设全关	288	65	73	100	mA
			256	62	65	92	mA
			180	45	55	85	mA
		外设全开 CPU 休眠	288	103	115	160	mA
			256	95	105	155	mA
			180	70	78	130	mA
		外设全关 CPU 休眠	288	45	50	72	mA
			256	42	50	70	mA
			180	33	40	66	mA
Idd_stop	STOP 模式	—		1.8	2.5	6	mA
Idd_standby	StandBy 模式			10	15	30	uA
Idd_PD	PowerDown 模式			3	5	10	uA

(2)、料号中 RAM 1.25MB 型号对应的工作电流

表 4-7 VBAT33 电源电流

符号	描述	条件	典型值	最大值		单位
				T_A=25℃	T_A=85℃	
I_{vbat33}	备用电池电源域功耗	VDD33=3.3V, VBAT33=3V	0.4	0.6	1	uA
		VDD33=0V, VBAT33=3V	1.7	2.1	3.2	uA

4.2.5. 外部时钟特性

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

表 4-8 外部高速时钟（HSE）

符号	描述	条件	最小值	典型值	最大值	单位
F_{hse_in}	振荡器时钟频率	—	—	12	—	MHz
$T_{su(hse)}$	振荡器起振时间 (1)	C_L=22PF	—	2	—	ms
$I_{dd(hse)}$	HSE 振荡器功耗 (2)	—	—	500	—	uA

表 4-9 外部低速时钟 (LSE)

符号	描述	条件	最小值	典型值	最大值	单位
F_{lse_in}	振荡器时钟频率		—	32.768	—	KHz
$T_{su(lse)}$	振荡器起振时间(3)	C_L=22PF	—	3	—	s
$I_{dd(lse)}$	LSE 振荡器功耗(4)	—	—	0.3	—	uA

（1）、（2）、（3）、（4）由设计保证，不再生产测试中进行。

4.2.6. 内部时钟特性

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

表 4-10 内部高速时钟（HSI）

符号	描述	条件	最小值	典型值	最大值	单位
f_{hsi}	振荡器时钟频率	T_A=25℃	—	12	—	MHz
ACC_{hsi}	时钟精度	T_A=-40~85℃	-4	—	4	%
		T_A=25℃	-1	—	1	%
$I_{dd(hsi)}$	HSI 振荡器功耗(1)	T_A=25℃	—	100	—	uA

表 4-11 内部低速时钟（LSI）

符号	描述	条件	最小值	典型值	最大值	单位
F_{lsi_in}	振荡器时钟频率	T_A=25℃	—	32.768	—	KHz
ACC_{lsi}	时钟精度	TA=-40~85℃	-3	—	3	%
		TA=25℃	-1	—	1	%
$I_{dd(lsi)}$	LSI 振荡器功耗(2)	TA=25℃	—	0.2	—	uA

（1）、（2）由设计保证，不再生产测试中进行。

4.2.7. GPIO 特性

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

表 4-12 输入特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}	5VT，TTa 类型的 IO 引脚输入低电平电压	2.7V≤VDD33≤3.6V	—	—	0.3*VDD33	V
	独立电源 IO(1)	1.8V≤IOVCC≤3.6V	—	—	0.3*IOVCC	
V_{IH}	5VT，TTa 类型的 IO 引脚输入高电平电压	2.7V≤VDD33≤3.6V	0.7*VDD33	—	—	V
	独立电源 IO	1.8V≤IOVCC≤3.6V	0.7*IOVCC	—	—	
V_{hys}	电压迟滞	VDD33=3.3V	0.1	—	0.3	V
I_{lkg}	输入漏电流 TTa、5VT 类型 IO	VSS ≤ VIN ≤ VDD (2)	—	—	±0.1	uA
	输入漏电流 5VT 类型 IO	VIN = 5V	—	—	±3	uA
	输入漏电流 TTa 类型 IO	VIN = 3.3V	—	—	1	mA
R_{PU}	内部上拉等效电阻	—	—	70	—	kΩ
R_{PD}	内部下拉等效电阻	—	—	70	—	kΩ
C_{IO}	I/O 引脚的电容	—	—	—	5	pF

（1） 独立电源 IO 管脚包括 PC13、PC14、PC15、PE11、PE12、PE13、PE14、PE15。

（2） 包含 VDD33、IO_VCC。

表 4-13 输出电压

符号	参数	条件	最小值	典型值	最大值	单位
V_{OL}	5VT，TTa 类型的 IO 输出低电平电压	驱动能力配置=00 I_{IO}=8mA	—	—	0.4	V
V_{OH}	5VT，TTa 类型的 IO 输出高电平电压	驱动能力配置=00 I_{IO} =8mA	VDD—0.4	—	—	V
V_{OL}	5VT，TTa 类型的 IO 输出低电平电压	驱动能力配置=01 I_{IO} =12mA	—	—	0.4	V
V_{OH}	5VT，TTa 类型的 IO 输出高电平电压	驱动能力配置=01 I_{IO} =12mA	VDD—0.4	—	—	V
V_{OL}	5VT，TTa 类型的 IO 输出低电平电压	驱动能力配置=10 I_{IO} =16mA	—	—	0.4	V
V_{OH}	5VT，TTa 类型的 IO 输出高电平电压	驱动能力配置=10 I_{IO} =16mA	VDD—0.4	—	—	V
V_{OL}	5VT，TTa 类型的 IO 输出低电平电压	驱动能力配置=11 I_{IO} =20mA	—	—	0.4	V
V_{OH}	5VT，TTa 类型的 IO 输出高电平电压	驱动能力配置=11 I_{IO} =20mA	VDD—0.4	—	—	V

表 4-14 AC 特性(1)

OSPEEDRy[1:0]	参数	条件	最小值	典型值	最大值	单位
00	上升/下降时间	3V≤VDD≤3.6V CL=11pF	—	—	5	ns
		2.7V≤VDD＜3V CL=11pF	—	—	6	
		独立电源 IO(1) 1.8V≤IOVCC＜2.7V CL=11pF 驱动能力配置=11	—	—	12	
	最大频率 (2)	VDD≥3V CL=11pF	—	—	65	MHz
		VDD≥2.7V CL=11pF	—	—	50	
		独立电源 IO 1.8V≤IOVCC＜2.7V CL=11pF 驱动能力配置=11	—	—	20	
01	上升/下降时间	3V≤VDD≤3.6V CL=11pF	—	—	4	ns
		2.7V≤VDD＜3V CL=11pF	—	—	5	
		独立电源 IO 1.8V≤IOVCC＜2.7V CL=11pF 驱动能力配置=11	—	—	10	
	最大频率	3V≤VDD≤3.6V CL=11pF	—	—	80	MHz
		2.7V≤VDD＜3V	—	—	65	

MEGAHUNT

OSPEEDRy[1:0]	参数	条件	最小值	典型值	最大值	单位
		CL=11pF				
		独立电源 IO 1.8V≤IOVCC＜2.7V CL=11pF 驱动能力配置=11			30	
10	上升/下降时间	3V≤VDD≤3.6V CL=11pF	–	–	3	ns
		2.7V≤VDD＜3V CL=11pF	–	–	4	
		独立电源 IO 1.8V≤IOVCC＜2.7V CL=11pF 驱动能力配置=11	–	–	8	
	最大频率	3V≤VDD≤3.6V CL=11pF	–	–	100	MHz
		2.7V≤VDD＜3V CL=11pF	–	–	80	
		独立电源 IO 1.8V≤IOVCC＜2.7V CL=11pF 驱动能力配置=11	–	–	40	
11	上升/下降时间	3V≤VDD≤3.6V CL=11pF	–	–	2	ns
		2.7V≤VDD＜3V CL=11pF	–	–	3	
		独立电源 IO 1.8V≤IOVCC＜2.7V CL=11pF 驱动能力配置=11	–	–	3.5	
	最大频率	3V≤VDD≤3.6V CL=11pF	–	–	150	MHz
		2.7V≤VDD＜3V CL=11pF	–	–	100	
		独立电源 IO 1.8V≤IOVCC＜2.7V CL=11pF 驱动能力配置=11	–	–	90	

（1）AC 特性由设计保证，不在生产中测试。

（2）在信号负载电容为表中 CL 值时，如果信号的（上升时间+下降时间）≤(2/3)时钟周期且占空比在（45%~55%）之间，则为最大频率。

4.2.8. NRST PIN 特性

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

MEGAHUNT

表 4-15 NRST PIN 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IL}	NRST 输入低电平电压	—	—	—	1.1	V
V_{IH}	NRST 输入高电平电压	—	1.7	—	—	
V_{hys}	NRST 施密特触发器电压迟滞	—	—	600	—	mV
R_{PU}	内部上拉等效电阻	VIN=VSS	—	30	—	kΩ
V_F	NRST 输入滤波脉冲	—	—	—	100	ns
V_{NF}	NRST 输入非滤波脉冲	—	300	—	—	ns

4.2.9. USB 特性

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

表 4-16 USB1（全速）特性

符号		参数	条件	最小值	典型值	最大值	单位
Input levels	VDD33	工作电压	—	2.7	3.3	3.6	V
	VDI	差分输入灵敏度	—	0.2	—	—	V
	VCM	差分共模范围	—	0.8	—	2.5	V
	VSE	单端接收阈值	—	1.3	—	2.0	V
Output levels	VOL	静态输出低电平电压	RL of 1.5K to 3.3V	—	—	0.3	V
	VOH	静态输出高电平电压	RL of 15K to GND	2.8	—	3.6	V

4.2.10. ADC 特性

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

表 4-17 ADC1\2\3 IN0~15 特性

符号	参数	条件	最小值	典型值	最大值	单位
VDD33	供电电压	—	2.7	3.3	3.6	V
V_{REF+}	正参考电压	—	2.7	3.3	VDD33	
F_{adc}	ADC 时钟频率	—	0.6	18	40	MHz
V_{AIN}	转换电压范围	ADC1\2\3 IN0~15	0.05		VDD33	V
R_{AIN}	外部输入阻抗	—	—	—	1	kΩ
I_{vdda}	ADC 模块功耗			1.8	2	mA

4.2.11. DAC 特性

除非特别说明，下表中给出的参数是使用推荐工作条件列出的电源引脚典型值供电电压和环境温度下测量得出。

表 4-18 DAC 特性

符号	参数	条件	最小值	典型值	最大值	单位
VDD33	供电电压	—	2.7	3.3	3.6	V
VREF+	参考电压	—	—	VDD33	—	V
VSSA	地线	—	0	—	0	V
Offset	偏移误差	VDD33=3.3V T_A=25℃	—	—	13	mV
I_{out}	输出电流	Buffer ON	—	—	3	mA

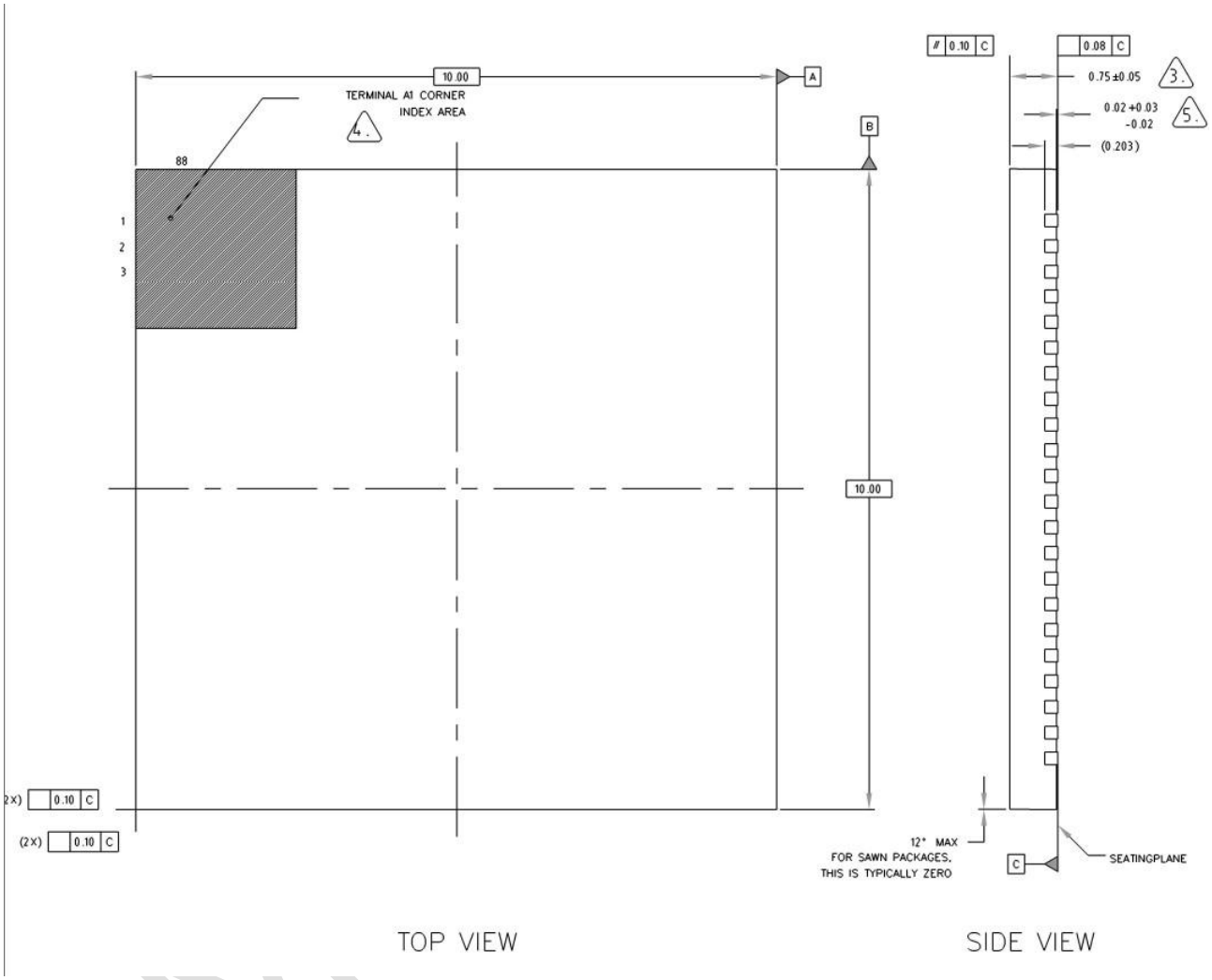
MEGAHUNT

符号	参数	条件	最小值	典型值	最大值	单位
		Buffer OFF	—	—	50	uA
I_{work}	工作电流	Buffer ON 输出 0x800	—	550	—	uA
		Buffer ON 输出 0xF1C	—	920	—	uA
		Buffer OFF 输出 0x800	—	170	—	uA
		Buffer OFF 输出 0xF1C	—	475	—	uA

MEGAHUNT

5.封装尺寸

5.1. QFN88



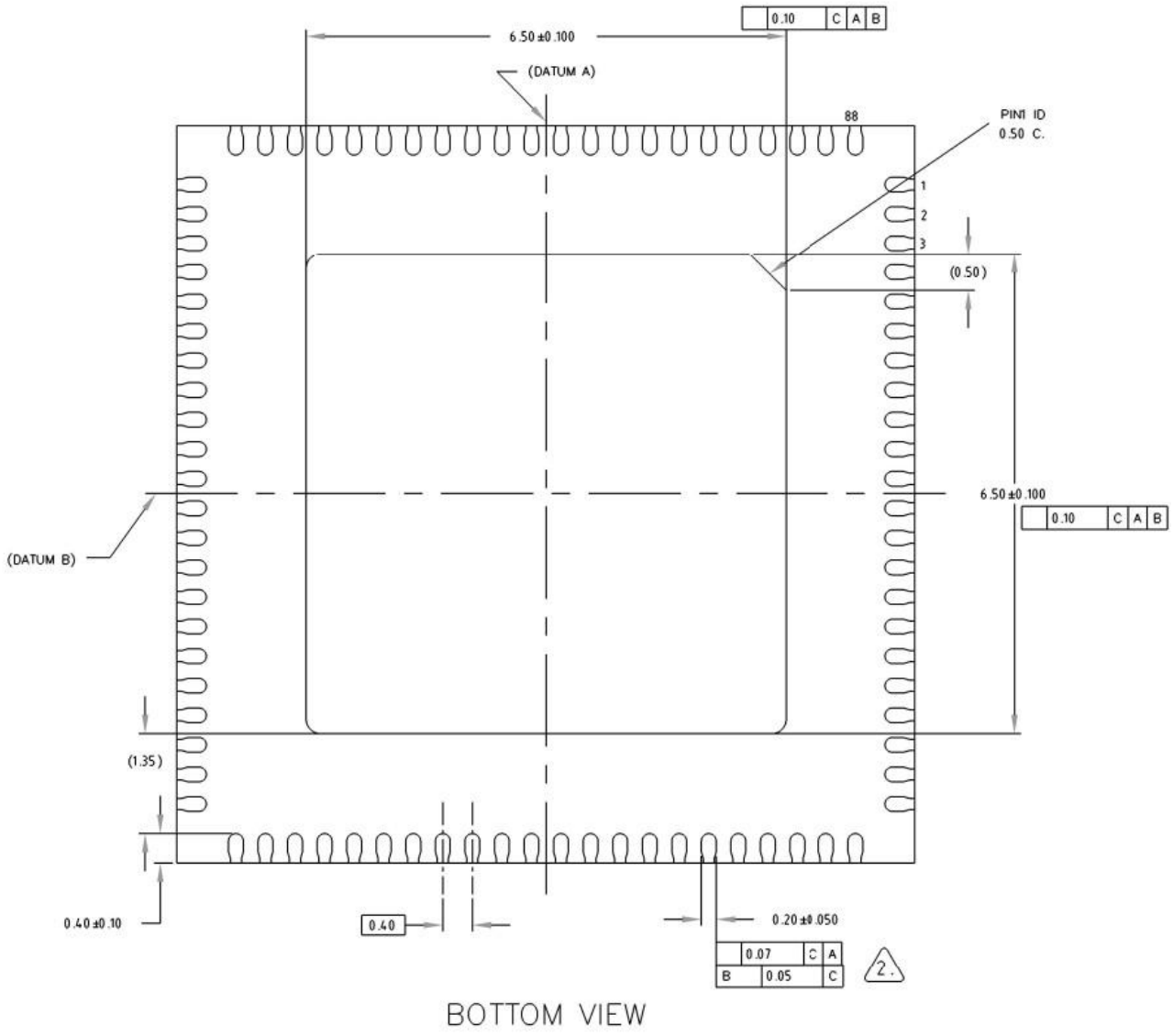
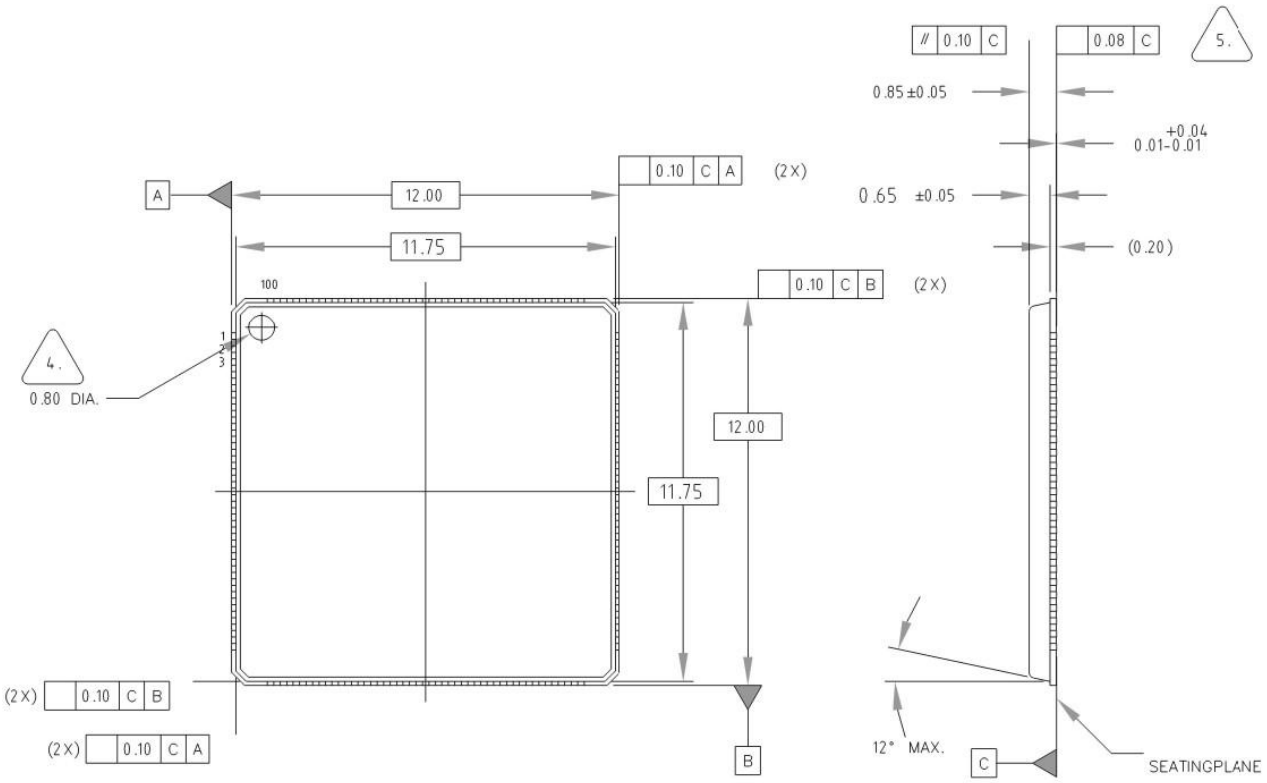


图 5-1 MH2457 QFN88 10*10 封装尺寸图

5.2. QFN100



MEGA

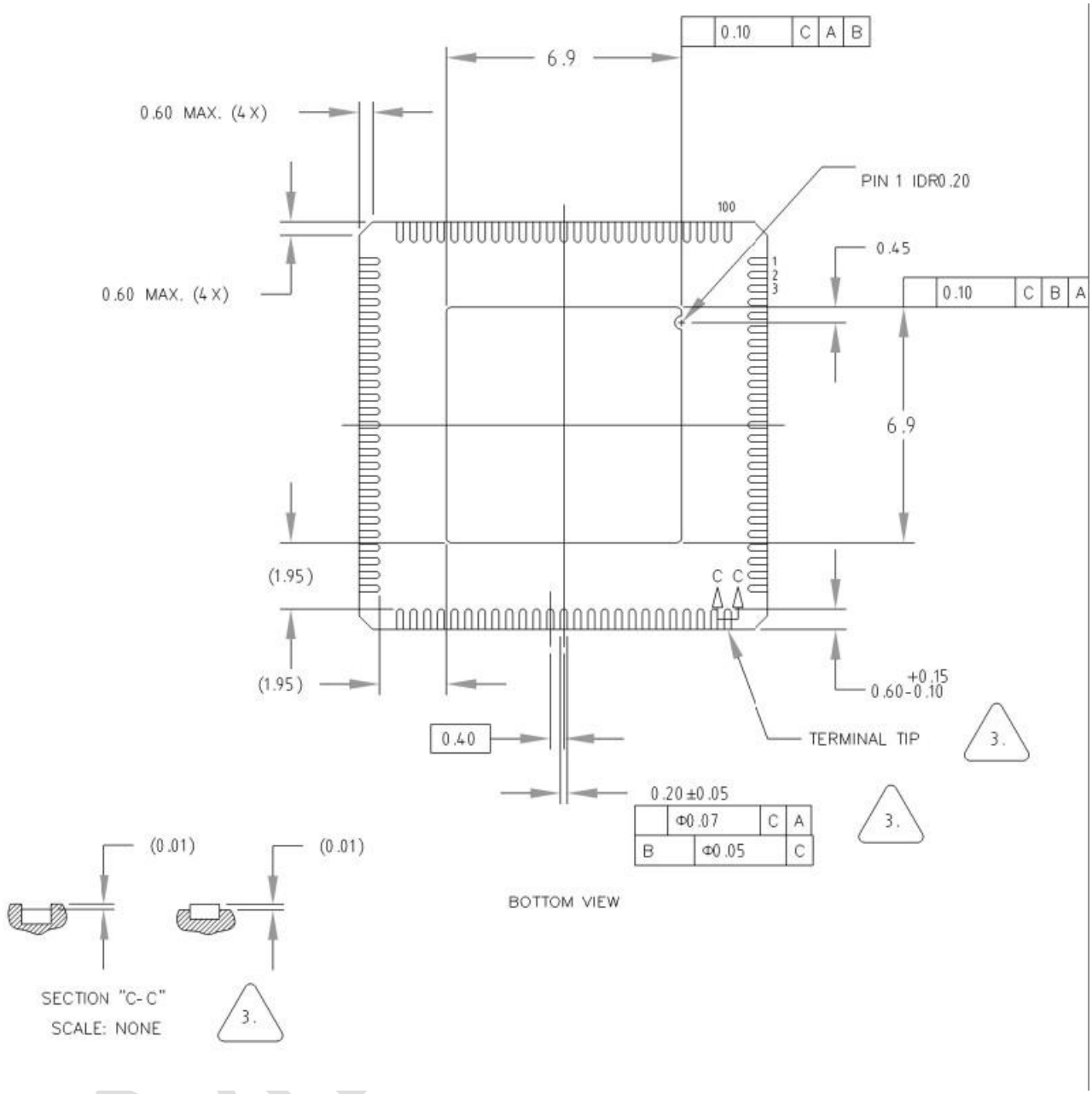


图 5-2 MH2457 QFN100 12*12 封装尺寸图

6. 修订记录

表 6-1 修订记录

日期	修订版本	描述	作者
2024-03-25	1.0.0	1. 初稿完成	MEGAHUNT
2024-05-16	1.1.0	1. 上传 QFN88 管脚定义初稿	MEGAHUNT
2024-05-30	1.2.1	1. 调整 QFN88 管脚定义	MEGAHUNT
2024-06-10	1.3.0	1. 删除 QFN88 封装 2. 增加 QFN100 管脚定义	MEGAHUNT
2024-06-12	1.3.1	1. 修改系统框图和页眉	MEGAHUNT
2024-08-09	1.3.2	1. 完善管脚描述	MEGAHUNT
2024-08-20	1.3.3	1. 补充 QFN88 管脚定义 2. 统一 FSMC 和 FMC 名称	MEGAHUNT
2024-08-22	1.4.0	1. 完善电气参数	MEGAHUNT
2024-09-06	1.4.1	1. 修改 UART 序号错误，UART8 实际为 UART7，复用在 PF6、PF7	MEGAHUNT
2024-09-13	1.4.2	1. QFN88 引脚分布图删除 RGB 及 FMC 相关功能	MEGAHUNT
2024-12-31	1.4.3	1. 增加独立电源 IO 特性、GPIO 最大频率参数	MEGAHUNT
2025-01-20	1.5.0	1. 新增 LGA100 封装	MEGAHUNT
2025-05-12	1.5.1	1. 新增料号 MH2457Q8UZ000 及对应的工作电流	MEGAHUNT
2025-05-26	1.6.0	1. 套用新模板，调整文档结构 2. 增加器件概览表	MEGAHUNT
2025-12-02	1.6.1	1. 统一命名，LTDC 改为 LCD	MEGAHUNT
2025-12-12	1.6.2	1. 统一命名，FMC 改为 FSMC	MEGAHUNT
2026-07-14	1.6.3	1. 删除 LGA100 封装	

MEGAHUNT

DISCLAIMER

The information in this document is current as of the published date. The information is subject to change without notice. For actual design-in, refer to the latest publications of MEGAHUNT Datasheets, and other official documents, for the most up-to-date specifications of MEGAHUNT products. Not all products and/or types are available in every country. Please contact a MEGAHUNT sales representative for availability and additional information.

No part of this document may be copied or reproduced in any form or by any means without the prior written consent of MEGAHUNT. MEGAHUNT assumes no responsibility for any errors or inaccuracies that may appear in this document.

MEGAHUNT disclaims any liability for patent, copyright or other intellectual property rights infringements of third parties by or arising from the use of MEGAHUNT products listed in this document or any other liability arising from the use of such products. No license, express, implied or otherwise, is granted under any patents, copyrights or other intellectual property rights of MEGAHUNT or others. Descriptions of circuits, software and other related information in this document are provided for illustrative purposes in semiconductor product operation and application examples. The incorporation of these circuits, software and information in the design of a customer's equipment shall be done under the full responsibility of the customer. MEGAHUNT assumes no responsibility for any losses incurred by customers or third parties arising from the use of these circuits, software and information.

The fonts, images, and other logos used by our company are legally authorized or legally used free of charge without infringing any third-party's rights.

Our company reserves the right to modify or revoke this disclaimer.

If you have any doubts, please contact us promptly and we will actively resolve them.

For more information about MEGAHUNT products and solutions, visit our website at www.megahuntmicro.com