数据手册

MH2203xxxx

增强型，真随机数，硬件加密算法单元，32位Arm® Cortex®-M3核心的带128K/ 256K/512K字节闪存的微控制器13个定时器、2个ADC、2个DAC、12个通信接口

功能：

- 内核：32位的Arm® Cortex®-M3 Core
  - 最高216MHz工作频率，可达2.55DMips/MHz(CoreMark1.0)
  - 单周期乘法和硬件除法
- 存储器
  - 128K/256K/512K字节的闪存存储器
  - 32K/64K字节的SRAM
- 时钟、复位和电源管理
  - 2.0～3.6伏供电和I/O引脚
  - 上电/断电复位(POR/PDR)、可编程电压检测器(PVD)
  - 4～32MHz晶体振荡器
  - 内嵌经出厂调校的8MHz的RC振荡器
  - 内嵌带校准的40kHz的RC振荡器
  - 带校准功能的32kHz RTC振荡器
- 低功耗
  - 睡眠、停机和待机模式
  - VBAT为RTC和后备寄存器供电
- 3个12位模数转换器
  - 转换范围：0至3.6V
  - 温度传感器
  - 最快0.5us转换时间(2M采样速率)
  - 最多支持16个输入通道
  - 支持内部基准电压供ADC采样使用
- 2个12位D/A转换器
- DMA：12通道 DMA控制器
- 调试模式
  - 串行单线调试(SWD)和JTAG接口
  - 内嵌跟踪模块(ETM)
- I/O端口
  - 55个多功能双向的I/O口，所有I/O口可以映像到16个外部中断
  - 所有GPIO均可强制配置上下拉电阻
- 增强型CRC计算单元
- 13个定时器
  - 6个16位定时器，每个定时器有多达4个用于输入捕获/输出比较/PWM或脉冲计数的通道和增量编码器输入
  - 2个16位带死区控制和紧急刹车，用于电机控制的PWM高级控制定时器
  - 2个看门狗定时器(独立的和窗口型的)
  - 系统时间定时器：24位自减型计数器
  - 2个16位基本定时器
- 12个通信接口
  - 2个I2C接口(最高支持1MHz)
  - 3个USART接口
  - 2个UART接口
  - 3个SPI接口(2个IIS)
  - 1个CAN接口(2.0B主动)
  - 1个USB 2.0全速接口
    (支持可选内部1.5K上拉电阻)
    (支持免外部晶体使用USB)
    (支持USB和CAN同时使用)
- 硬件加密算法单元
  - 内置硬件算法
    (DES、AES、SHA、SM3)
  - 提供完整高性能算法库
- TRNG：TRNG单元用于产生真随机数序列
  - 一次可产生128BIT随机数
- FPU浮点运算单元
- DSP浮点计算引擎
- 10个Standby唤醒PIN
- 一次性可编程(OTP)
  - 支持32 Bytes
- 84 Bytes备份寄存器
- PCROP存储器固件只执行
- 空片检测
  - 支持FLASH启动模式下进行ISP操作
- 96位唯一设备ID(0x1FFFF7E8地址获取)
- 芯片封装
  - LQFP48/LQFP64

MH2203xxxx 数据手册

MEGAHUNT

兆讯恒达科技股份有限公司

版权所有 侵权必究

目录

1介绍 5
2规格说明 6
器件一览 6
概述 7
2.1.1 32位Arm® Cortex®-M3 Core核心并内嵌闪存和SRAM 7
2.1.2 内置闪存存储器 7
2.1.3 存储器保护单元(MPU) 7
2.1.4 内置SRAM内置闪存存储器 7
2.1.5 CRC(循环冗余校验)计算单元 7
2.1.6 浮点运算单元(FPU) 8
2.1.7 DSP单元 9
2.1.8 嵌套的向量式中断控制器(NVIC) 9
2.1.9 外部中断/事件控制器(EXTI) 9
2.1.10 时钟和启动 9
2.1.11 启动模式 9
2.1.12 供电方案 10
2.1.13 供电监控器 10
2.1.14 电压调压器 10
2.1.15 低功耗模式 10
2.1.16 DMA 11
2.1.17 RTC(实时时钟)和后备寄存器 11
2.1.18 定时器和看门狗 11
2.1.19 I2C总线 13
2.1.20 通用同步/异步收发器(USART/UART) 13
2.1.21 串行外设接口(SPI) 13
2.1.22 控制器区域网络(CAN) 13
2.1.23 通用串行总线(USB) 13
2.1.24 通用输入输出接口(GPIO) 14
2.1.25 ADC(模拟/数字转换器) 14
内部基准参考电压 14
2.1.26 DAC(数字/模拟信号转换器) 14
2.1.27 温度传感器 15
2.1.28 串行单线JTAG调试口(SWJ-DP) 15
2.1.29 内嵌跟踪模块(ETM) 15
2.1.30 真随机数发生器(TRNG) 15
3引脚定义 16
LQFP48封装 16
LQFP64封装 17
管脚功能定义 17
TIM1 PIN定义 17
TIM2 PIN定义 18
TIM3 PIN定义 18
TIM4 PIN定义 18
TIM5 PIN定义 19
TIM8 PIN定义 19
TIM10、TIM11 PIN定义 20
CAN1 PIN定义 20
IIC1 PIN定义 20
IIC2 PIN定义 21

SDIO PIN定义 21
USB PIN定义 21
SPI1 PIN定义 22
SPI2 PIN定义 22
SPI3 PIN定义 22
USART1 PIN定义 22
USART2 PIN定义 23
USART3 PIN定义 23
UART4 PIN定义 23
UART5 PIN定义 24
Standby WakeUp PIN定义 24
ADC PIN定义 24
DAC PIN定义 25
4电气特性 26
测试条件 26
4.1.1 最小和最大数值 26
4.1.2 典型数值 26
4.1.3 典型曲线 26
4.1.4 负载电容 26
4.1.5 引脚输入电压 27
4.1.6 供电方案 27
4.1.7 电流消耗测量 28
绝对最大额定值 28
工作条件 29
4.1.8 通用工作条件 29
4.1.9 上电和掉电时的工作条件 29
4.1.10 内嵌复位和电源控制模块特性 29
4.1.11 内置的参照电压 30
4.1.12 供电电流特性 30
4.1.13 外部时钟源特性 32
4.1.14 内部时钟源特性 35
4.1.15 从低功耗模式唤醒的时间 36
4.1.16 PLL特性 36
4.1.17 存储器特性 37
4.1.18 绝对最大值(电气敏感性) 37
4.1.19 I/O端口特性 37
4.1.20 NRST引脚特性 38
4.1.21 TIM定时器特性 38
4.1.22 CAN(控制器局域网络)接口 39
4.1.23 12位ADC特性 39
4.1.24 DAC电气参数 40
4.1.25 温度传感器特性 41
5 封装特性 43
LQFP48封装 43
LQFP64封装 44
6 订货代码 45
7 附录 46

表目录

表 1 器件功能配置表.....6
表 2 供电电压和FLASH DELAY等级匹配关系表.....7
表 3 TIM配置表.....11
表 4 电压特性.....28
表 5 电流特性.....28
表 6 温度特性.....29
表 7 通用工作条件.....29
表 8 上电和掉电时的工作条件.....29
表 9 内嵌复位和电源控制模块特性.....29
表 10 内置的参照电压.....30
表 11 运行模式下电流消耗.....31
表 12 睡眠模式下的电流消耗，代码运行在FLASH中.....31
表 13 停机和待机模式下的典型和最大电流消耗.....31
表 14 高速外部用户时钟特性.....32
表 15 低速外部用户时钟特性.....33
表 16 HSE 4~32MHz振荡器特性(1)(2).....34
表 17 LSE 振荡器特性(fLSE=32.768kHz)(1).....35
表 18 HSI振荡器特性(1).....36
表 19 LSI振荡器特性(1).....36
表 20 低功耗模式的唤醒时间.....36
表 21 PLL特性.....36
表 22 闪存存储器特性.....37
表 23 闪存存储器寿命和数据保存期限.....37
表 24 ESD绝对最大值.....37
表 25 I/O静态特性.....37
表 26 NRST引脚特性.....38
表 27 TIMx特性.....38
表 28 ADC特性.....39
表 29 fADC=14MHz/28MHz(1)时的最大RAIN.....39
表 30 DAC特性.....40
表 31 温度传感器特性.....41
表 32 MH2203系列订货代码信息图示.....45
表 33 文档版本历史.....46

图目录

图 1 LQFP48封装.....16
图 2 LQFP64封装.....17
图 3 引脚的负载条件.....26
图 4 引脚输入电压.....27
图 5 供电方案.....27
图 6 电流消耗测量方案.....28
图 7 外部高速时钟源的交流时序图.....33
图 8 外部低速时钟源的交流时序图.....34
图 9 使用8MHz晶体的典型应用.....35
图 10 使用32.768KHz晶体的典型应用.....35
图 11 建议的NRST引脚保护.....38
图 12 V SENSE 对温度理想曲线图.....42
图 13 LQFP48 7MM×7MM封装尺寸.....43
图 14 LQFP64 10MM×10MM封装尺寸.....44

1 介绍

数据手册中的内容包括:产品的基本配置(如内置Flash和RAM的容量、外设模块的种类和数量等)，管脚的数量和分配，电气特性，封装信息，和定购代码等。

2 规格说明

器件一览

表 1 器件功能配置表

系列		MH2203			
型号		CBT6	CCT6	RCT6	RST6
闪存(K 字节)		128	256	256	512
SRAM(K 字节)		32	64	64	64
定时器	高级	2	2	2	2
	通用	6	6	6	6
	基本	2	2	2	2
通信接口	SPI	3	3	3	3
	I2C	2	2	2	2
	USART/UART	3+2	3+2	3+2	3+2
	USB	1	1	1	1
	CAN	1	1	1	1
	SDIO	1(4 线)	1(4 线)	1(8 线)	1(8 线)
GPIO 端口		39	39	55	55
12 位 ADC 模块(通道数)		2(10 通道)	2(10 通道)	3(16 通道)	3(16 通道)
12 位 DAC 模块(通道数)		2(2 通道)	2(2 通道)	2(2 通道)	2(2 通道)
随机数模块		支持			
硬件加密算法单元		支持			
FPU		支持			
DSP		支持			
页大小(K 字节)		1	2	2	4
CPU 频率		216M			
工作电压		2.0~3.6V			
工作温度		-40 to +85℃			
封装形式		LQFP48		LQFP64	

概述

2.1.1 32位Arm® Cortex®-M3 Core核心并内嵌闪存和SRAM

32位的Arm® Cortex®-M3 Core为实现MCU的需要提供了低成本的平台、缩减的引脚数目、降低的系统功耗，同时提供卓越的计算性能和先进的中断系统响应。

2.1.2 内置闪存存储器

内置闪存存储器，用于存放程序和数据。

表 2 供电电压和Flash Delay等级匹配关系表

Flash Delay 等级	HCLK(MHz)		
	Voltage Range 2.8V - 3.6V	Voltage Range 2.4V - 2.8V	Voltage Range 2.0V - 2.4V
0	0 < HCLK <= 108	0 < HCLK <= 64	0 < HCLK <= 32
1	108 < HCLK <= 216	64 < HCLK <= 128	32 < HCLK <= 64
2	-	128 < HCLK <= 216	64 < HCLK <= 128
3	-	-	128 < HCLK <= 192
4	-	-	192 < HCLK <= 216

2.1.3 存储器保护单元(MPU)

存储器保护单元(MPU)用于管理CPU 对存储器的访问，防止一个任务意外损坏另一个激活任务所使用的存储器或资源。此存储区被组织为最多8个保护区，还可依次再被分为最多8个子区。保护区大小可为32字节至可寻址存储器的整个4 G字节。

若应用中有一些关键的或认证的代码必须受到保护，以免被其它任务的错误行为影响，则MPU尤其有用。它通常由RTOS(实时操作系统)管理。若程序访问的存储器位置被MPU禁止，则RTOS可检测到它并采取行动。在RTOS环境中，内核可基于执行的进程，动态更新MPU区的设置。

2.1.4 内置SRAM内置闪存存储器

最大64K字节的内置SRAM，CPU能以0等待周期访问(读/写)。

2.1.5CRC(循环冗余校验)计算单元

CRC(循环冗余校验)计算单元使用一个固定的多项式(可选多种模式，并可进行硬件数据处理)发生器，从一个32位的数据字产生一个CRC码。

在众多的应用中，基于CRC的技术被用于验证数据传输或存储的一致性。在EN/IEC 60335-1标准的范围内，它提供了一种检测闪存存储器错误的手段。

2.1.6 浮点运算单元(FPU)

内置独立的FPU浮点运算单元，支持IEEE754标准，支持单精度浮点运算，支持的算法有：ADD加法、SUB减法、MUL乘法、DIV除法、SQRT开方、CMP比较、F2I浮点到整数转换、I2F整数到浮点转换。

单精度浮点ADD加法:

- 数据支持INT整型直接输入
- 写任意数据寄存器启动运算
- 1个HCLK时钟完成运算

单精度浮点SUB减法:

- 数据支持INT整型直接输入
- 写任意数据寄存器启动运算
- 1个HCLK时钟完成运算

单精度浮点MUL乘法:

- 数据支持INT整型直接输入
- 写任意数据寄存器启动运算
- 2个HCLK时钟完成运算

单精度浮点DIV除法:

- 数据支持INT整型直接输入
- 具有溢出标志指示位
- 写除数寄存器启动运算
- 32个HCLK时钟完成运算

单精度浮点SQRT开方:

- 数据支持INT整型直接输入
- 写任意数据寄存器启动运算
- 8个HCLK时钟完成运算

单精度浮点CMP比较:

- 支持结果大于、小于、等于、错误指示
- 写任意数据寄存器启动运算
- 1个HCLK时钟完成运算

单精度浮点F2I浮点到整数转换:

- 写任意数据寄存器启动运算
- 1个HCLK时钟完成运算

单精度浮点I2F整数到浮点转换:

- 写任意数据寄存器启动运算
- 1个HCLK时钟完成运算

2.1.7 DSP单元

DSP模块使用自主设计的DSP指令集，支持寄存器相关操作指令、内存相关操作指令、浮点运算相关操作指令、事件相关操作指令。

2.1.8 嵌套的向量式中断控制器(NVIC)

内置嵌套的向量式中断控制器，能够处理多达71个可屏蔽中断通道(不包括16个Core的中断线)和16个优先级。

- 紧耦合的NVIC能够达到低延迟的中断响应处理
- 中断向量入口地址直接进入内核
- 紧耦合的NVIC接口
- 允许中断的早期处理
- 处理晚到的较高优先级中断
- 支持中断尾部链接功能
- 自动保存处理器状态
- 中断返回时自动恢复，无需额外指令开销

该模块以最小的中断延迟提供灵活的中断管理功能。

2.1.9外部中断/事件控制器(EXTI)

外部中断/事件控制器包含19个边沿检测器，用于产生中断/事件请求。每个中断线都可以独立地配置它的触发事件(上升沿或下降沿或双边沿)，并能够单独地被屏蔽；有一个挂起寄存器维持所有中断请求的状态。EXTI可以检测到脉冲宽度小于内部APB2的时钟周期。

2.1.10 时钟和启动

系统时钟的选择是在启动时进行，复位时内部8MHz的RC振荡器被选为默认的CPU时钟，随后可以选择外部的、具失效监控的4~32MHz时钟；当检测到外部时钟失效时，它将被隔离，系统将自动地切换到内部的RC振荡器，如果使能了中断，软件可以接收到相应的中断。同样，在需要时可以采取对PLL时钟完全的中断管理(如当一个间接使用的外部振荡器失效时)。

多个预分频器用于配置AHB的频率、高速APB(APB2)和低速APB(APB1)区域。AHB和高速APB的最高频率是216MHz，低速APB的最高频率为108MHz。

2.1.11 启动模式

在启动时，通过自举引脚可以选择三种自举模式中的一种：

- 从程序闪存存储器自举
- 从系统存储器自举
- 从内部SRAM自举

自举加载程序(Bootloader)存放于系统存储器中，可以通过USART1对闪存重新编程。

2.1.12 供电方案

- VDD：为I/O引脚和内部调压器供电。
- VSSA，VDDA：为ADC、复位模块、RC振荡器和PLL的模拟部分提供供电。VDDA和VSSA必须分别连接到VDD和VSS。
- VBAT：当关闭VDD时，(通过内部电源切换器)为RTC、外部32kHz振荡器和后备寄存器供电。

注： 各电压范围参考参考通用工作条件。

2.1.13 供电监控器

本产品内部集成了上电复位(POR)/掉电复位(PDR)电路，该电路始终处于工作状态，保证系统在供电超过2V时工作；当VDD低于设定的阀值(VPOR/PDR)时，置器件于复位状态，而不必使用外部复位电路。器件中还有一个可编程电压监测器(PVD)，它监视VDD供电并与阀值VPVD比较，当VDD低于或高于阀值VPVD时产生中断，中断处理程序可以发出警告信息或将微控制器转入安全模式。PVD功能需要通过程序开启。

2.1.14 电压调压器

调压器有三个操作模式：主模式(MR)、低功耗模式(LPR)和关断模式

- 主模式(MR)用于正常的运行操作
- 低功耗模式(LPR)用于CPU的停机模式
- 关断模式用于CPU的待机模式：调压器的输出为高阻状态，内核电路的供电切断，调压器处于零消耗状态(但寄存器和SRAM的内容将丢失)

该调压器在复位后始终处于工作状态，在待机模式下关闭处于高阻输出。

2.1.15 低功耗模式

- 睡眠模式

在睡眠模式，只有CPU停止，所有外设处于工作状态并可在发生中断/事件时唤醒CPU。

- 停机模式

在保持SRAM和寄存器内容不丢失的情况下，停机模式可以达到最低的电能消耗。在停机模式下，停止所有内部1.1V部分的供电，PLL、HSI的RC振荡器和HSE晶体振荡器被关闭，调压器可以被置于普通模式或低功耗模式。可以通过任一配置成EXTI的信号把微控制器从停机模式中唤醒，EXTI信号可以是16个外部I/O口之一、PVD的输出、RTC闹钟或USB的唤醒信号。

- 待机模式

在待机模式下可以达到最低的电能消耗。内部的电压调压器被关闭，因此所有内部1.1V部分的供电被切断；PLL、HSI的RC振荡器和HSE晶体振荡器也被关闭；进入待机模式后，SRAM和寄存器的内容将消失，但后备寄存器的内容仍然保留，待机电路仍工作。 从待机模式退出的条件是：NRST上的外部复位信号、IWDG复位、WKUP引脚上的一个上升边沿或RTC的闹钟到时。

注： 在进入停机或待机模式时，RTC 、IWDG和对应的时钟不会被停止。

2.1.16 DMA

最多支持12路通用DMA(DMA1为7通道，DMA2为5通道)可以管理存储器到存储器、设备到存储器和存储器到设备的数据传输；DMA控制器支持环形缓冲区的管理，避免了控制器传输到达缓冲区结尾时所产生的中断。

每个通道都有专门的硬件DMA请求逻辑，同时可以由软件触发每个通道；传输的长度、传输的源地址和目标地址都可以通过软件单独设置。

2.1.17 RTC(实时时钟)和后备寄存器

RTC和后备寄存器通过一个开关供电，在VDD有效时该开关选择VDD供电，否则由VBAT引脚供电。后备寄存器(42个16位的寄存器)可以用于在关闭VDD时，保存84个字节的用户应用数据。RTC和后备寄存器不会被系统或电源复位源复位；当从待机模式唤醒时，也不会被复位。

实时时钟具有一组连续运行的计数器，可以通过适当的软件提供日历时钟功能，还具有闹钟中断和阶段性中断功能。RTC的驱动时钟可以是一个使用外部晶体的32.768kHz的振荡器、内部低功耗RC振荡器或高速的外部时钟经128分频。内部低功耗RC振荡器的典型频率为40kHz。为补偿天然晶体的偏差，可以通过输出一个512Hz的信号对RTC的时钟进行校准。RTC具有一个32位的可编程计数器，使用比较寄存器可以进行长时间的测量。有一个20位的预分频器用于时基时钟，默认情况下时钟为32.768kHz时，它将产生一个1秒长的时间基准。

2.1.18 定时器和看门狗

本系列产品最多包含1个高级控制定时器、4个普通定时器、2个基本定时器、2个看门狗定时器和1个系统嘀嗒定时器。

下表比较了高级控制定时器、普通定时器和基本定时器的功能：

表 3 TIM配置表

定时器	计数器分辨	计数器类型	预分频系数	产生 DMA 请求	捕获/比较通道	互补输出
TIM1 TIM8	16 位	向上，向下，向上/下	1~65536 之间的任意整数	可以	4	有
TIM2 TIM3 TIM4 TIM5	16 位	向上，向下，向上/下	1~65536 之间的任意整数	可以	4	没有

TIM10 TIM11	16 位	向上	1~65536 之间的任意整数	可以	1	没有
TIM6 TIM7	16 位	向上	1~65536 之间的任意整数	可以	0	没有

高级控制定时器(TIM1、TIM8)

两个高级控制定时器(TIM1)可以被看成是分配到6个通道的三相PWM发生器，它具有带死区插入的互补PWM输出，还可以被当成完整的通用定时器。四个独立的通道可以用于：

- 输入捕获
- 输出比较
- 产生PWM(边缘或中心对齐模式)
- 单脉冲输出

配置为16位标准定时器时，它与TIMx定时器具有相同的功能。配置为16位PWM发生器时，它具有全调制能力(0~100%)。

在调试模式下，计数器可以被冻结，同时PWM输出被禁止，从而切断由这些输出所控制的开关。很多功能都与标准的TIM定时器相同，内部结构也相同，因此高级控制定时器可以通过定时器链接功能与TIM定时器协同操作，提供同步或事件链接功能。

通用定时器(TIM2、TIM3、TIM4、TIM5)

可同步运行的标准定时器(TIM2、TIM3、TIM4、TIM5)。每个定时器都有一个16位的自动加载递加/递减计数器、一个16位的预分频器和4个独立的通道，每个通道都可用于输入捕获、输出比较、PWM和单脉冲模式输出。它们还能通过定时器链接功能与高级控制定时器共同工作，提供同步或事件链接功能。在调试模式下，计数器可以被冻结。任一标准定时器都能用于产生PWM输出。每个定时器都有独立的DMA请求机制。

这些定时器还能够处理增量编码器的信号，也能处理1至3个霍尔传感器的数字输出。

通用定时器(TIM10、TIM11)

可同步运行的标准定时器(TIM10、TIM11)。每个定时器都有一个16位的自动加载递加、一个16位的预分频器和1个独立的通道，可用于输入捕获、输出比较、PWM和单脉冲模式输出。它们还能通过定时器链接功能与高级控制定时器共同工作，提供同步或事件链接功能。在调试模式下，计数器可以被冻结。任一标准定时器都能用于产生PWM输出。每个定时器都有独立的DMA请求机制。

独立看门狗

独立的看门狗是基于一个12位的递减计数器和一个8位的预分频器，它由一个内部独立的40kHz的RC振荡器提供时钟；因为这个RC振荡器独立于主时钟，所以它可运行于停机和待机模式。它可以被当成看门狗用于在发生问题时复位整个系统，或作为一个自由定时器为应用程序提供超时管理。通过选项字节可以配置成是软件或硬件启动看门狗。在调试模式下，计数器可以被冻结。

基本定时器TIM6和TIM7

这些定时器主要用于DAC触发器的生成。它们也可以用作通用16位时基。

窗口看门狗

窗口看门狗内有一个7位的递减计数器，并可以设置成自由运行。它可以被当成看门狗用于在发生问题时复位整个系统。它由主时钟驱动，具有早期预警中断功能；在调试模式下，计数器可以被冻结。

系统时基定时器

这个定时器是专用于实时操作系统，也可当成一个标准的递减计数器。它具有下述特性：

- 24位的递减计数器
- 自动重加载功能
- 当计数器为0时能产生一个可屏蔽系统中断
- 可编程时钟源

2.1.19 I2C总线

2个I2C总线接口，能够工作于多主模式或从模式，支持标准和快速模式。I2C接口支持7位或10位寻址，7位从模式时支持双从地址寻址。内置了硬件CRC发生器/校验器。

它们可以使用DMA操作并支持SMBus总线2.0版/PMBus总线。

2.1.20 通用同步/异步收发器(USART/UART)

3个通用同步/异步收发器(USART1、USART2和USART3)。2个通用异步收发器（UART4和UART5）。

接口提供异步通信、IrDA SIR ENDEC、多处理器通信模式、单线半双工通信模式和LIN主/从功能。

USART1、USART2和USART3接口具有硬件的CTS和RTS信号管理、兼容ISO7816的智能卡模式和类SPI通信模式。

2.1.21 串行外设接口(SPI)

3个SPI接口。3位的预分频器可产生8种主模式频率，可配置成每帧8位或16位。硬件的CRC产生/校验支持基本的SD卡和MMC模式。所有的SPI接口都可以使用DMA操作。

2.1.22 控制器区域网络(CAN)

CAN接口兼容规范2.0A和2.0B(主动)，位速率高达1兆位/秒。它可以接收和发送11位标识符的标准帧，也可以接收和发送29位标识符的扩展帧。具有3个发送邮箱和2个接收FIFO，3级14个可调节的滤波器。

2.1.23 通用串行总线(USB)

内嵌一个兼容全速USB的设备控制器，遵循全速USB设备(12兆位/秒)标准，端点可由软件配置，具有待机/唤醒功能。USB专用的48MHz时钟由内部主PLL直接产生(时钟源可任意)。

2.1.24 通用输入输出接口(GPIO)

每个GPIO引脚都可以由软件配置成输出(推挽或开漏)、输入(带或不带上拉或下拉)或复用的外设功能端口。多数GPIO引脚都与数字或模拟的复用外设共用。除了具有模拟输入功能的端口，所有的GPIO引脚都有大电流通过能力。

在需要的情况下，I/O引脚的外设功能可以通过一个特定的操作锁定，以避免意外的写入I/O寄存器。每个I/O均可配置强制上、下拉电阻，节省外部电阻消耗。

2.1.25 ADC(模拟/数字转换器)

最多支持3个12位的模拟/数字转换器(ADC)，多达16个外部通道，可以实现单次或扫描转换。在扫描模式下，自动进行在选定的一组模拟输入上的转换。

ADC接口上的其它逻辑功能包括：

- 同步的采样和保持
- 交叉的采样和保持
- 单次采样

ADC可以使用DMA操作。

模拟看门狗功能允许非常精准地监视一路、多路或所有选中的通道，当被监视的信号超出预置的阀值时，将产生中断。

由标准定时器和高级控制定时器产生的事件，可以分别内部级联到ADC的开始触发和注入触发，应用程序能使AD转换与时钟同步。

内部基准参考电压

内部基准参考电压值访问地址如下：

名称	描述	内存地址
ADC1_VREF	ADC1内部基准参考电压	0xE0042040
ADC2_VREF	ADC2内部基准参考电压	0xE0042044
ADC3_VREF	ADC3内部基准参考电压	0xE0042048

2.1.26 DAC(数字/模拟信号转换器)

两个12位带缓冲的DAC通道可以用于转换2路数字信号成为2路模拟电压信号并输出。

这个双数字接口支持下述功能：

- 两个DAC转换器：各有一个输出通道
- 8位或12位单调输出
- 12位模式下的左右数据对齐
- 同步更新功能

- 产生噪声波
- 产生三角波
- 双DAC通道独立或同步转换
- 每个信道都可使用DMA功能
- 外部触发进行转换
- 输入参考电压V REF+

DAC通道可以由定时器的更新输出触发，更新输出也可连接到不同的DMA通道。

2.1.27 温度传感器

温度传感器产生一个随温度线性变化的电压。温度传感器在内部被连接到ADC1_IN16的输入通道上，用于将传感器的输出转换成数字数值。

2.1.28 串行单线JTAG调试口(SWJ-DP)

内嵌的SWJ-DP接口，这是一个结合了JTAG和串行单线调试的接口，可以实现串行单线调试接口或JTAG接口的连接。JTAG的TMS和TCK信号分别与SWDIO和SWCLK共用引脚，TMS脚上的一个特殊的信号序列用于在JTAG-DP和SW-DP间切换。

2.1.29 内嵌跟踪模块(ETM)

使用嵌入式跟踪微单元(ETM)，通过很少的ETM引脚连接到外部跟踪端口分析(TPA)设备，从CPU核心中以高速输出压缩的数据流，为开发人员提供了清晰的指令运行与数据流动的信息。TPA设备可以通过USB、以太网或其它高速通道连接到调试主机，实时的指令和数据流向能够被调试主机上的调试软件记录下来，并按需要的格式显示出来。TPA硬件可以从开发工具供应商处购得，并能与第三方的调试软件兼容。

2.1.30 真随机数发生器(TRNG)

TRNG单元用于产生真随机数序列。一次工作产生128-bit真随机数序列。可配置随机数生成后产生CPU中断请求。

3　引脚定义

LQFP48封装

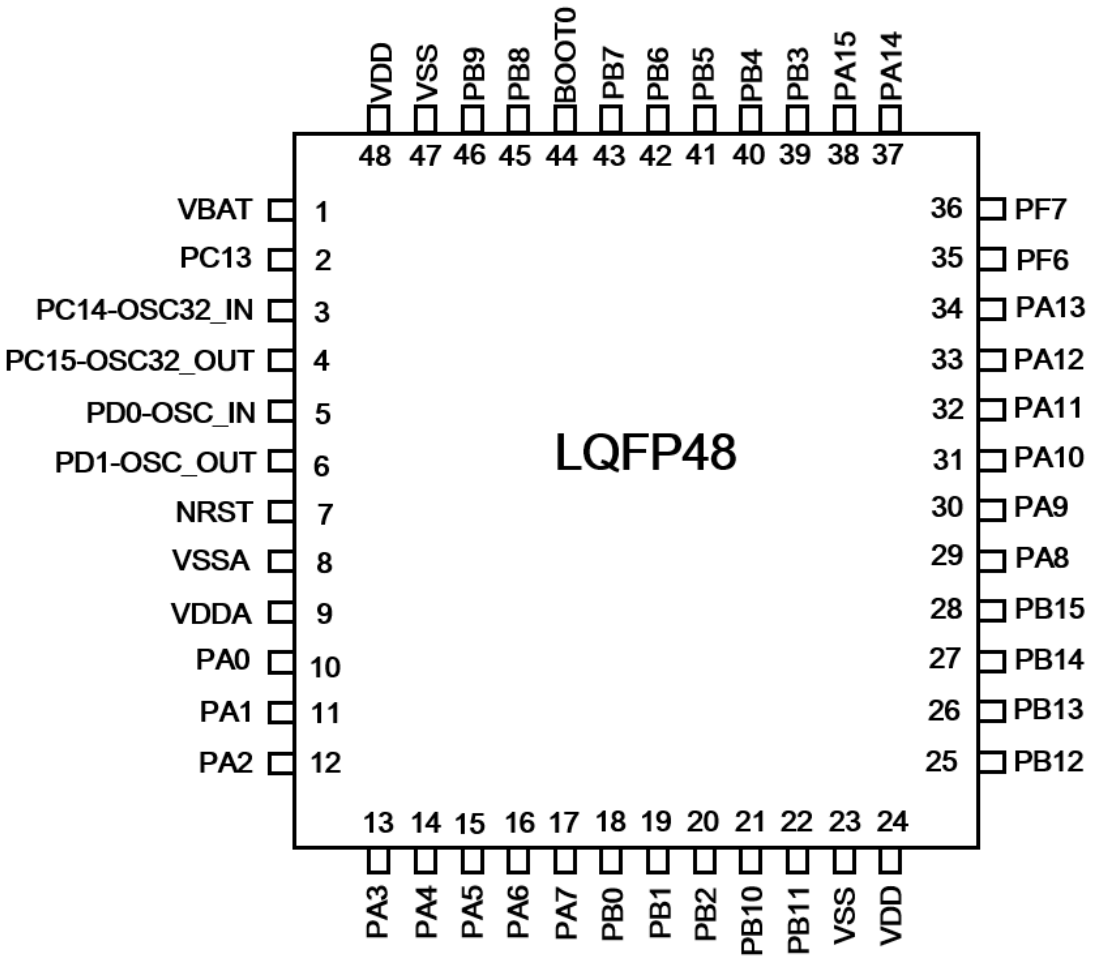


图 1 LQFP48封装

LQFP64封装

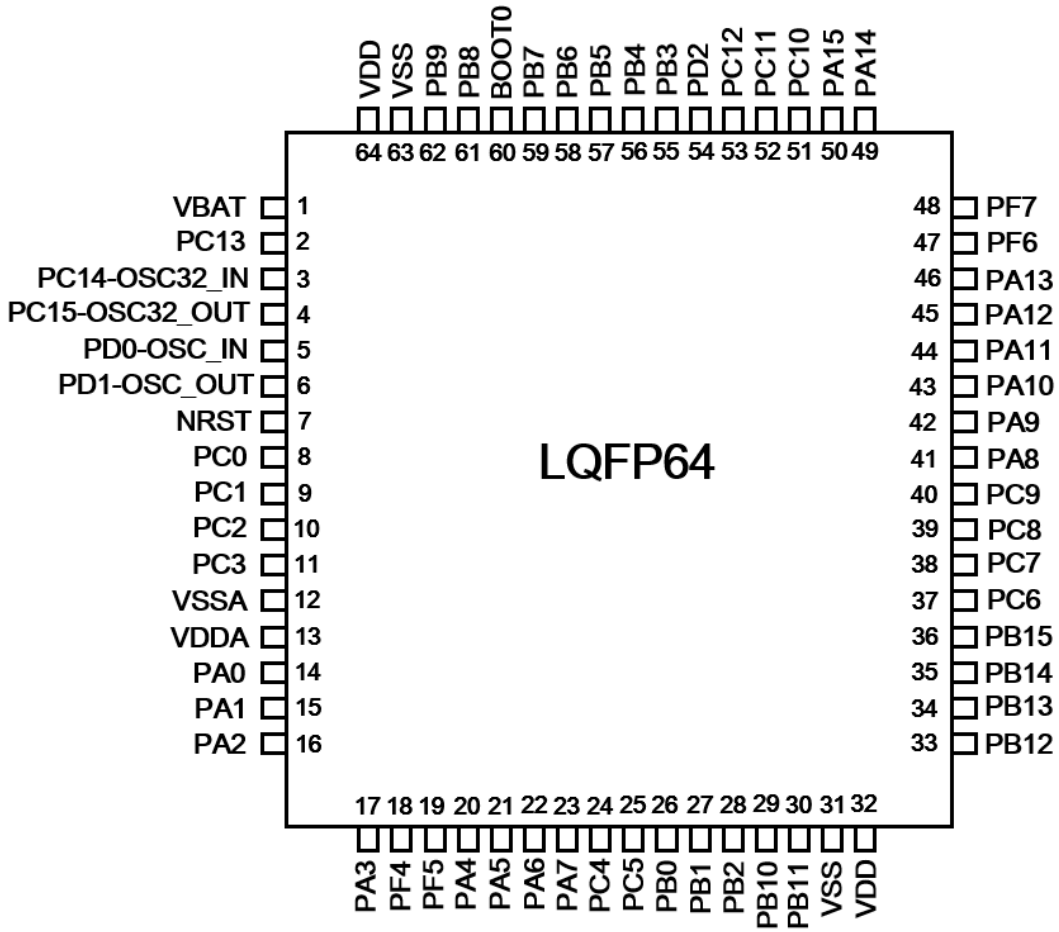


图 2 LQFP64封装

管脚功能定义

TIM1 PIN定义

	TIM1	
PIN NAME	TIM1_REMAP1[1:0] = 00	TIM1_REMAP1[1:0] = 01
PA6		TIM1_BKIN
PA7		TIM1_CH1N
PA8	TIM1_CH1	TIM1_CH1
PA9	TIM1_CH2	TIM1_CH2
PA10	TIM1_CH3	TIM1_CH3
PA11	TIM1_CH4	TIM1_CH4
PA12	TIM1_ETR	TIM1_ETR
PB0		TIM1_CH2N
PB1		TIM1_CH3N
PB12	TIM1_BKIN	
PB13	TIM1_CH1N	

PB14	TIM1_CH2N	
PB15	TIM1_CH3N	

TIM2 PIN定义

	TIM2			
PIN NAME	TIM2_REMAP1 [1:0] = 00	TIM2_REMAP1 [1:0] = 01	TIM2_REMAP1 [1:0] = 10	TIM2_REMAP1 [1:0] = 11
PA0	TIM2_ETR/ TIM2_CH1		TIM2_ETR/ TIM2_CH1	
PA1	TIM2_CH2		TIM2_CH2	
PA2	TIM2_CH3	TIM2_CH3		
PA3	TIM2_CH4	TIM2_CH4		
PA15		TIM2_ETR/ TIM2_CH1		TIM2_ETR/ TIM2_CH1
PB3		TIM2_CH2		TIM2_CH2
PB10			TIM2_CH3	TIM2_CH3
PB11			TIM2_CH4	TIM2_CH4

TIM3 PIN定义

	TIM3			
PIN NAME	TIM3_REMAP1 [1:0] = 00 TIM3_REMAP2 [1:0] = 00	TIM3_REMAP1 [1:0] = 10 TIM3_REMAP2 [1:0] = 00	TIM3_REMAP1 [1:0] = 11 TIM3_REMAP2 [1:0] = 00	TIM3_REMAP1 [1:0] = XX TIM3_REMAP2 [1:0] = 01
PA6	TIM3_CH1			
PA7	TIM3_CH2			
PB0	TIM3_CH3	TIM3_CH3		TIM3_CH3
PB1	TIM3_CH4	TIM3_CH4		TIM3_CH4
PB3				TIM3_ETR
PB4		TIM3_CH1		TIM3_CH1
PB5		TIM3_CH2		TIM3_CH2
PC6			TIM3_CH1	
PC7			TIM3_CH2	
PC8			TIM3_CH3	
PC9			TIM3_CH4	
PD2	TIM3_ETR	TIM3_ETR	TIM3_ETR	

TIM4 PIN定义

	TIM4

PIN NAME	TIM4_REMAP1[0] = 00 TIM4_REMAP2[1:0] = 00	TIM4_REMAP1[0] = X TIM4_REMAP2[1:0] = 01
PB6	TIM4_CH1	TIM4_CH1
PB7	TIM4_CH2	TIM4_CH2
PB8	TIM4_CH3	TIM4_CH3
PB9	TIM4_CH4	TIM4_CH4
PB10		TIM4_ETR

TIM5 PIN定义

	TIM5		
PIN NAME	TIM5_REMAP1[0] = 0 TIM5_REMAP2 [1:0] = 00	TIM5_REMAP1[0] = 1 TIM5_REMAP2 [1:0] = 00 LSI 的内部时钟连接到 TIM5_CH4 TIM5_CH4 输出还是 PA3	TIM5_REMAP1[0] = X TIM5_REMAP2 [1:0] = 01
PA0	TIM5_CH1	TIM5_CH1	
PA1	TIM5_CH2	TIM5_CH2	
PA2	TIM5_CH3	TIM5_CH3	
PA3	TIM5_CH4	TIM5_CH4	
PA4			TIM5_ETR
PA5			TIM5_CH1
PA6			TIM5_CH2
PA7			TIM5_CH3
PA15			TIM5_CH4

TIM8 PIN定义

	TIM8	
PIN NAME	TIM8_REMAP2[1:0] = 00	TIM8_REMAP2[1:0] = 01
PA0	TIM8_ETR	TIM8_CH1
PA4		TIM8_CH4
PA6	TIM8_BKIN	TIM8_BKIN
PA7	TIM8_CH1N	TIM8_CH1N
PB0	TIM8_CH2N	TIM8_CH2N
PB1	TIM8_CH3N	TIM8_CH3N
PB3		TIM8_CH2
PB10		TIM8_CH3
PB11		TIM8_ETR

PC6	TIM8_CH1	
PC7	TIM8_CH2	
PC8	TIM8_CH3	
PC9	TIM8_CH4	

TIM10、TIM11 PIN定义

	TIM10		TIM11	
PIN NAME	TIM10_REMAP1 [0] = 0	TIM10_REMAP1 [0] = 1	TIM11_REMAP1 [0] = 0	TIM11_REMAP1 [0] = 1
PB8	TIM10_CH1			
PB9			TIM11_CH1	
PF6		TIM10_CH1		
PF7				TIM11_CH1

CAN1 PIN定义

	CAN1	
PIN NAME	CAN_REMAP1[1:0] = 00	CAN_REMAP1[1:0] = 10
PA11	RX	
PA12	TX	
PB8		RX
PB9		TX

IIC1 PIN定义

	IIC1		
PIN NAME	IIC1_REMAP1[0] = 0 IIC1_REMAP2 [1:0] = 00	IIC1_REMAP1[0] = 1 IIC1_REMAP2 [1:0] = 00	IIC1_REMAP1[0] = X IIC1_REMAP2 [1:0] = 01
PB5	SMBA	SMBA	SMBA
PB6	SCL		
PB7	SDA		
PB8		SCL	
PB9		SDA	
PF6			SCL
PF7			SDA

IIC2 PIN定义

	IIC2	
PIN NAME	IIC2_REMAP2[1:0] = 00	IIC2_REMAP2[1:0] = 01
PB10	SCL	
PB11	SDA	
PB12	SMBA	SMBA
PF6		SCL
PF7		SDA

SDIO PIN定义

	SDIO	
PIN NAME	SDIO_REMAP2[1:0] = 00	SDIO_REMAP2[1:0] = 01
PA15		D3
PB0		CMD
PB1		CLK
PB8	D4	D0
PB9	D5	D1
PB11		D2
PC4		D4
PC5		D5
PC6	D6	D6
PC7	D7	D7
PC8	D0	
PC9	D1	
PC10	D2	
PC11	D3	
PC12	CLK	
PD2	CMD	

USB PIN定义

	USB
PIN NAME	USB_REMAP2[1:0] = 00
PA11	DM
PA12	DP

SPI1 PIN定义

	SPI1	
PIN NAME	SPI1_REMAP1[0] = 0	SPI1_REMAP1[0] = 1
PA4	CS	
PA5	CLK	
PA6	MSIO	
PA7	MOSI	
PA15		CS
PB3		CLK
PB4		MSIO
PB5		MOSI

SPI2 PIN定义

	SPI2	
PIN NAME	SPI2_REMAP2[1:0] = 00	SPI2_REMAP2[1:0] = 01
PA2		I2S_MCK
PB12	CS	CS
PB13	CLK	CLK
PB14	MSIO	MSIO
PB15	MOSI	MOSI
PC6	I2S_MCK	

SPI3 PIN定义

	SPI3	
PIN NAME	SPI3_REMAP2[1:0] = 00	SPI3_REMAP2[1:0] = 01
PA3		I2S_MCK
PA15	CS	CS
PB3	CLK	CLK
PB4	MSIO	MSIO
PB5	MOSI	MOSI
PC7	I2S_MCK	

USART1 PIN定义

	USART1

PIN NAME	USART1_REMAP1 [0] = 0 USART1_REMAP2 [1:0] = 00	USART1_REMAP1 [0] = 1 USART1_REMAP2 [1:0] = 00	USART1_REMAP1 [0] =X USART1_REMAP2 [1:0] = 01
PA8	CLK	CLK	CLK
PA9	TX		
PA10	RX		
PA11	CTS	CTS	CTS
PA12	RTS	RTS	RTS
PA13			TX
PA14			RX
PB6		TX	
PB7		RX	

USART2 PIN定义

	USART2
PIN NAME	USART2_REMAP1[0] = 0
PA0	CTS
PA1	RTS
PA2	TX
PA3	RX
PA4	CLK

USART3 PIN定义

	USART3	
PIN NAME	USART3_REMAP1[1:0] = 00 USART3_REMAP2[1:0] = 00	USART3_REMAP1[1:0] = 01 USART3_REMAP2[1:0] = 00
PB10	TX	
PB11	RX	
PB12	CLK	
PB13	CTS	CTS
PB14	RTS	RTS
PC10		TX
PC11		RX
PC12		CLK

UART4 PIN定义

	UART4

PIN NAME	UART4_REMAP2 [1:0] = 00	UART4_REMAP2 [1:0] = 01	UART4_REMAP2 [1:0] = 10
PA4		TX	
PA5		RX	
PC10	TX		
PC11	RX		
PF4			TX
PF5			RX

UART5 PIN定义

	UART5		
PIN NAME	UART5_REMAP2 [1:0] = 00	UART5_REMAP2 [1:0] = 01	UART5_REMAP2 [1:0] = 10
PA6		TX	
PA7		RX	
PC12	TX		
PD2	RX		
PF6			TX
PF7			RX

Standby WakeUp PIN定义

PIN NAME	WAKPUP IO
PA0	WAKUP_IO_1
PB4	WAKUP_IO_3
PB5	WAKUP_IO_4
PB6	WAKUP_IO_5
PC8	WAKUP_IO_6
PC9	WAKUP_IO_7
PC11	WAKUP_IO_8
PC12	WAKUP_IO_9
PC13	WAKUP_IO_2
PD2	WAKUP_IO_10

ADC PIN定义

	ADC		
PIN NAME	ADC1	ADC2	ADC3

PA0	ADC1_Channel0	ADC2_Channel0	ADC3_Channel0
PA1	ADC1_Channel1	ADC2_Channel1	ADC3_Channel1
PA2	ADC1_Channel2	ADC2_Channel2	ADC3_Channel2
PA3	ADC1_Channel3	ADC2_Channel3	ADC3_Channel3
PA4	ADC1_Channel4	ADC2_Channel4	
PA5	ADC1_Channel5	ADC2_Channel5	
PA6	ADC1_Channel6	ADC2_Channel6	
PA7	ADC1_Channel7	ADC2_Channel7	
PB0	ADC1_Channel8	ADC2_Channel8	
PB1	ADC1_Channel9	ADC2_Channel9	
PC0	ADC1_Channel10	ADC2_Channel10	ADC3_Channel10
PC1	ADC1_Channel11	ADC2_Channel11	ADC3_Channel11
PC2	ADC1_Channel12	ADC2_Channel12	ADC3_Channel12
PC3	ADC1_Channel13	ADC2_Channel13	ADC3_Channel13
PC4	ADC1_Channel14	ADC2_Channel14	
PC5	ADC1_Channel15	ADC2_Channel15	

DAC PIN定义

PIN NAME	DAC
PA4	DAC1
PA5	DAC2

4　电气特性

测试条件

除非特别说明，所有电压的都以VSS为基准。

4.1.1最小和最大数值

除非特别说明，在生产线上通过对100%的产品在环境温度TA=25℃下执行的测试，所有最小和最大值将在最坏的环境温度、供电电压和时钟频率条件下得到保证。

在每个表格下方的注解中说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布(平均±3Σ)得到。

4.1.2典型数值

除非特别说明，典型数据是基于TA=25℃和VDD=3.3V。这些数据仅用于设计指导而未经测试。

典型的ADC精度数值是通过对一个标准的批次采样，在所有温度范围下测试得到，95%产品的误差小于等于给出的数值(平均±2Σ)。

4.1.3典型曲线

除非特别说明，典型曲线仅用于设计指导而未经测试。

4.1.4负载电容

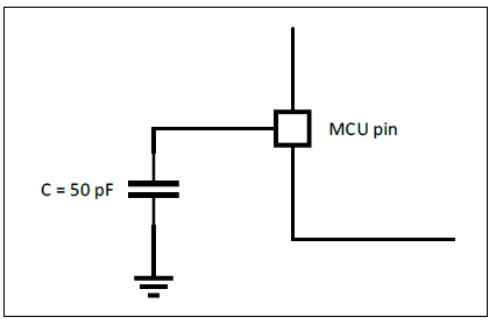


图 3 引脚的负载条件

4.1.5引脚输入电压

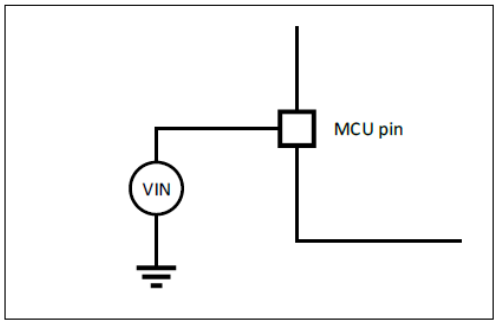


图 4 引脚输入电压

4.1.6供电方案

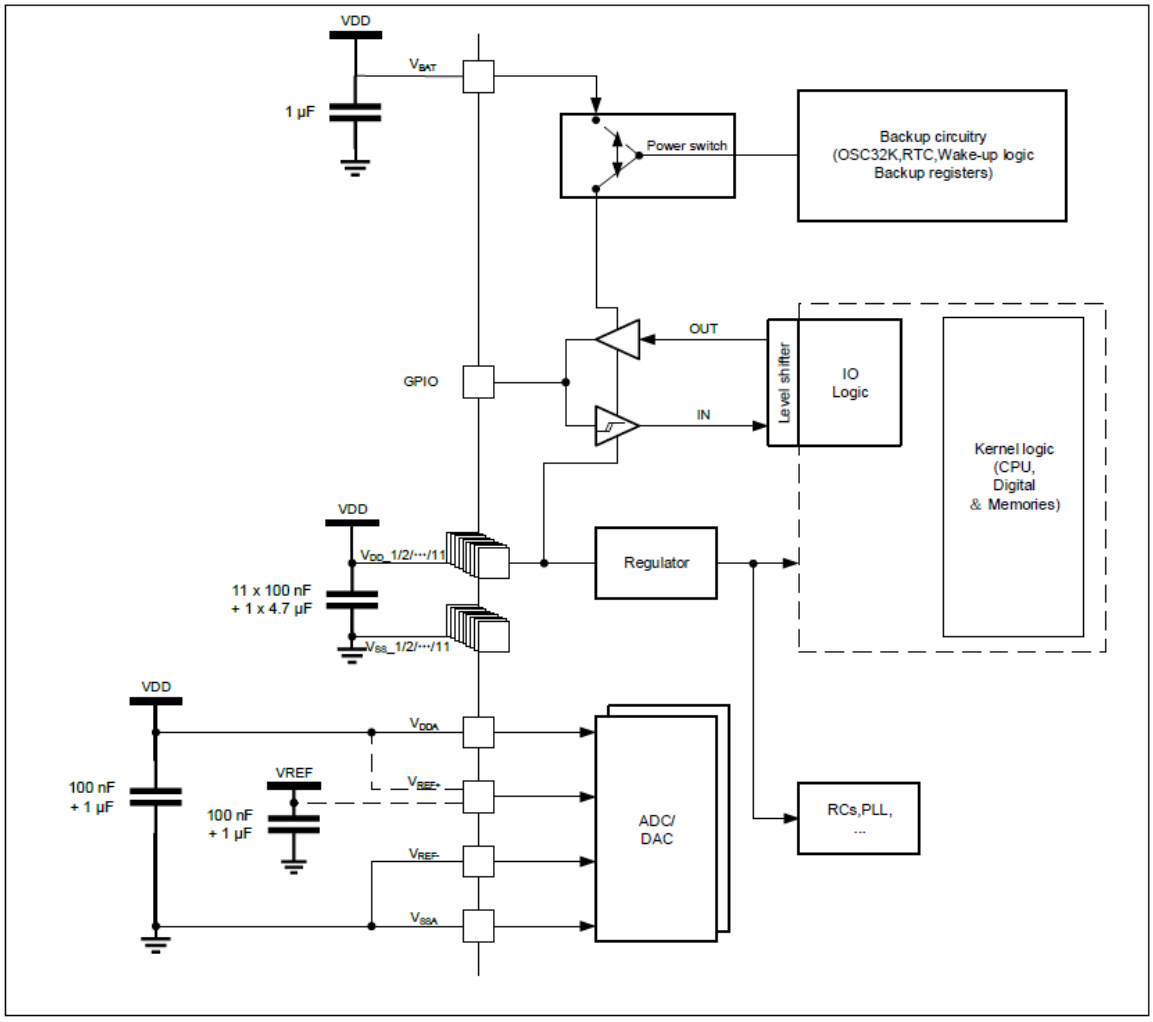


图 5 供电方案

4.1.7电流消耗测量

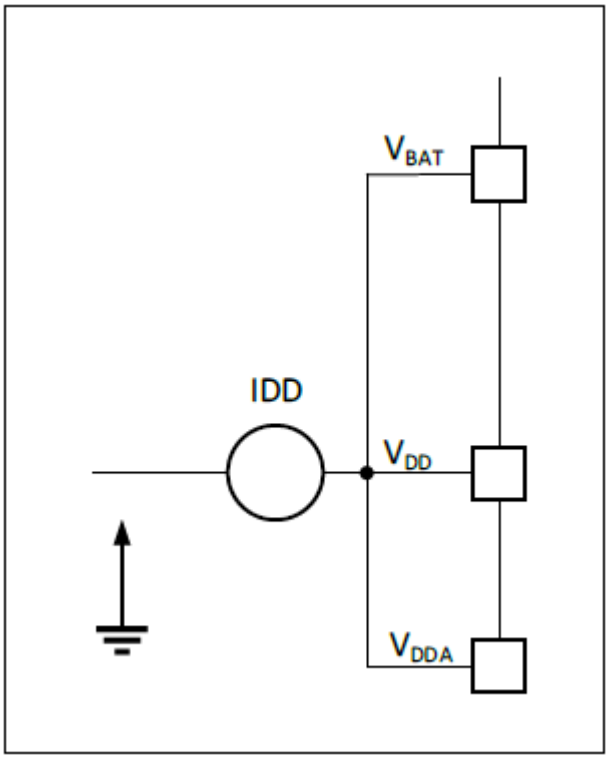


图 6 电流消耗测量方案

绝对最大额定值

加在器件上的载荷如果超过’绝对最大额定值’列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 4 电压特性

符号	描 述	最小值	最大值	单 位
VDD - VSS	外部主供电电压(包含VDDA和VDD)(1)	-0.3	4	V
VIN	在5V容忍的引脚上的输入电压(2)	Vss-0.3	Vdd+4.0	
	在其它引脚上的输入电压(2)	Vss-0.3	4.0	
|ΔVDDx|	不同供电引脚之间的电压差	—	50	mV
|VSSx-VSS|	不同接地引脚之间的电压差	—	50	

(1)所有的电源(VDD, VDDA)和地(VSS, VSSA)引脚必须始终连接到外部允许范围内的供电系统上。

(2)包含VREF-脚。

表 5 电流特性

符号	描述	最大值(1)	单位
IVDD	经过VDD/VDDA电源线的总电流(供应电流) (1)	150	mA
IVSS	经过VSS地线的总电流(流出电流) (1)	150	
IIO	任意I/O和控制引脚上的输出灌电流	25	
	任意I/O和控制引脚上的输出电流	-25	

(1)所有的电源(VDD, VDDA)和地(VSS, VSSA)引脚必须始终连接到外部允许范围内的供电系统上。

表 6 温度特性

符号	描述	数值	单位
TSTG	储存温度范围	-65 ~ +150	℃
TJ	最大结温度	105	℃

工作条件

4.1.8通用工作条件

表 7 通用工作条件

符号	参数	条件	最小值	最大值	单 位
fHCLK	内部AHB时钟频率	—	0	216	MHz
fPCLK1	内部APB1时钟频率	—	0	108	
fPCLK2	内部APB2时钟频率	—	0	216	
VDD	标准工作电压	—	2.0	3.6	V
VDDA(1)	模拟部分工作电压	必须与VDD相同	2.0	3.6	V
VBAT	备份部分工作电压		1.6	3.6	V
TA	环境温度	—	-40	85	℃

(1) 建议使用相同的电源为VDD和VDDA供电。

4.1.9上电和掉电时的工作条件

下表中给出的参数是依据通用工作条件列出的环境温度下测试得出。

表 8 上电和掉电时的工作条件

符号	参数	条件	最小值	最大值	单 位
tVDD	VDD上升速率	—	0	∞	us/V
	VDD下降速率		20	∞	

4.1.10 内嵌复位和电源控制模块特性

下表中给出的参数是依据通用工作条件列出的VDD供电电压下测试得出。

表 9 内嵌复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单 位
VPVD	可编程的电压检测器的电平选择	PLS[2:0]=000 (上升沿)	—	2.19	—	V
		PLS[2:0]=000 (下降沿)	—	2.11	—	V
		PLS[2:0]=001 (上升沿)	—	2.29	—	V
		PLS[2:0]=001 (下降沿)	—	2.21	—	V
		PLS[2:0]=010 (上升沿)	—	2.39	—	V
		PLS[2:0]=010 (下降沿)	—	2.31	—	V
		PLS[2:0]=011 (上升沿)	—	2.49	—	V

		PLS[2:0]=011（下降沿）	—	2.41	—	V
		PLS[2:0]=100（上升沿）	—	2.59	—	V
		PLS[2:0]=100（下降沿）	—	2.51	—	V
		PLS[2:0]=101（上升沿）	—	2.69	—	V
		PLS[2:0]=101（下降沿）	—	2.61	—	V
		PLS[2:0]=110（上升沿）	—	2.79	—	V
		PLS[2:0]=110（下降沿）	—	2.71	—	V
		PLS[2:0]=111（上升沿）	—	2.89	—	V
		PLS[2:0]=111（下降沿）	—	2.81	—	V
VPVDhyst(1)	PVD迟滞	—	—	80	—	mV
VPOR/PDR	上电/掉电复位阀值	下降沿	—	1.95	—	V
		上升沿	—	2.05	—	V
VPDRhyst(1)	PDR迟滞	—	—	100	—	mV
TRSTTEMPO(1)	复位持续时间	—	—	2	—	ms

(1) 由设计保证，不在生产中测试。

4.1.11 内置的参照电压

下表中给出的参数是依据通用工作条件列出的VDD供电电压下测试得出。

表 10 内置的参照电压

符号	参数	条件	最小值	典型值	最大值	单位
VREFINT	内置参照电压	-40℃ < TA < +85℃	1.18	1.20	1.22	V
TS_vrefint(1)	当读出内部参照电压时，ADC的采样时间	—	-	5.1	17.1	us
TCoeff(2)	温度系数	—	—	—	100	ppm/℃

(1) 最短的采样时间是通过应用中的多次循环得到。

(2) 由设计保证，不在生产中测试。

4.1.12 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O引脚的负载、产品的软件配置、工作频率、I/O脚的翻转速率、程序在存储器中的位置以及执行的代码等。

电流消耗的测量方法说明，详见测试条件章节的电流消耗测试量说明。

电流消耗

微控制器处于下列条件：

- 所有的I/O引脚都处于模拟输入模式。
- 所有的外设都处于关闭状态，除非特别说明。
- 当开启外设时：fPCLK1 = fHCLK/2，fPCLK2 = fHCLK。

表 11 运行模式下电流消耗

符号	参数	条件	fHCLK	典型值(1)		最大值(2)		单位
				使能所有外设	关闭所有外设	使能所有外设	关闭所有外设	
IDD	运行模式下的供应电流	外部时钟(3)	216MHz	36.29	25.49	38.50	27.56	mA
			168MHz	27.71	19.27	29.95	21.35	
			72MHz	13.09	9.38	14.93	11.21	
			48MHz	9.35	6.93	11.18	8.74	
			32MHz	6.88	5.25	8.68	7.04	
			24MHz	5.67	4.46	7.41	6.20	
			16MHz	4.43	3.63	6.16	5.34	
			8MHz	3.28	2.58	4.98	4.54	
		运行于高速内部RC振荡器(HSI)	128MHz	21.64	15.19	23.89	17.27	mA
			72MHz	13.03	9.39	15.03	11.31	
			48MHz	9.34	6.92	11.26	8.78	
			32MHz	7.55	5.73	8.73	7.08	
			24MHz	5.69	4.49	7.74	6.24	
			16MHz	4.45	3.66	6.21	5.39	
			8MHz	3.30	2.88	5.02	4.57	

(1) 典型值是在TA=25℃、VDD=3.3V时测试得到。

(2) 最大值是在TA=85℃、VDD=3.6V时测试得到。

(3) 外部时钟为8MHz，当fHCLK>8MHz时启用PLL。

表 12 睡眠模式下的电流消耗，代码运行在Flash中

符号	参数	条件	fHCLK	典型值(1)		最大值(2)		单位
				使能所有外设	关闭所有外设	使能所有外设	关闭所有外设	
IDD	睡眠模式下的供应电流	外部时钟(3)	216MHz	25.72	7.01	27.73	8.70	mA
			168MHz	19.46	4.81	21.49	6.58	
			72MHz	9.53	3.25	11.31	4.92	
			48MHz	6.99	2.81	8.76	4.51	
			32MHz	5.32	2.54	7.07	4.23	
			24MHz	4.50	2.41	6.22	4.09	
			16MHz	3.66	2.28	5.36	3.96	
			8MHz	2.90	2.17	4.57	3.84	
		运行于高速内部RC振荡器(HSI)	128MHz	15.31	4.14	17.36	5.90	mA
			72MHz	9.47	3.20	11.36	4.93	
			48MHz	6.97	2.80	8.80	4.52	
			32MHz	5.32	2.54	7.11	4.26	
			24MHz	4.49	2.41	6.25	4.12	
			16MHz	3.65	2.27	5.39	3.98	
			8MHz	2.89	2.17	4.61	3.87	

(1)典型值是在TA=25℃、VDD=3.3V时测试得到。

(2)最大值是在TA=85℃、VDD=3.6V时测试得到。

(3)外部时钟为8MHz，当fHCLK>8MHz时启用PLL。

表 13 停机和待机模式下的典型和最大电流消耗

符号	参数	条件	典型值(1)	最大值(2)	单位

IDD	停机模式下的供应电流	调压器处于运行模式，低速、高速内部RC振荡器和外部高速振荡器处于关闭状态(没有独立看门狗)	280	2800	uA
		调压器处于低功耗模式，低速、高速内部RC振荡器和外部高速振荡器处于关闭状态(没有独立看门狗)	200	2000	
	待机模式下的供应电流	低速内部RC振荡器、外部低速振荡器和RTC、IWDG处于关闭状态	0.8	4.4	
		低速内部RC振荡器处于开启状态，外部低速振荡器和RTC、IWDG处于关闭状态	1.4	4.1	
		外部低速振荡器处于开启状态，低速内部RC振荡器和RTC、IWDG处于关闭状态	1.4	4.2	
		外部低速振荡器和RTC处于开启状态，低速内部RC振荡器和IWDG处于关闭状态	1.6	4.4	
		低速内部RC振荡器和IWDG处于开启状态，外部低速振荡器和RTC处于关闭状态	1.4	4.1	
IDD_VBAT	备份区域的供应电流	外部低速振荡器和RTC处于开启状态	1.0	1.81	

(1) 典型值是在TA=25℃、VDD=VBAT=3.3V时测试得到。

(2) 最大值是在TA=105℃、VDD=VBAT=3.6V时测试得到。

(2)由综合评估得出，不在生产中测试。

4.1.13 外部时钟源特性

来自外部振荡源产生的高速外部用户时钟

下表中给出的特性参数是使用一个高速的外部时钟源测得，环境温度和供电电压符合通用工作条件。

表 14 高速外部用户时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
fHSE_ext	用户外部时钟频率(1)	—	—	8	35	MHz
VHSEH	OSC_IN输入引脚高电平电压		0.6Vdd	—	Vdd	V
VHSEL	OSC_IN输入引脚低电平电压		Vss	—	0.4Vdd	
tw(HSE) tw(HSE)	OSC_IN高或低的时间(1)		5	—	—	ns
tr(HSE) tf(HSE)	OSC_IN上升或下降的时间(1)		—	—	20	
Cin(HSE)	OSC_IN输入容抗(1)	—	—	5	—	pF
DuCy(HSE)	占空比	—	45	50	55	%

(1) 由设计保证，不在生产中测试。

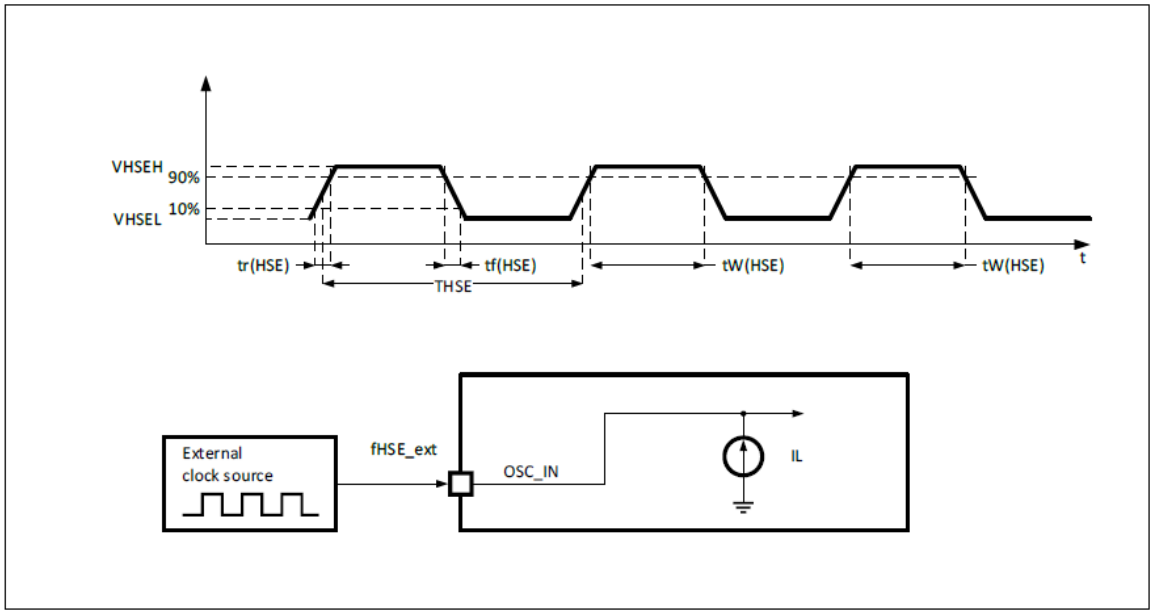


图 7 外部高速时钟源的交流时序图

来自外部振荡源产生的低速外部用户时钟

下表中给出的特性参数是使用一个低速的外部时钟源测得，环境温度和供电电压符合通用工作条件条件。

表 15 低速外部用户时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
fHSE_ext	用户外部时钟频率(1)	—	—	32.768	1000	KHz
VLSEH	OSC32_IN输入引脚高电平电压		0.6Vdd	—	VDD	V
VLSEL	OSC32_IN输入引脚低电平电压		VSS	—	0.4Vdd	
tw(LSE) tw(LSE)	OSC32_IN高或低的时间(1)		450	—	—	ns
tr(LSE) tf(LSE)	OSC32_IN上升或下降的时间(1)		—	—	50	
Cin(LSE)	OSC32_IN输入容抗(1)	—	—	5	—	pF
DuCy(LSE)	占空比	—	30	50	70	%

(1)由设计保证，不在生产中测试。

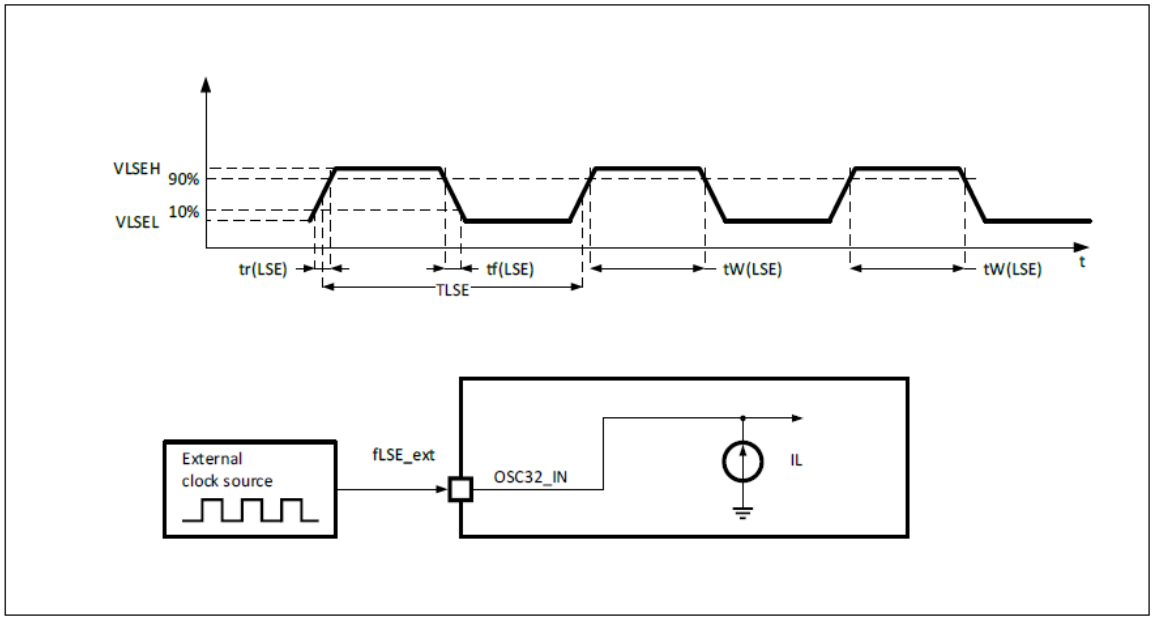


图 8 外部低速时钟源的交流时序图

使用一个晶体/陶瓷谐振器产生的高速外部时钟

高速外部时钟(HSE)可以使用一个4~32MHz的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。(译注：这里提到的晶体谐振器就是我们通常说的无源晶振)

表 16 HSE 4~32MHz振荡器特性(1)(2)

符号	参数	条件		最小值	典型值	最大值	单位
fOSC_IN	振荡器频率	—		4	8	32	MHz
tSU(HSE)	启动时间	VDD是稳定的	TA = -40℃	—	1000	—	us
			TA = 25 ℃	—	900	—	
			TA = 85 ℃	—	1000	—	

(1) 谐振器的特性参数由晶体/陶瓷谐振器制造商给出。

(2) 由综合评估得出，不在生产中测试。

(3) tSU(HSE)是启动时间，是从软件使能HSE开始测量，直至得到稳定的8MHz振荡这段时间。这个数值是在一个标准的晶体谐振器上测量得到，它可能因晶体制造商的不同而变化较大。

对于CL1和CL2，建议使用高质量的、为高频应用而设计的(典型值为)5 pF~25 pF之间的瓷介电容器，并挑选符合要求的晶体或谐振器。通常CL1和CL2具有相同参数。晶体制造商通常以CL1和CL2的串行组合给出负载电容的参数。在选择CL1和CL2时，PCB和MCU引脚的容抗应该考虑在内(可以粗略地把引脚与PCB板的电容按10 pF估计)。

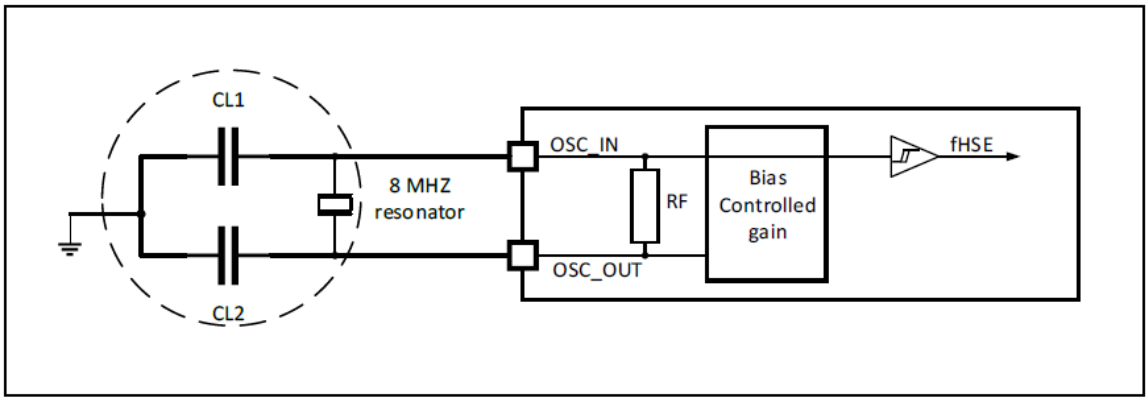


图 9 使用8MHz晶体的典型应用

使用一个晶体/陶瓷谐振器产生的低速外部时钟

低速外部时钟(LSE)可以使用一个32.768kHz的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数(频率、封装、精度等)，请咨询相应的生产厂商。(译注：这里提到的晶体谐振器就是我们通常说的无源晶振)

表 17 LSE 振荡器特性(fLSE=32.768kHz)(1)

符号	参数	条件		最小值	典型值	最大值	单位
tSU(HSE)	启动时间	VDD是稳定的	TA = -40℃	—	400	—	ms
			TA = 25 ℃	—	500	—	
			TA = 85 ℃	—	600	—	

(1) 由综合评估得出，不在生产中测试。

对于CL1和CL2，建议使用高质量的5 pF~15 pF之间的瓷介电容器，并挑选符合要求的晶体或谐振器。通常CL1和CL2具有相同参数。晶体制造商通常以CL1和CL2的串行组合给出负载电容的参数。

负载电容CL由下式计算：CL = CL1 x CL2 / (CL1 + CL2) + Cstray，其中Cstray是引脚的电容和PCB板或PCB相关的电容，它的典型值是介于2 pF至7 pF之间。

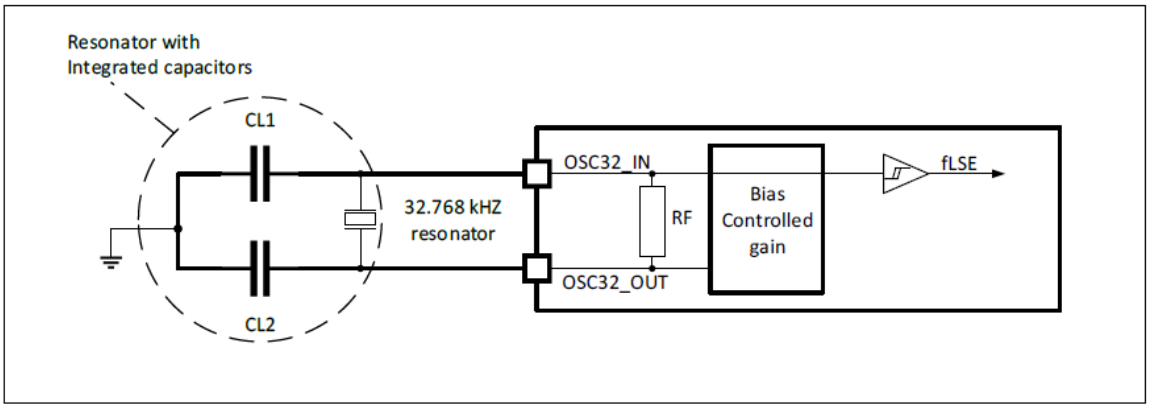


图 10 使用32.768KHz晶体的典型应用

4.1.14 内部时钟源特性

下表中给出的特性参数是使用环境温度和供电电压符合通用工作条件测量得到。

高速内部(HSI)RC振荡器

表 18 HSI振荡器特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
fHSI	频率	—	—	8	—	MHz
tSU(HSI)	HSI振荡器启动时间	—	—	10	—	us

(1) VDD = 3.3V，TA = -40~85℃，除非特别说明。

低速内部(LSI)RC振荡器

表 19 LSI振荡器特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
fLSI(2)	频率	—	—	40	—	kHz
tSU(LSI)(3)	LSI振荡器启动时间	—	—	60	—	us

(1) VDD = 3.3V，TA = -40~85℃，除非特别说明。

(2) 由综合评估得出，不在生产中测试。

(3) 由设计保证，不在生产中测试。

4.1.15 从低功耗模式唤醒的时间

下表列出的唤醒时间是在一个8MHz的HSI RC振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 停机或待机模式：时钟源是RC振荡器
- 睡眠模式：时钟源是进入睡眠模式时所使用的时钟

所有的时间是使用环境温度和供电电压符合通用工作条件测量得到。

表 20 低功耗模式的唤醒时间

符号	参数	典型值	单位
tWUSLEEP(1)	从睡眠模式唤醒	10	CPU clock cycle
tWUSTOP(1)	从停机模式唤醒(调压器为低功耗模式)	10	us
tWUSTDBY(1)	从待机模式唤醒	300	us

(1) 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

4.1.16 PLL特性

下表列出的参数是使用环境温度和供电电压符合通用工作条件测量得到。

表 21 PLL特性

符号	参数	数值			单位
		最小值	典型值	最大值(1)	
fPLL_IN	PLL输入时钟(2)	1	8	32	MHz
	PLL输入时钟占空比	40	—	60	%
fPLL_OUT	PLL倍频输出时钟	4	—	216	MHz
tLOCK	PLL锁相时间	—	90	—	us

(1) 由综合评估得出，不在生产中测试。

(2) 需要注意使用正确的倍频系数，从而根据PLL输入时钟频率使得fPLL_OUT处于允许范围内。

4.1.17 存储器特性

闪存存储器

除非特别说明，所有特性参数是在TA = -40~85℃得到。

表 22 闪存存储器特性

符号	参数	条件	典型值	单位
tPROG	16位的编程时间	—	50	us
tERASE	页擦除时间	—	25	ms
tME	整片擦除时间	—	2	s

表 23 闪存存储器寿命和数据保存期限

符号	参数	条件	最小值(1)	典型值	最大值	单位
NEND	寿命(译注：擦写次数)	TA = -40~85℃	100	—	—	千次
tRET	数据保存期限	TA = 105℃	20	—	—	年

(1)由综合评估得出，不在生产中测试。

4.1.18 绝对最大值(电气敏感性)

静电放电(ESD)

静电放电(一个正的脉冲然后间隔一秒钟后一个负的脉冲)施加到所有样品的所有引脚上，样品的大小与芯片上供电引脚数目相关(3片 x (n+1)供电引脚)。这个测试符合JEDEC EIA/JESD22-A114标准。

表 24 ESD绝对最大值

符号	参数	条件	最大值(1)	单位
VESD(HBM)	静电放电电压(人体模型)	T A = +25 ° C，符合JEDEC EIA/JESD22-A114	6000	V

(1)由综合评估得出，不在生产中测试。

4.1.19 I/O端口特性

通用输入/输出特性

除非特别说明，下表列出的参数是符合通用工作条件测量得到。所有的I/O端口都是兼容CMOS和TTL。

表 25 I/O静态特性

符号	参数	条件	最小值	典型值	最大值	单位
VIL	输入低电平电压	—	—	—	0.4Vdd	V
VIH	输入高电平电压		0.6Vdd	—	—	
Vhys	I/O脚施密特触发器电压迟滞	—	—	0.50	—	V
RPU	弱上拉等效电阻	VIN = VSS	—	40	—	kΩ
RPD	弱下拉等效电阻	VIN = VDD	—	40	—	kΩ

4.1.20 NRST引脚特性

NRST引脚输入驱动使用CMOS工艺，它连接了一个不能断开的上拉电阻。

除非特别说明，下表列出的参数是使用环境温度和供电电压符合通用工作条件测量得到。

表 26 NRST引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
VIL(NRST)(1)	NRST输入低电平电压	—	—	0.4Vdd	—	V
VIH(NRST)(1)	NRST输入高电平电压	—	—	0.6Vdd	—	
Vhys(NRST)	NRST施密特触发器电压迟滞	—	—	500	—	mV
RPU	弱上拉等效电阻	VIN=VSS	—	45	—	kΩ
VNF(NRST)(1)	NRST输入非滤波脉冲	—	—	120	—	ns

(1) 由设计保证，不在生产中测试。

建议的NRST引脚保护

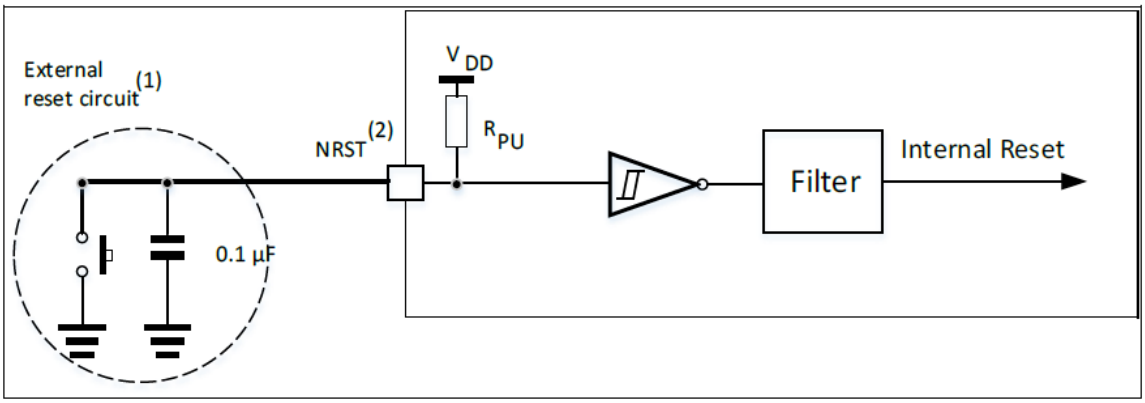


图 11 建议的NRST引脚保护

(1) 复位网络是为了防止寄生复位。

(2) 用户必须保证NRST引脚的电位能够低于最大VIL(NRST)以下，否则MCU不能得到复位。

4.1.21 TIM定时器特性

下表列出的参数由设计保证。

表 27 TIMx特性

符号	参数	最小值	最大值	单位
tres(TIM)	定时器分辨时间	1	—	tTIMxCLK
fEXT	CH1至CH4的定时器外部时钟频率	0	FTIMCLK/2	MHz
ResTIM	定时器分辨率	—	16	位
tCOUNTER	当选择了内部时钟时，16位计数器时钟周期	1	65535	tTIMxCLK
tMAX_COUNT	最大可能的计数	—	65535*65535	tTIMxCLK

4.1.22 CAN(控制器局域网络)接口

有关输入输出复用功能引脚(CAN_TX和CAN_RX)的特性详情，参见IO端口特性章节。

4.1.23 12位ADC特性

除非特别说明，下表的参数是使用符合通用工作条件的环境温度、fPCLK2频率和VDDA供电电压测量得到。

注意： 建议在每次上电时执行一次校准。

表 28 ADC特性

符号	参数	条件	最小值	典型值	最大值	单位
VDDA	供电电压	—	2.4	3.3	3.6	V
VREF+	正参考电压	—	2.4	—	VDDA	V
fADC	ADC时钟频率	VDDA=3.0~3.6V	0.6	—	28	MHz
		VDDA=2.4~3.0V	0.6	—	14	MHz
fS(2)	采样速率	VDDA=3.0~3.6V	0.05	—	2	MHz
		VDDA=2.4~3.0V	0.05	—	1	MHz
RAIN(2)	外部输入阻抗	—	—	—	50	kΩ
tS(2)	采样时间	fADC = 14MHz	0.107	—	17.1	us
			1.5	—	239.5	1/fADC
		fADC = 28MHz	0.0535		8.55	us
			1.5	—	239.5	1/fADC
tSTAB(2)	稳定时间	—	12.5			1/fADC
tCONV(2)	总的转换时间(包括采样时间)	fADC = 14MHz	1	—	18	us
		fADC = 28MHz	0.5	—	9	us

(1) 由综合评估保证，不在生产中测试。

(2) 由设计保证，不在生产中测试。

(3) 依据不同的封装，VREF+可以在内部连接到VDDA，VREF-可以在内部连接到VSSA。详见第3章。

(4) 对于外部触发，必须在列出的时延中加上一个延迟1/fPCLK2。

表 29 fADC=14MHz/28MHz(1)时的最大RAIN

fADC=14MHz

TS(周期)	tS(us)	最大RAIN(kΩ)
1.5	0.11	0.4
7.5	0.54	5.9
13.5	0.96	11.4
28.5	2.04	25.2
41.5	2.96	37.2
55.5	3.96	50
71.5	5.11	-

239.5	17.11	-

fADC=28MHz

TS(周期)	tS(us)	最大RAIN(kΩ)
1.5	0.0535	0.1
7.5	0.27	1.5
13.5	0.48	2.85
28.5	1.02	6.3
41.5	1.48	9.3
55.5	1.98	12.5
71.5	2.55	15
239.5	8.55	42

(1) 由设计保证，不在生产中测试。

4.1.24 DAC电气参数

表 30 DAC特性

符号	参数	最小值	典型值	最大值	单位	注释
VDDA	模拟供电电压	2.4	-	3.6	V	
VREF+	参考电压	2.4	-	3.6V	V	
VSSA	地线	0	-	0	V	-
RLOAD(1)	缓冲器打开时的负载电阻	5	-	-	kΩ	-
RO(2)	缓冲器关闭时的输出阻抗	-	-	15	kΩ	-
CLOAD(1)	负载电容	-	-	50	pF	在DAC_OUT引脚上的大电容(缓冲器打开时)
DAC_OUT小(1)	缓冲器打开时低端的DAC_OUT 电压	50	-	-	mV	给出了最大的DAC输出跨度
DAC_OUT大(1)	缓冲器打开时高端的DAC_OUT 电压	-	-	VREF+ - 0.2	V	
DAC_OUT小(1)	缓冲器关闭时低端的DAC_OUT电压	-	0.5	-	mV	给出了最大的DAC输出跨度
DAC_OUT大(1)	缓冲器关闭时高端的DAC_OUT电压	-	-	VREF+ - 0.03	V	
DNL(2)	非线性失真(2个连续代码间的偏差-1LSB)	-	-	+-2	LSB	DAC配置为12位
INL(2)	非线性积累(在代码i时测量的数值与代码DAC_OUT大和代码DAC_OUT小之间的连线间的偏差)	-	-	+-4	LSB	DAC配置为12位
偏移误差(2)	偏移误差(代码0x800时测量的数值与理想数值V REF+ /2之间的偏差)	-	15	25	mV	VREF+ = 3.3 V时，DAC配置为12位

tSETTLING	设置时间(全范围：10 位输入代码从小值转变为大值，DAC_OUT 达到其终值的±1 LSB)	-	3	4	us	C LOAD ≤ 50 pF, R LOAD ≥ 5kΩ
更新速率	当输入代码为较小变化时(从数值 i变到 i+1 LSB)，得到正确 DAC_OUT 的大频率	-	-	1	MS/s	C LOAD ≤ 50 pF, R LOAD ≥ 5kΩ
tWAKEUP	从关闭状态唤醒的时间(设置 DAC控制寄存器中的 ENx 位)	-	6.5	10	us	C LOAD ≤ 50 pF, R LOAD ≥ 5kΩ 输入代码介于小和大可能数值之间
PSRR+ (1)	供电抑制比(相对于 V DDA)(静态直流测量)	-	-60	-50	dB	没有R LOAD , C LOAD ≤ 50 pF

(1)由设计保证，不在生产中测试。

(2)由综合评估保证，不在生产中测试。

4.1.25 温度传感器特性

表 31 温度传感器特性

符号	参数	最小值	典型值	最大值	单位
Avg_Slope(1)	平均斜率	—	4.5	—	mV/°C
V25(1)	在25°C时的电压	—	1.43	—	V
tSTART(2)	建立时间	—	—	10	us
TS_temp(2)(3)	当读取温度时，ADC采样时间	—	—	17.1	us

(1) 由综合评估保证，不在生产中测试。

(2) 由设计保证，不在生产中测试。

(3) 最短的采样时间可以由应用程序通过多次循环决定。

利用下列公式得出温度：

温度(° C) = {(V25 - VSENSE) / Avg_Slope} + 25

这里(1)：

V25 = VSENSE在25 ° C时的数值

Avg_Slope ＝ 温度与VSENSE曲线的平均斜率(单位为mV/° C)

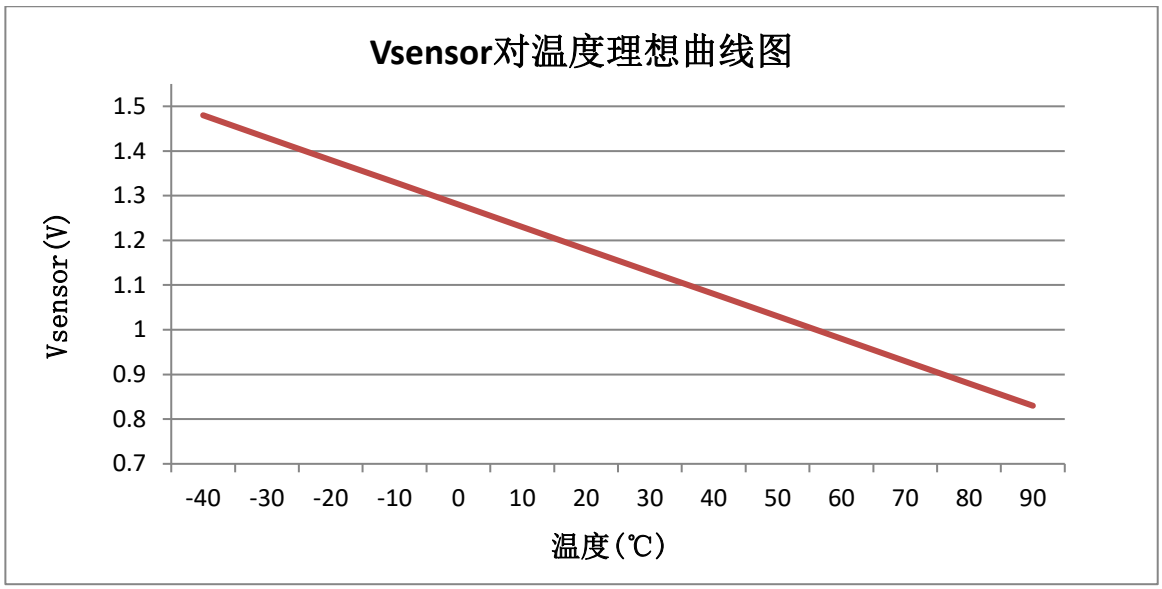
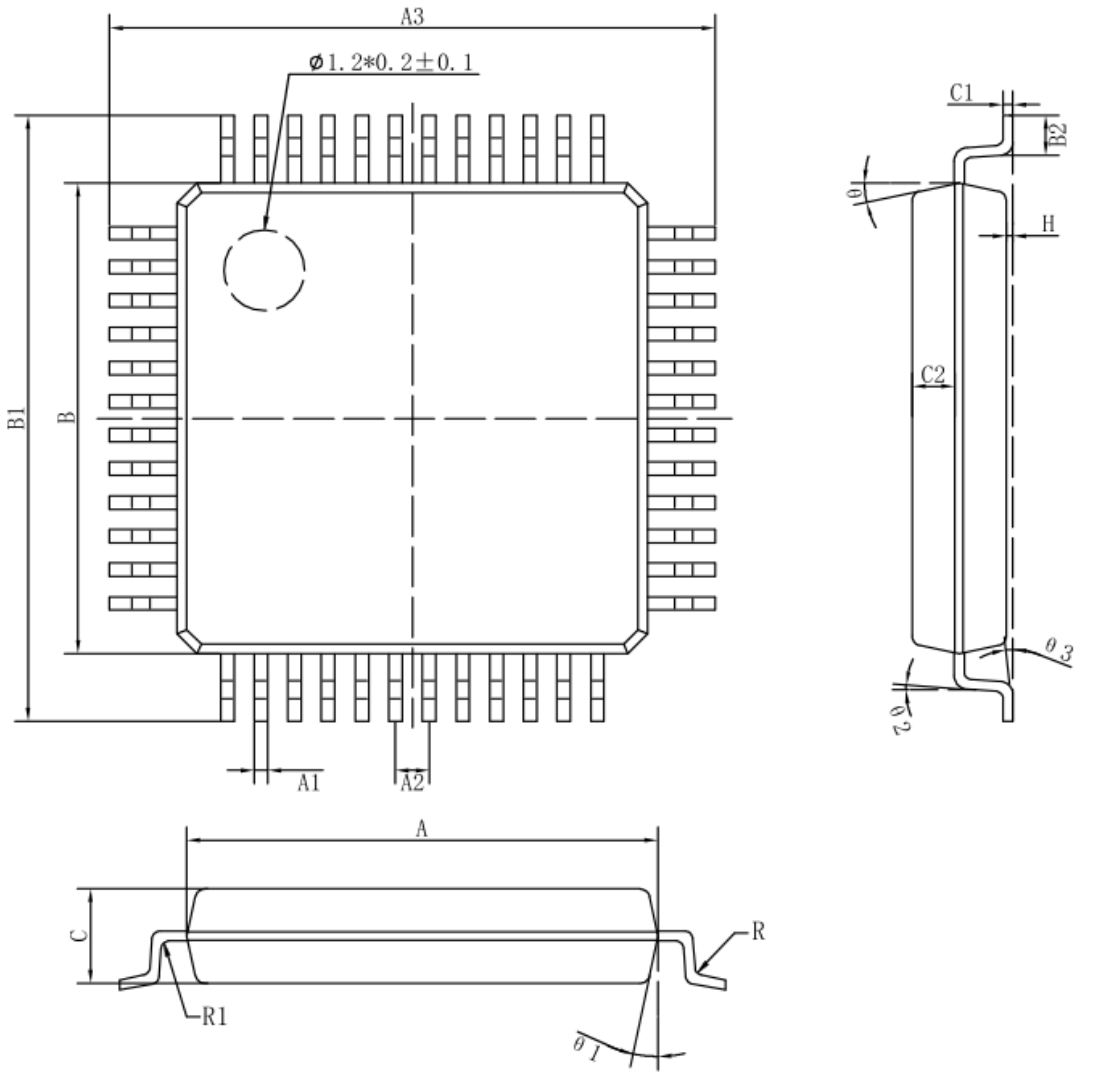


图 12 V SENSE 对温度理想曲线图

5 封装特性

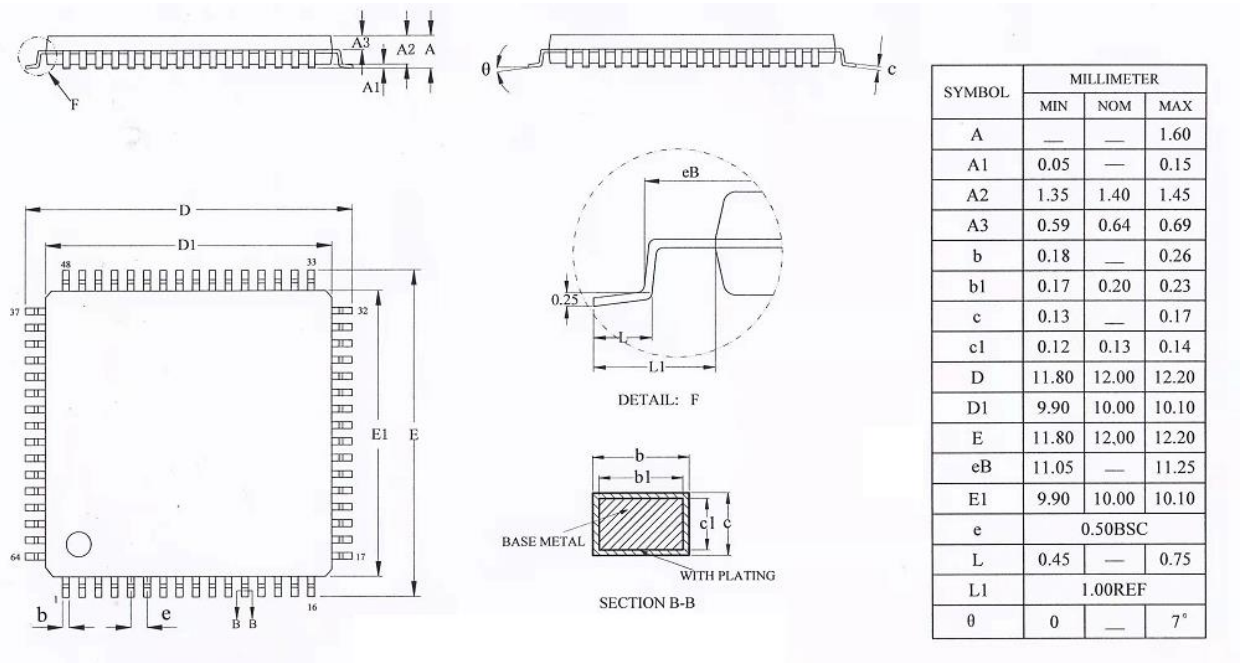
LQFP48封装



尺寸 / 标注	最小(mm)	最大(mm)	尺寸 / 标注	最小(mm)	最大(mm)
A	6.90	7.10	C2	0.636TYP	
A1	0.20TYP		H	0.05	0.15
A2	0.50TYP		θ	12° TYP4	
A3	8.80	9.20	θ1	12° TYP4	
B	6.90	7.10	θ2	4° TYP	
B1	8.80	9.20	θ3	0° ～ 5°	
B2	0.50	0.80	R	0.15TYP	
C	1.30	1.50	R1	0.12TYP	
C1	0.127	0.16			

图 13 LQFP48 7mm×7mm封装尺寸

LQFP64封装

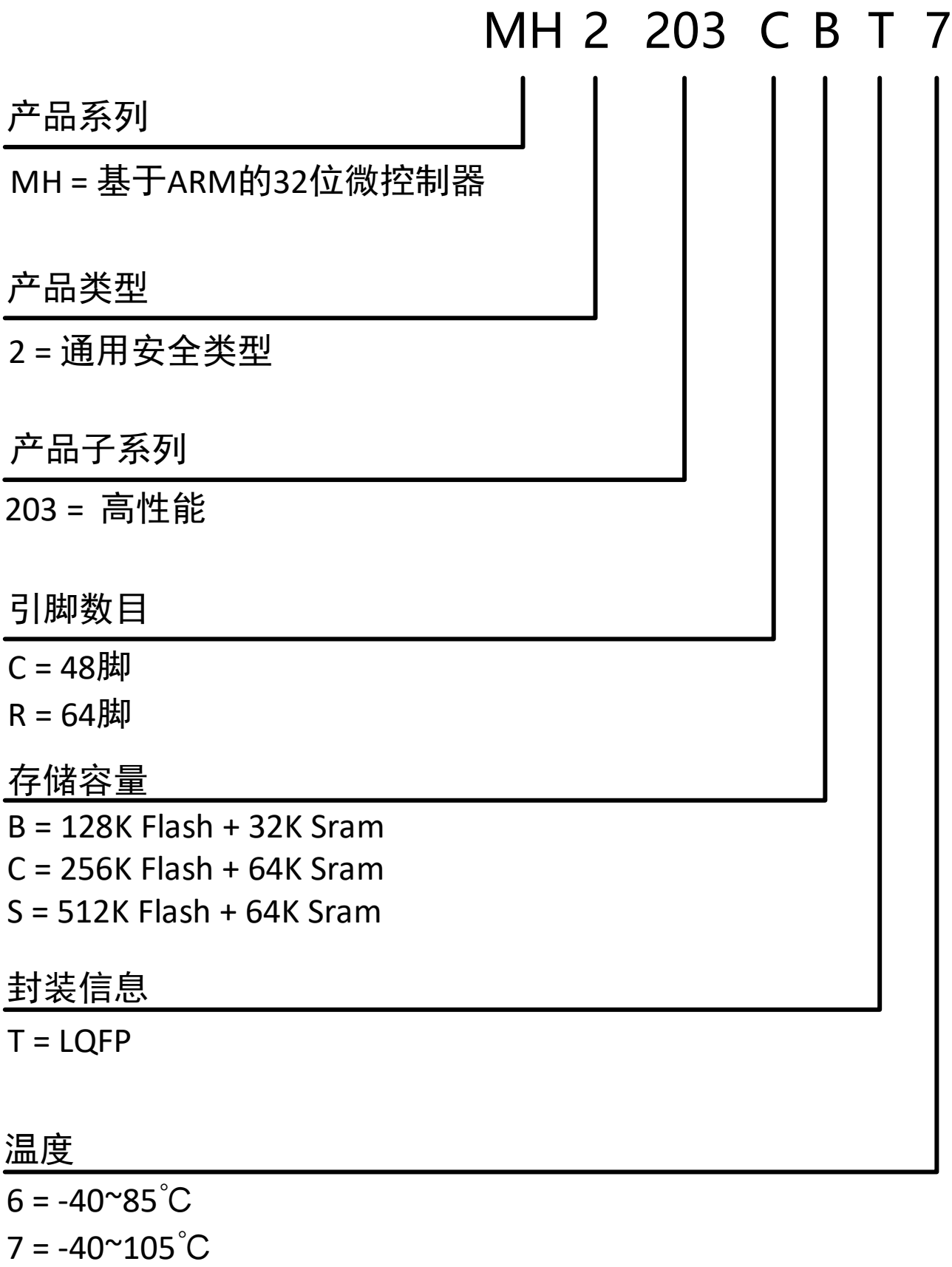


SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.60
A1	0.05	—	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.13	—	0.17
c1	0.12	0.13	0.14
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
eB	11.05	—	11.25
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	—	0.75
L1	1.00REF		
θ	0	—	7°

图 14 LQFP64 10mm×10mm封装尺寸

6 订货代码

表 32 MH2203系列订货代码信息图示



7 附录

表 33 文档版本历史

版本	变更
1.00	最初版本
1.01	补充ADC 28M CLK条件下不同采样周期对于外部阻抗描述
1.02	补充FPU&DSP相关描述
1.03	补充相关功能描述
1.04	补充相关功能描述
1.05	补充相关功能描述
1.06	补充相关功能描述