



苏州华芯微电子股份有限公司



HuaXin Micro-electronics Co., Ltd

---

HS16P1880 单片机

用户手册

Ver2.01



# 目 录

|                                    |    |
|------------------------------------|----|
| 1. 概述                              | 4  |
| 2. 特征                              | 4  |
| 3. 管脚信息                            | 5  |
| 3.1 管脚图                            | 5  |
| 3.2 管脚说明                           | 5  |
| 4. 系统框图                            | 7  |
| 5. 存储器结构                           | 8  |
| 5.1 程序存储器                          | 8  |
| 5.2 RAM 数据存储器                      | 8  |
| 6. 操作寄存器                           | 12 |
| 6.1 工作寄存器                          | 12 |
| 6.1.1 INDF(间接寻址寄存器)                | 12 |
| 6.1.2 PCL(程序计数器的低字节)和 Stack        | 12 |
| 6.1.3 STATUS(状态寄存器)                | 13 |
| 6.1.4 FSR(间接寻址指针)                  | 14 |
| 6.1.5 PORTB(端口数据寄存器)               | 15 |
| 6.1.6 PCON(芯片控制寄存器)                | 15 |
| 6.1.7 WUCON(PORB 输入状态变化中断/唤醒控制寄存器) | 15 |
| 6.1.8 PCLATH(PC 高位缓冲器)             | 15 |
| 6.1.9 PDCON(内部下拉控制寄存器)             | 15 |
| 6.1.10 PDCON1(内部下拉控制寄存器 1)         | 16 |
| 6.1.11 ODCON(漏极开路控制寄存器)            | 16 |
| 6.1.12 PHCON(PB 内部上拉控制寄存器)         | 16 |
| 6.1.13 INTEN(中断屏蔽寄存器)              | 16 |
| 6.1.14 INTFLAG(中断状态寄存器)            | 17 |
| 6.1.15 INTEN1(中断屏蔽寄存器 1)           | 17 |
| 6.1.16 INTFLAG1(中断状态寄存器 1)         | 17 |
| 6.1.17 ACC(累加器)                    | 18 |
| 6.1.18 OPTIONR 寄存器                 | 18 |
| 6.1.19 TRISB(I/O 口控制寄存器)           | 18 |
| 6.1.20 OSCM (模式控制寄存器)              | 18 |
| 6.2 TC0 (8 定时/计数器寄存器)              | 20 |
| 6.2.1 概述                           | 20 |
| 6.2.2 TC0L                         | 20 |
| 6.2.3 TC0M                         | 20 |
| 6.3 8 位 PWM(TP0 定时器)               | 22 |
| 6.3.1 PWM 特性                       | 22 |
| 6.3.2 PWM 输出模式                     | 22 |
| 6.3.3 PWM 相关寄存器                    | 22 |
| 6.4 端口比较器                          | 25 |
| 6.4.1 相关寄存器                        | 25 |
| 6.4.2 比较器应用示意图                     | 27 |



|                           |    |
|---------------------------|----|
| 6.5 I/O 口 .....           | 29 |
| 6.6 WDT .....             | 30 |
| 6.7 中断 .....              | 31 |
| 6.7.1 外部中断 .....          | 31 |
| 6.7.2 TP0 溢出中断 .....      | 31 |
| 6.7.3 PORTB 输入改变中断 .....  | 31 |
| 6.7.4 TC0 中断 .....        | 32 |
| 6.7.5 端口比较器中断 .....       | 32 |
| 6.8 SLEEP(睡眠模式) .....     | 33 |
| 6.8.1 睡眠唤醒 .....          | 33 |
| 6.9 绿色模式 .....            | 34 |
| 6.9.1 绿色唤醒 .....          | 34 |
| 6.10 复位 RESET .....       | 35 |
| 6.10.1 上电延时定时器 PWRT ..... | 35 |
| 6.10.2 复位顺序 .....         | 35 |
| 6.11 振荡配置 .....           | 38 |
| 7. 指令集 .....              | 39 |
| 8. 电气特性 .....             | 42 |
| 8.1 绝对最大额定值 .....         | 42 |
| 8.2 操作条件 .....            | 42 |
| 8.3 直流特性 .....            | 42 |
| 9. 开发工具 .....             | 45 |
| 9.1 OTP 烧录器 .....         | 45 |
| 9.2 编译器 .....             | 45 |
| 10. 封装及尺寸 .....           | 46 |
| 10.1 SOP8 封装图及尺寸 .....    | 46 |
| 10.1.1 SOP8 封装图 .....     | 46 |
| 10.1.2 SOP8 封装尺寸 .....    | 46 |
| 10.2 SOT23-6 封装及尺寸 .....  | 47 |
| 10.2.1 SOT23-6 封装图 .....  | 47 |
| 10.2.2 SOT23-6 封装尺寸 ..... | 47 |
| 10.3 SOT23-8 封装及尺寸 .....  | 48 |
| 10.3.1 SOT23-8 封装图 .....  | 48 |
| 10.3.2 SOT23-8 封装尺寸 ..... | 48 |
| 11. 修正记录 .....            | 49 |



# HS16P1880

## 用户手册

**Ver2.01**

### 1. 概述

HS16P1880 是采用低功耗高速 CMOS 工艺制造的 8 位单片机,它内建了 1K\*14-bit 的 OTP-ROM、64Byte 的 SRAM, 1 个 8 位 PWM, 可映射所有 IO 端口, 同时包含了可配置的端口比较器模块。

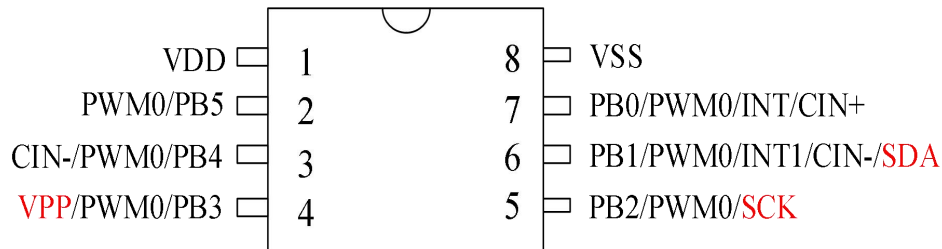
### 2. 特征

- ◆ 39 条 RISC 指令, 除了跳转指令是两个周期, 所有的指令都是单周期
- ◆ 14 位宽指令, 8 位宽数据路径, 5 级深度硬件堆栈
- ◆ 支持 GOTO 指令全 ROM 跳转、支持全 ROM 子程序调用
- ◆ 1K×14 的程序存储器
- ◆ 64 × 8 位通用寄存器
- ◆ 直接、间接寻址方式
- ◆ 拥有 1 个可编程预分频器的 8 位实时时钟器 (TC0)
- ◆ 拥有 1 个可编程预分频器的 8 位实时时钟器 (TP0), 可配置所有端口输出 PWM
- ◆ 可配置的端口比较器资源
- ◆ 内置上电复位电路 (POR)、内置欠压复位 (BOR)
- ◆ 上电复位定时器 (PWRT) 和振荡器启动定时器 (OST)
- ◆ 看门狗定时器 (WDT) 使用内部晶振可靠性高, 由软件使能或禁止
- ◆ 1 组 I/O 口, 可配置上拉、下拉和开漏等状态, 上拉、下拉电阻为常电阻。同时开启上下拉, 此时端口为中间电平
- ◆ 4 种工作模式可任意切换: 正常模式、低速模式、睡眠模式、绿色模式
- ◆ 唤醒睡眠: INT/INT1 管脚中断、IOB 的输入状态改变、TC0 溢出唤醒、COMP 唤醒
- ◆ 唤醒绿色: INT/INT1 管脚中断、IOB 的输入状态改变、TC0、TP0 溢出唤醒、COMP 唤醒
- ◆ 省电休眠模式, 可编程代码保护
- ◆ 可选的振荡器选项: 内部高速振荡器、内部低速振荡器
- ◆ 6 种可用中断: TC0 溢出中断、IOB 端口变化中断、INT/INT1 中断、TP0 溢出中断、COMP 比较中断
- ◆ 宽工作电压范围: 2.0V~5.5V@16M/4T  
1.6V~5.5V@16M/8T

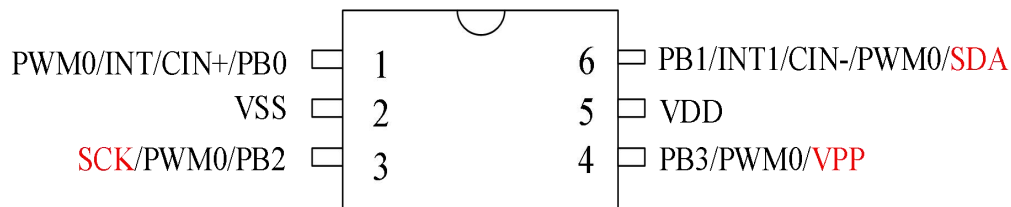


### 3. 管脚信息

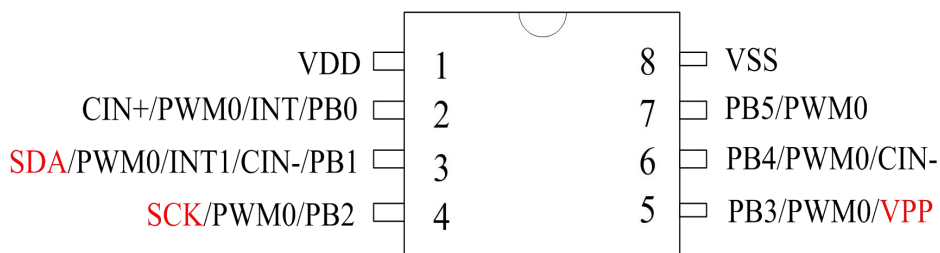
#### 3.1 管脚图



HS16P1880\_SOP8/HS16P1880U\_SOT23-8



HS16P1880\_SOT23-6



HS16P1880\_SOT23-8

#### 3.2 管脚说明

| 名称  | 类型  | 说明                                                                                           |
|-----|-----|----------------------------------------------------------------------------------------------|
| PB0 | I/O | 可作为输入输出口<br>可配置上、下拉电阻<br>可开漏输出<br>可配置为 PWM0 输出口<br>可配置为比较器输入正端<br>端口变化可唤醒功能<br>外部中断产生(边沿可选择) |

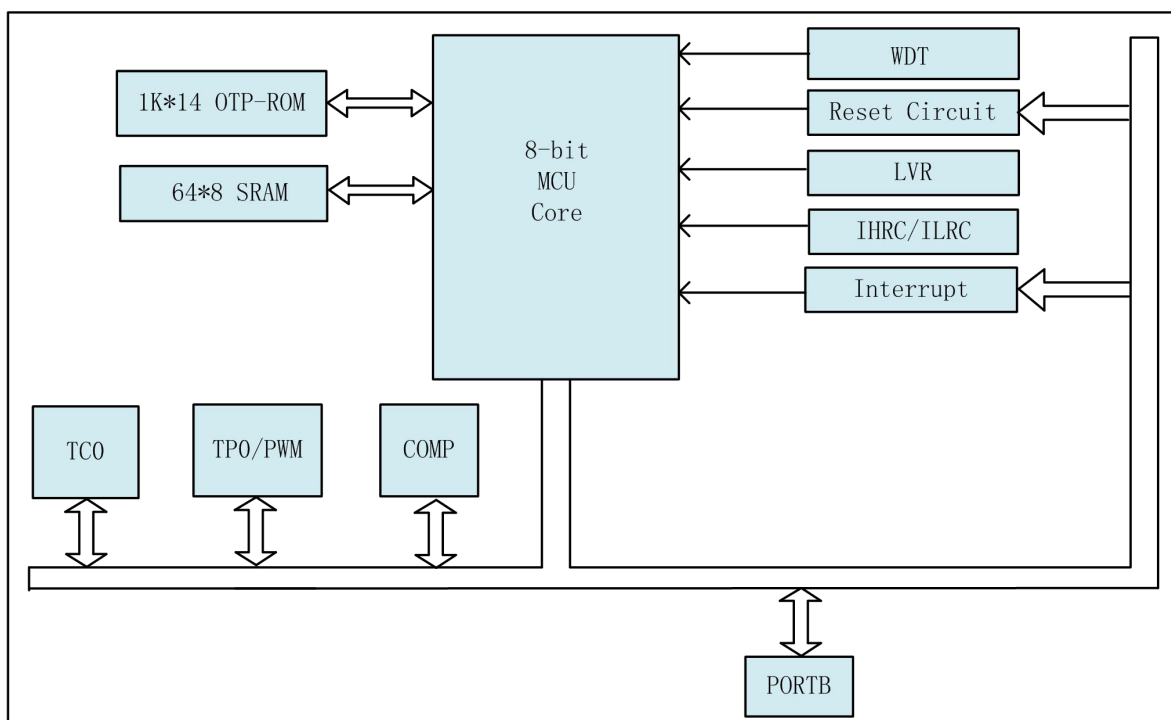


|     |     |                                                                                                           |
|-----|-----|-----------------------------------------------------------------------------------------------------------|
| PB1 | I/O | 可作为输入输出<br>可配置上、下拉电阻<br>可开漏输出<br>可配置为 PWM0 输出<br>可配置为比较器输入负端<br>端口变化可唤醒功能<br>外部中断 1 产生(边沿可选择)<br>烧写 SDA 脚 |
| PB2 | I/O | 可作为输入输出<br>可配置上、下拉电阻<br>可开漏输出<br>可配置为 PWM0 输出<br>端口变化可唤醒功能<br>烧写 SCK 脚                                    |
| PB3 | I/O | 可作为输入输出（输出高电平为弱高）<br>可配置上、下拉电阻<br>可开漏输出<br>可配置为 PWM0 输出<br>端口变化可唤醒功能<br>烧写高压 VPP 脚                        |
| PB4 | I/O | 可作为输入输出<br>可配置上拉、下拉电阻<br>可开漏输出<br>可配置为 PWM0 输出<br>可配置为比较器输入负端<br>端口变化可唤醒功能                                |
| PB5 | I/O | 可作为输入输出<br>可配置上拉、下拉电阻<br>可开漏输出<br>可配置为 PWM0 输出<br>端口变化可唤醒功能                                               |
| VDD | P   | 系统电源输入                                                                                                    |
| VSS | P   | 系统接地输入                                                                                                    |

注： I： 输入； O： 输出； P： 电源



#### 4. 系统框图





## 5. 存储器结构

### 5.1 程序存储器

- 1、HS16P1880 有 10 位 PC，1K\*14bit 的程序存储器
- 2、复位地址 000H；
- 3、中断地址 004H；
- 4、GOTO、CALL 指令可以全地址跳转。

程序存取器和堆栈结构如下图所示：

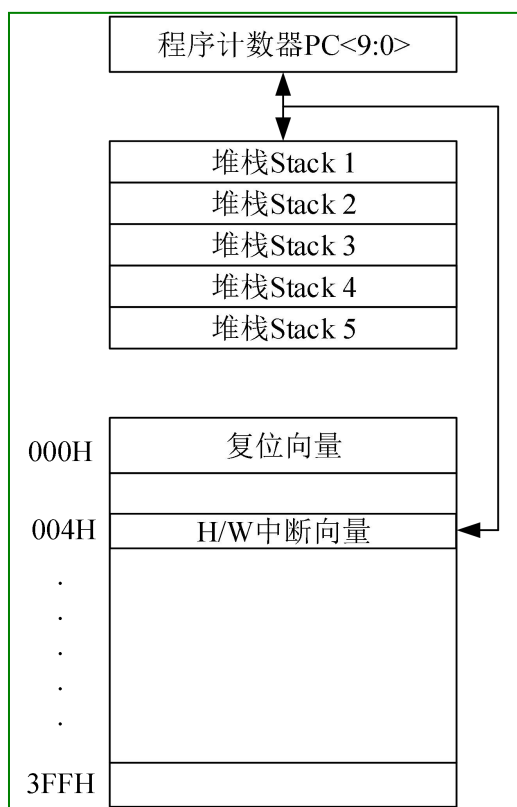


表 5-1 程序存取器地址分布

### 5.2 RAM 数据存储器

该单片机数据存储器由特殊功能寄存器 SFR 和通用寄存器组成。通用寄存器可直接寻址，也可通过 IRP 以及 FSR 寄存器实现间接寻址。

表 5-2：数据存取器结构

| BANK0  | 地址  | BANK1   | 地址  | BANK2  | 地址   | BANK3   | 地址   |
|--------|-----|---------|-----|--------|------|---------|------|
| INDF   | 00h | INDF    | 80h | INDF   | 100h | INDF    | 180h |
|        | 01h | OPTIONR | 81h |        | 101h | OPTIONR | 181h |
| PCL    | 02h | PCL     | 82h | PCL    | 102h | PCL     | 182h |
| STATUS | 03h | STATUS  | 83h | STATUS | 103h | STATUS  | 183h |





|                    |                |               |                |               |                  |               |                  |
|--------------------|----------------|---------------|----------------|---------------|------------------|---------------|------------------|
| FSR                | 04h            | FSR           | 84h            | FSR           | 104h             | FSR           | 184h             |
|                    | 05h            |               | 85h            |               | 105h             |               | 185h             |
| PORTB              | 06h            | TRISB         | 86h            | PORTB         | 106h             | TRISB         | 186h             |
|                    | 07h            |               | 87h            |               | 107h             |               | 187h             |
|                    | 08h            |               | 88h            |               | 108h             |               | 188h             |
|                    | 09h            |               | 89h            |               | 109h             |               | 189h             |
| PCLATH             | 0Ah            | PCLATH        | 8Ah            | PCLATH        | 10Ah             | PCLATH        | 18Ah             |
| INTEN              | 0Bh            | INTEN         | 8Bh            | INTEN         | 10Bh             | INTEN         | 18Bh             |
| INTFLAG            | 0Ch            | INTFLAG       | 8Ch            | INTFLAG       | 10Ch             | INTFLAG       | 18Ch             |
| INTFLAG1           | 0Dh            | INTEN1        | 8Dh            |               | 10Dh             |               | 18Dh             |
| PDCON              | 0Eh            | PCON          | 8Eh            |               | 10Eh             |               | 18Eh             |
| ODCON              | 0Fh            | WUCON         | 8Fh            |               | 10Fh             |               | 18Fh             |
| PHCON              | 10h            |               | 90h            |               | 110h             |               | 190h             |
| TC0L               | 11h            |               | 91h            | PWM0EN        | 111h             |               | 191h             |
| TC0M               | 12h            |               | 92h            | PWM0C         | 112h             |               | 192h             |
|                    | 13h            | PDCON1        | 93h            | PWM0TL        | 113h             |               | 193h             |
|                    | 14h            | OSCM          | 94h            |               | 114h             |               | 194h             |
|                    | 15h            |               | 95h            | PWM0PL        | 115h             |               | 195h             |
|                    | 16h            |               | 96h            |               | 116h             |               | 196h             |
|                    | 17h            |               | 97h            | PWM0DL        | 117h             |               | 197h             |
|                    | 18h            |               | 98h            |               | 118h             |               | 198h             |
|                    | 19h            |               | 99h            |               | 119h             |               | 199h             |
|                    | 1Ah            |               | 9Ah            |               | 11Ah             |               | 19Ah             |
|                    | 1Bh            |               | 9Bh            | PWMPSCON      | 11Bh             |               | 19Bh             |
|                    | 1Ch            |               | 9Ch            |               | 11Ch             |               | 19Ch             |
|                    | 1Dh            |               | 9Dh            |               | 11Dh             |               | 19Dh             |
|                    | 1Eh            |               | 9Eh            |               | 11Eh             | CMPCON        | 19Eh             |
|                    | 1Fh            |               | 9Fh            |               | 11Fh             | CMPM          | 19Fh             |
|                    | 20h            |               |                |               |                  |               |                  |
|                    | 3Fh            |               |                |               |                  |               |                  |
| 通用<br>寄存器<br>48 字节 | 40h<br><br>6Fh |               |                |               |                  |               |                  |
| 通用<br>寄存器<br>16 字节 | 70h<br><br>7Fh | 访问<br>70h~7Fh | F0h<br><br>FFh | 访问<br>70h~7Fh | 170h<br><br>17Fh | 访问<br>70h~7Fh | 1F0h<br><br>1FFh |



表 5-3：特殊功能寄存器地址

| 地址          | 名称       | B7                        | B6           | B5          | B4              | B3              | B2         | B1         | B0         |
|-------------|----------|---------------------------|--------------|-------------|-----------------|-----------------|------------|------------|------------|
| 所有 BANK 区共用 |          |                           |              |             |                 |                 |            |            |            |
| 00H(r/w)    | INDF     | 使用 FSR 的内容寻址数据寄存器（非物理寄存器） |              |             |                 |                 |            |            |            |
| 02H(r/w)    | PCL      | PC 的低 8 位                 |              |             |                 |                 |            |            |            |
| 03H(r/w)    | STATUS   | IRP                       | RP1          | RP0         | $\overline{TO}$ | $\overline{PD}$ | Z          | DC         | C          |
| 04H(r/w)    | FSR      | FSR.7                     | 间接寻址指针       |             |                 |                 |            |            |            |
| 0AH(r/w)    | PCLATH   | -                         | -            | -           | -               | -               | PCH2       | PCH1       | PCH0       |
| 0BH(r/w)    | INTEN    | GIE                       | -            | INT1IE      | TP0IE           | TC0IE           | INTIE      | PBIE       | -          |
| 0CH(r/w)    | INTFLAG  | -                         | -            | INT1IF      | TP0IF           | TC0IF           | INTIF      | PBIF       | -          |
| BANK0       |          |                           |              |             |                 |                 |            |            |            |
| 06H(r/w)    | PORTB    | *                         | *            | IOB5        | IOB4            | IOB3            | IOB2       | IOB1       | IOB0       |
| 0DH(r/w)    | INTFLAG1 | -                         | -            | -           | -               | -               | -          | COMINTF    | -          |
| 0EH(r/w)    | PDCON    | /PDB3                     | /PDB2        | /PDB1       | /PDB0           | *               | *          | *          | *          |
| 0FH(r/w)    | ODCON    | -                         | -            | ODB5        | ODB4            | ODB3            | ODB2       | ODB1       | ODB0       |
| 10H(r/w)    | PHCON    | *                         | *            | /PHB5       | /PHB4           | /PHB3           | /PHB2      | /PHB1      | /PHB0      |
| 11H(r/w)    | TC0L     | TC0 计数器低 8 位              |              |             |                 |                 |            |            |            |
| 12H(r/w)    | TC0M     | TC0 模式寄存器                 |              |             |                 |                 |            |            |            |
| BANK1       |          |                           |              |             |                 |                 |            |            |            |
| 01H(r/w)    | OPTIONR  | INT1E<br>DGE              | INTE<br>DGE  | -           | -               | -               | -          | -          | -          |
| 06H(r/w)    | TRISB    | Port B 输入输出控制寄存器          |              |             |                 |                 |            |            |            |
| 0DH(r/w)    | INTEN1   | -                         | -            | -           | -               | -               | -          | COMINTEN   | -          |
| 0EH(r/w)    | PCON     | WDTE                      | -            | LVREN       | *               | *               | *          | *          | *          |
| 0FH(r/w)    | WUCON    | -                         | -            | WUB5        | WUB4            | WUB3            | WUB2       | WUB1       | WUB0       |
| 13H(r/w)    | PDCON1   | *                         | *            | *           | *               | *               | *          | /PDB5      | /PDB4      |
| 14H(r/w)    | OSCM     | *                         | WAKE<br>MODE | GREEN<br>EN | SLT0CO<br>N     | SLCON           | -          | STPHX      | CLKMD      |
| BANK2       |          |                           |              |             |                 |                 |            |            |            |
| 06H(r/w)    | PORTB    | -                         | -            | IOB5        | IOB4            | IOB3            | IOB2       | IOB1       | IOB0       |
| 11H(r/w)    | PWM0EN   | TP0EN                     | -            | -           | -               | -               | -          | PWM0E      | LOADEN     |
| 12H(r/w)    | PWM0C    | CK0[3]                    | CK0[2]       | -           |                 | PWM0S1          |            | CK0[1:0]   |            |
| 13H(r/w)    | PWM0TL   | PWM0 定时器低 8 位             |              |             |                 |                 |            |            |            |
| 15H(r/w)    | PWM0PL   | PWM0PL[7:0]               |              |             |                 |                 |            |            |            |
| 17H(r/w)    | PWM0DL   | PWM0DL[7:0]               |              |             |                 |                 |            |            |            |
| 1BH(r/w)    | PWMPSCON | -                         | -            | -           | -               | -               | PWMP<br>S2 | PWMP<br>S1 | PWMP<br>S0 |
| BANK3       |          |                           |              |             |                 |                 |            |            |            |
| 01H(r/w)    | OPTIONR  | INT1E<br>DGE              | INTED<br>GE  | -           | -               | -               | -          | -          | -          |
| 06H(r/w)    | TRISB    | Port B 输入输出控制寄存器          |              |             |                 |                 |            |            |            |



|          |        |        |        |        |            |       |       |       |      |
|----------|--------|--------|--------|--------|------------|-------|-------|-------|------|
| 1EH(r/w) | CMPCON | CMPEN  | CMPIF  | FTCKS  | CODEB      | CPEN+ | CVEN+ | COPOL | -    |
| 1FH(r/w) | CMPM   | CV1EN+ | CPINS1 | CPINS0 | XRVSE<br>L | VRS3  | VRS2  | VRS1  | VRS0 |

说明：“-”未使用，读操作返回‘0’；\* 读操作返回‘1’



## 6. 操作寄存器

### 6.1 工作寄存器

#### 6.1.1 INDF(间接寻址寄存器)

| 地址       | 名称   | B7                        | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|----------|------|---------------------------|----|----|----|----|----|----|----|
| 00H(r/w) | INDF | 使用 FSR 的内容寻址数据寄存器（非物理寄存器） |    |    |    |    |    |    |    |

INDF 寄存器不是真正的物理寄存器,任何使用 INDF 寄存器的指令实际上访问的是由指针寄存器 (FSR) 所指向的寄存器。若使用间接寻址方式对 INDF 寄存器进行读操作 (FSR= '0'), 读的结果为 00H; 而使用间接寻址对 INDF 寄存器进行写操作, 实际执行的是空操作, 但有可能影响标志位。FSR 寄存器的位<6:0>可以用来选择 128 个寄存器 (地址: 00H~7FH)。

例 6.1: 间接寻址

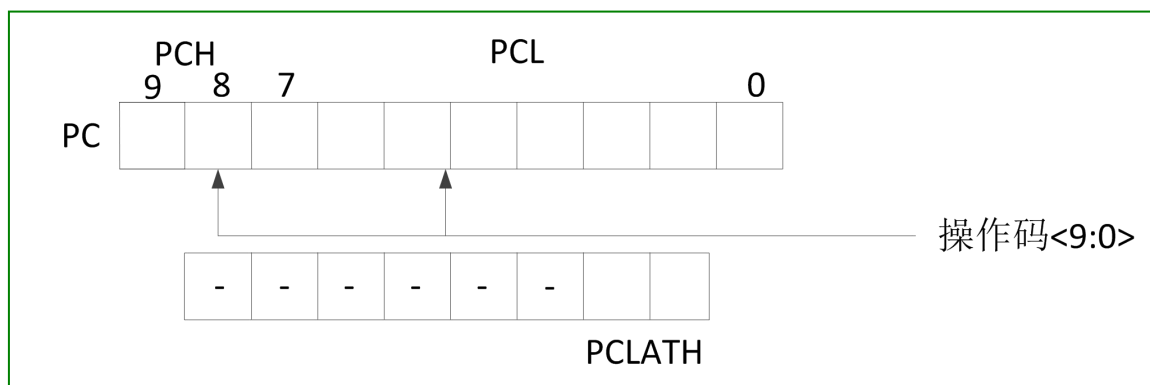
- ◆ 寄存器 28 里值为 10H
- ◆ 寄存器 29 里的值为 0AH
- ◆ 把 28 放入 FSR 寄存器
- ◆ 读 INDF 寄存器将返回 10H
- ◆ FSR 寄存器的值加 1
- ◆ 读 INDF 寄存器将返回 0AH

#### 6.1.2 PCL(程序计数器的低字节)和 Stack

| 地址       | 名称  | B7        | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|----------|-----|-----------|----|----|----|----|----|----|----|
| 02H(r/w) | PCL | 程序计数器的低字节 |    |    |    |    |    |    |    |

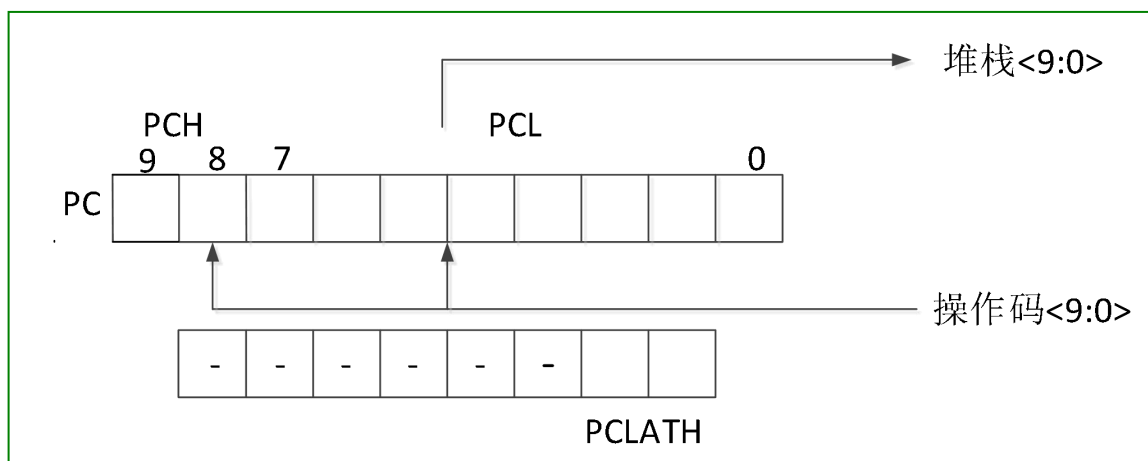
HS16P1880 有一个 10 位程序计数器 PC 和 5 级深度硬件堆栈 Stack。PC 的低 8 位是 PCL (PC<7:0>), 即可读也可写; 高 2 位是 PCH (PC<9:8>), 不能直接读写, PCH 的改变是通过 PCLATH 寄存器来实现的。当程序执行的时候, PC 里装载的是下一条将要执行程序地址。每个指令周期, PC 值将增加 1, 除非有指令改变 PC 的值。

如图 6.1 所示为装载 PC 值的四种情况。情况 1: 执行 GOTO 指令

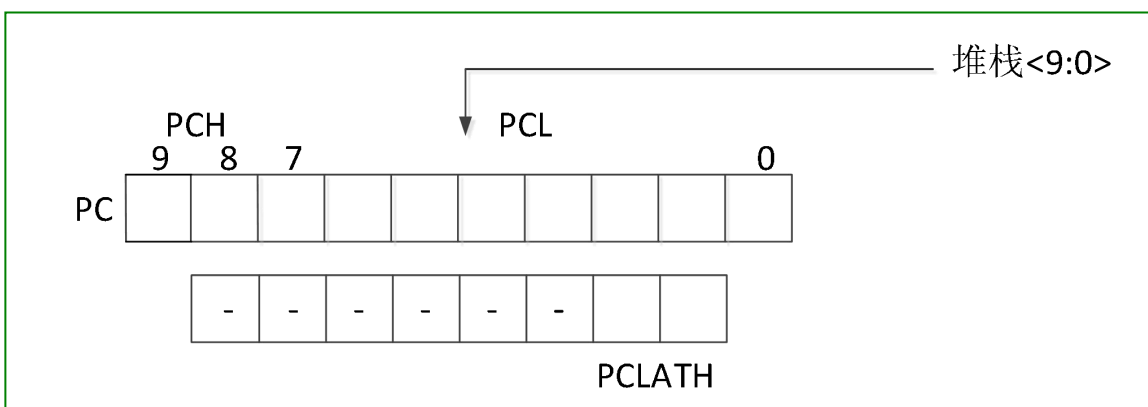




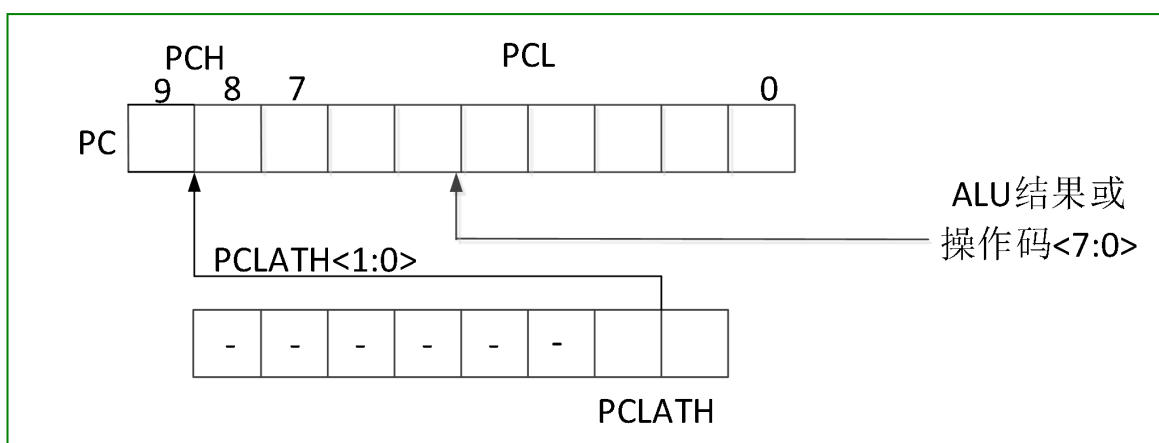
情况 2：执行 CALL 指令



情况 3：执行 RETIA、RETFIE 或者 RETURN 指令



情况 4：写 PCL 时



注 1：PCLATH 只有在 PCL 内容是目标地址才有效

2：PCLATH 不会随 PCH 的改变而改变

### 6.1.3 STATUS(状态寄存器)

| 地址       | 名称     | B7  | B6  | B5  | B4              | B3              | B2 | B1 | B0 |
|----------|--------|-----|-----|-----|-----------------|-----------------|----|----|----|
| 03H(r/w) | STATUS | IRP | RP1 | RP0 | $\overline{TO}$ | $\overline{PD}$ | Z  | DC | C  |



状态寄存器 STATUS 反映运算器运算及复位后的状态。如果 STATUS 是某一指令的目标寄存器，且该指令将影响标志位 Z、DC 或者 C，那么对此三位的写操作是禁止的。Bit4 和 Bit3 是不可写的。清状态寄存器 STATUS 将出现下面结果 000uu1uu（u 表示未改变）。

Bit7 **IRP**: 间接寻址 BANK 选择位，与 FSR.7 共同控制间接寻址 BANK

Bit6~5 **RP1:RP0**: BANK 区选择

00: 选择 BANK0 区

01: 选择 BANK1 区

10: 选择 BANK2 区

11: 选择 BANK3 区

Bit4  $\overline{\text{TO}}$ : 定时器溢出标志位

1: 上电或者执行 CLRWDT 或 SLEEP 指令

0: 看门狗定时器溢出

Bit3  $\overline{\text{PD}}$ : 掉电标志位

1: 上电或者执行 CLRWDT 指令

0: 执行 SLEEP 指令

Bit2 **Z**: 零位

1: 运算或逻辑运算的结果是零

0: 运算或逻辑运算的结果非零

Bit1 **DC**: 半进位/ 借位位 (ADDAR, ADDIA, SUBIA, SUBAR 指令)

1: 有第 3 位向第 4 位进位或无第 3 位向第 4 位借位

0: 无第 3 位向第 4 位进位或有第 3 位向第 4 位借位

Bit0 **C**: 进位/ 借位位

1: 有进位或无借位

0: 无进位或有借位

**注:** 借位时极性相反。执行减法是通过加上第二个操作数的补码来完成的。对于移位指令 (RRR, RLR)，源寄存器的最高位或最低位移入此位。

#### 6.1.4 FSR(间接寻址指针)

| 地址       | 名称  | B7    | B6     | B5 | B4 | B3 | B2 | B1 | B0 |
|----------|-----|-------|--------|----|----|----|----|----|----|
| 04H(r/w) | FSR | FSR.7 | 间接寻址指针 |    |    |    |    |    |    |

Bit7: 间接寻址 BANK 选择位，与 IRP 共同控制间接寻址 BANK

**IRP:FSR.7:**

00: BANK0 区间接寻址

01: BANK1 区间接寻址



10: BANK2 区间接寻址

11: BANK3 区间接寻址

Bit6~0: 选择间接寻址寄存器地址, 可寻址 00~7Fh 内寄存器或 RAM

### 6.1.5 PORTB(端口数据寄存器)

| 地址       | 名称    | B7 | B6 | B5   | B4   | B3   | B2   | B1   | B0   |
|----------|-------|----|----|------|------|------|------|------|------|
| 06H(r/w) | PORTB | -  | -  | IOB5 | IOB4 | IOB3 | IOB2 | IOB1 | IOB0 |

读端口操作是读的引脚的状态, 和引脚模式无关。

### 6.1.6 PCON(芯片控制寄存器)

| 地址       | 名称   | B7   | B6 | B5    | B4 | B3 | B2 | B1 | B0 |
|----------|------|------|----|-------|----|----|----|----|----|
| 8EH(r/w) | PCON | WDTE | -  | LVREN | -  | -  | -  | -  | -  |

Bit7 **WDTE**: WDT (看门狗定时器) 使能位

1: 使能 WDT

0: 禁止 WDT

Bit5 **LVREN**: LVR (低电压复位) 使能位

1: 使能 LVR

0: 禁止 LVR

### 6.1.7 WUCON(PORB 输入状态变化中断/唤醒控制寄存器)

| 地址       | 名称    | B7 | B6 | B5   | B4   | B3   | B2   | B1   | B0   |
|----------|-------|----|----|------|------|------|------|------|------|
| 8FH(r/w) | WUCON | -  | -  | WUB5 | WUB4 | WUB3 | WUB2 | WUB1 | WUB0 |

Bit5~0 **WUBx**: 端口输入状态变化唤醒

1: 使能中断/唤醒功能

0: 关闭中断/唤醒功能

### 6.1.8 PCLATH(PC 高位缓冲器)

| 地址       | 名称     | B7 | B6 | B5 | B4 | B3 | B2 | B1   | B0   |
|----------|--------|----|----|----|----|----|----|------|------|
| 0AH(r/w) | PCLATH | -  | -  | -  | -  | -  | -  | PCH1 | PCH0 |

低 2 位有效, 详见 6.1.2

### 6.1.9 PDCON(内部下拉控制寄存器)

| 地址       | 名称    | B7    | B6    | B5    | B4    | B3 | B2 | B1 | B0 |
|----------|-------|-------|-------|-------|-------|----|----|----|----|
| 0EH(r/w) | PDCON | /PDB3 | /PDB2 | /PDB1 | /PDB0 | *  | *  | *  | *  |

Bit7~4 **PDBx**: 内部下拉 (PB3~0)

1: 禁止相应引脚内部下拉



0: 使能相应引脚内部下拉

#### 6.1.10 PDCON1(内部下拉控制寄存器 1)

| 地址       | 名称     | B7 | B6 | B5 | B4 | B3 | B2 | B1    | B0    |
|----------|--------|----|----|----|----|----|----|-------|-------|
| 93H(r/w) | PDCON1 | *  | *  | *  | *  | *  | *  | /PDB5 | /PDB4 |

Bit1~0 **PDBx**: 内部下拉 (PB5~4)

1: 禁止相应引脚内部下拉

0: 使能相应引脚内部下拉

#### 6.1.11 ODCON(漏极开路控制寄存器)

| 地址       | 名称    | B7 | B6 | B5   | B4   | B3   | B2   | B1   | B0   |
|----------|-------|----|----|------|------|------|------|------|------|
| 0FH(r/w) | ODCON | -  | -  | ODB5 | ODB4 | ODB3 | ODB2 | ODB1 | ODB0 |

Bit5~0 **ODBx**: 开漏配置

1: 相应引脚 NMOS 漏极开路输出使能

0: 相应引脚 NMOS 漏极开路输出禁止

#### 6.1.12 PHCON(PB 内部上拉控制寄存器)

| 地址       | 名称    | B7 | B6 | B5    | B4    | B3    | B2    | B1    | B0    |
|----------|-------|----|----|-------|-------|-------|-------|-------|-------|
| 10H(r/w) | PHCON | *  | *  | /PHB5 | /PHB4 | /PHB3 | /PHB2 | /PHB1 | /PHB0 |

Bit5~0 **PHBx**: 内部上拉

1: 禁止相应引脚内部上拉

0: 使能相应引脚内部上拉

#### 6.1.13 INTEN(中断屏蔽寄存器)

| 地址      | 名称    | B7  | B6 | B5     | B4    | B3    | B2    | B1   | B0 |
|---------|-------|-----|----|--------|-------|-------|-------|------|----|
| 0B(r/w) | INTEN | GIE | -  | INT1IE | TP0IE | TC0IE | INTIE | PBIE | -  |

Bit7 **GIE**: 全局中断使能位

1: 使能所有未屏蔽的中断, 睡眠模式中的中断唤醒, MCU 将跳到中断地址 004H

0: 禁止所有中断, 对于睡眠模式中点中断唤醒, MCU 将执行 SLEEP 后的指令

Bit5 **INT1IE**: 外部中断 1 使能位 (PB1)

1: 使能外部中断 1

0: 禁止外部中断 1

Bit4 **TP0IE**: TP0 溢出中断使能位

1: 使能 TP0 溢出中断

0: 禁止 TP0 溢出中断

Bit3 **TC0IE**: TC0 溢出中断使能位





1: 使能 TC0 溢出中断

0: 禁止 TC0 溢出中断

Bit2 **INTIE**: 外部中断使能位 (PB0)

1: 使能外部中断

0: 禁止外部中断

Bit1 **PBIE**: Port B 输入状态变化中断使能位

1: 使能 Port B 输入状态变化中断

0: 禁止 Port B 输入状态变化中断

**注:** 在中断事件发生时, GIE 被硬件清零并禁止一切中断。执行 RETFIE 指令退出中断程序并重新设置 GIE =1 允许中断。

#### 6.1.14 INTFLAG(中断状态寄存器)

| 地址             | 名称      | B7 | B6 | B5     | B4    | B3    | B2    | B1   | B0 |
|----------------|---------|----|----|--------|-------|-------|-------|------|----|
| <b>0C(r/w)</b> | INTFLAG | -  | -  | INT1IF | TP0IF | TC0IF | INTIF | PBIF | -  |

Bit5 **INT1IF**: 外部中断标志位, INT1 引脚上升沿/下降沿 (由 INT1EDG 位 OPTIONR<7>配置), 软件复位。

Bit4 **TP0IF**: TP0 溢出中断标志位, TP0 溢出时被置位, 软件复位。

Bit3 **TC0IF**: TC0 溢出中断标志位, TC0 溢出时被置位, 软件复位。

Bit2 **INTIF**: 外部中断标志位, INT 引脚上升沿/下降沿 (由 INTEDG 位 OPTIONR<6>配置), 软件复位。

Bit1 **PBIF**: Port B 输入状态变化中断标志位, Port B 输入状态改变时被置位, 软件复位。

#### 6.1.15 INTEN1(中断屏蔽寄存器 1)

| 地址             | 名称     | B7 | B6 | B5 | B4 | B3 | B2 | B1       | B0 |
|----------------|--------|----|----|----|----|----|----|----------|----|
| <b>8D(r/w)</b> | INTEN1 | -  | -  | -  | -  | -  | -  | COMINTEN | -  |

Bit1 **COMINTEN**: 端口比较器中断使能位

1: 使能端口比较器中断

0: 禁止端口比较器中断

#### 6.1.16 INTFLAG1(中断状态寄存器 1)

| 地址             | 名称       | B7 | B6 | B5 | B4 | B3 | B2 | B1      | B0 |
|----------------|----------|----|----|----|----|----|----|---------|----|
| <b>0D(r/w)</b> | INTFLAG1 | -  | -  | -  | -  | -  | -  | COMINTF | -  |

Bit1 **COMINTF**: 端口比较器翻转标志位, 软件复位。



### 6.1.17 ACC(累加器)

| 地址       | 名称  | B7  | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|----------|-----|-----|----|----|----|----|----|----|----|
| N/A(r/w) | ACC | 累加器 |    |    |    |    |    |    |    |

累加器时一个内部数据传送、指令操作数存储单元，没有被编址。

### 6.1.18 OPTIONR 寄存器

| 地址      | 名称      | B7      | B6     | B5 | B4 | B3 | B2 | B1 | B0 |
|---------|---------|---------|--------|----|----|----|----|----|----|
| 81(r/w) | OPTIONR | INT1EDG | INTEDG | -  | -  | -  | -  | -  | -  |

Bit7 **INT1EDG**: 外部中断 1 触发方式选择位 (PB1)

1= INT1 引脚上升沿触发中断

0= INT1 引脚下降沿触发中断

Bit6 **INTEDG**: 外部中断触发方式选择位 (PB0)

1= INT 引脚上升沿触发中断

0= INT 引脚下降沿触发中断

### 6.1.19 TRISB(I/O 口控制寄存器)

| 地址     | 名称    | B7 | B6 | B5              | B4 | B3 | B2 | B1 | B0 |
|--------|-------|----|----|-----------------|----|----|----|----|----|
| 86H(w) | TRISB | *  | *  | PORTB I/O 控制寄存器 |    |    |    |    |    |

Bit5~0 **TRISB**: 端口模式控制寄存器

1=端口为输入模式

0=端口为输出模式

### 6.1.20 OSCM (模式控制寄存器)

| 地址      | 名称   | B7 | B6       | B5      | B4      | B3    | B2 | B1    | B0    |
|---------|------|----|----------|---------|---------|-------|----|-------|-------|
| 94(r/w) | OSCM | -  | WAKEMODE | GREENEN | SLT0CON | SLCON | -  | STPHX | CLKMD |

Bit6 **WAKEMODE**: 低速模式进睡眠唤醒后系统时钟选择位

0: 选择内外低速作为系统时钟

1: 选择高速 RC 作为系统时钟

Bit5 **GREENEN**: 绿色模式使能位

0: 普通模式

1: 绿色模式

Bit4 **SLT0CON**: TC0 低速时钟控制位 (用于唤醒睡眠、绿色)

0: 选择高速 RC (TCCKS 决定) 作为时钟

1: 选择低速作为时钟 (前提 TCCKS=0), 低速时钟 16Khz

Bit3 **SLCON**: 内外低速时钟控制位

0: 开启内外低速时钟



1: 关闭低速时钟（同时 SLEEP 需使能）

Bit1      **STPHX**: 内部高速振荡器控制位

0: 运行

1: 停止，内部低速 RC 振荡器仍然运行

Bit0      **CLKMD**: 系统时钟模式控制位

0: 普通模式，高速时钟作为系统时钟

1: 低速模式，低速时钟作为系统时钟

**注:** STPHX 为内部高速 RC 振荡器的控制位，当 STPHX=0 时内部高速 RC 振荡器正常运行，当 STPHX=1 时内部高速 RC 振荡器停止运行。从高速模式切换到低速模式时，需先进低速，再关高速。若 WDT 使能，则 SLCON 无效，内部低速重新开始运行。低速模式进睡眠模式，唤醒后的系统时钟通过 WAKEMODE 位选择。低速模式进绿色模式，唤醒后仍为低速模式。



## 6.2 TC0（8 定时/计数器寄存器）

| 地址       | 名称   | B7            | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|----------|------|---------------|----|----|----|----|----|----|----|
| 11H(r/w) | TC0L | 定时器 TC0 低 8 位 |    |    |    |    |    |    |    |
| 12H(r/w) | TC0M | 模式选择          |    |    |    |    |    |    |    |

### 6.2.1 概述

定时/计数器 TC0 具有多时钟源，可根据实际需要选择 Fcpu（包括低速时钟）或者 Fosc，寄存器 TC0M 控制时钟源的选择。当 TC0C 计数到 FFH 时，TC0C 在继续计数的同时产生一个溢出信号 TC0OV。若 TC0IE=1，则中断标志 TC0IF=1，触发 TC0 中断请求。

TC0 的主要作用如下：8 位可编程定时器：根据选定的时钟频率在特定时间产生中断信号。TC0 工作原理图如图 6.3.1 所示。

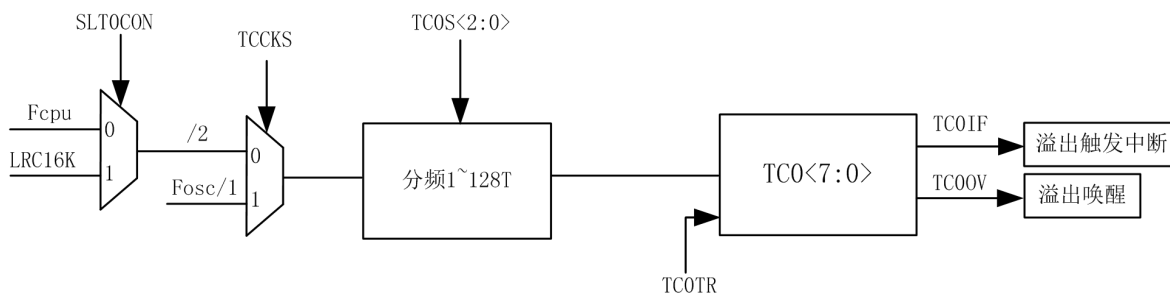


图 6.3.1 TC0 工作原理框图

### 6.2.2 TC0L

| 地址       | 名称   | B7               | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|----------|------|------------------|----|----|----|----|----|----|----|
| 11H(r/w) | TC0L | TC0 的定时寄存器的低 8 位 |    |    |    |    |    |    |    |

### 6.2.3 TC0M

| 地址       | 名称   | B7    | B6    | B5    | B4    | B3    | B2 | B1 | B0 |
|----------|------|-------|-------|-------|-------|-------|----|----|----|
| 12H(r/w) | TC0M | TC0TR | TC0S2 | TC0S1 | TC0S0 | TCCKS | -  | -  | -  |

Bit7 **TC0TR**: TC0 启动控制位

0: 禁止 TC0 定时器

1: 开启 TC0 定时器

Bit6~4 **TC0S[2:0]**: TC0 分频选择位

| TC0S[2:0] | 选择Fcpu (TCCKS=0) 时 | 选择Fosc (TCCKS=1) 时 |
|-----------|--------------------|--------------------|
| 000       | Fcpu / 256         | Fosc / 128         |
| 001       | Fcpu / 128         | Fosc / 64          |
| 010       | Fcpu / 64          | Fosc / 32          |



|     |           |           |
|-----|-----------|-----------|
| 011 | Fcpu / 32 | Fosc / 16 |
| 100 | Fcpu / 16 | Fosc / 8  |
| 101 | Fcpu / 8  | Fosc / 4  |
| 110 | Fcpu / 4  | Fosc / 2  |
| 111 | Fcpu / 2  | Fosc / 1  |

Bit3      **TCCKS**: TC0 时钟信号控制位

0: Fcpu

1: Fosc

**注:** 1、使用 TC0 溢出唤醒睡眠时, 时钟需选择 Fcpu, 并通过 SLT0con 选择低速时钟, TC0S[2:0] 分频有效。使用 TC0 溢出唤醒绿色时, 若选用高速时钟唤醒则必须选择 Fosc, TC0S[2:0]分频有效。

2、对 TC0L 赋值前, 需先关闭定时器使能, 赋完值再打开使能, 示例如下。

```
BCR      TC0M,7
MOVIA    05AH
MOVAR    TC0L
BSR      TC0M,7
```



## 6.3 8 位 PWM(TP0 定时器)

### 6.3.1 PWM 特性

- 1 路 PWM 输出
- PWM 周期溢出中断
- 输出极性可选择
- PWM 工作时钟源可设定时钟分频比
- PWM 可做定时器/计数器使用

TP0 工作原理图如图 6.4.1 所示。

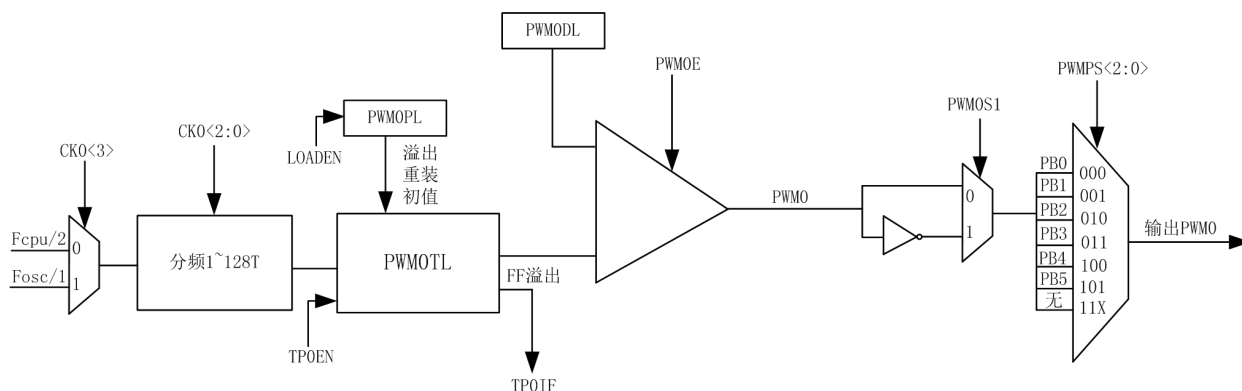


图 6.4.1 TP0 工作原理框图

### 6.3.2 PWM 输出模式

PWM 模块包含 1 个独立的波形发生模块，PWM 输出为 PWM0。

### 6.3.3 PWM 相关寄存器

#### 6.3.3.1 PWM0 使能寄存器 PWM0EN

| 地址        | 名称     | B7    | B6 | B5 | B4 | B3 | B2 | B1    | B0     |
|-----------|--------|-------|----|----|----|----|----|-------|--------|
| 111H(r/w) | PWM0EN | TP0EN | -  | -  | -  | -  | -  | PWM0E | LOADEN |

Bit7 **TP0EN**: TP0 定时器总使能

0: 禁止

1: 使能

Bit1 **PWM0E**: PWM0 输出控制位

0: 禁止 PWM0 输出

1: 允许 PWM0 输出

Bit0 **LOADEN**: PWM 重装使能（重装周期寄存器）

0: 关闭 PWM 模块重装

1: 打开 PWM 模块重装

#### 6.3.3.2 PWM0 控制寄存器 PWM0C

| 地址 | 名称 | B7 | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|----|----|----|----|----|----|----|----|----|----|
|----|----|----|----|----|----|----|----|----|----|



|           |       |        |        |   |   |        |   |        |        |
|-----------|-------|--------|--------|---|---|--------|---|--------|--------|
| 112H(r/w) | PWM0C | CK0[3] | CK0[2] | - | - | PWM0S1 | - | CK0[1] | CK0[0] |
|-----------|-------|--------|--------|---|---|--------|---|--------|--------|

Bit3 **PWM0S1**: PWM0 输出取反位

0: PWM0 不取反, 即**高**有效

1: PWM0 取反, 即**低**有效

Bit7/6/1/0 **CK0[3:0]**: PWMX0 时钟源选择位

| CK0[2:0] | CK0[3]=0 | CK0[3]=1 |
|----------|----------|----------|
| 111      | Fcpu/2   | Fosc/1   |
| 110      | Fcpu/4   | Fosc/2   |
| 101      | Fcpu/8   | Fosc/4   |
| 100      | Fcpu/16  | Fosc/8   |
| 011      | Fcpu/32  | Fosc/16  |
| 010      | Fcpu/64  | Fosc/32  |
| 001      | Fcpu/128 | Fosc/64  |
| 000      | Fcpu/256 | Fosc/128 |

### 6.3.3.3 PWM0 周期寄存器 PWM0PL

| 地址        | 名称     | B7          | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|-----------|--------|-------------|----|----|----|----|----|----|----|
| 115H(r/w) | PWM0PL | PWM0PL[7:0] |    |    |    |    |    |    |    |

PWMX0 周期=[**0XFF-PWM0PL**]\*PWM0 工作时钟源周期。

注: 修改 PWMX0 周期寄存器, 须先修改高位后修改低位, 且修改都在下一个周期才有效。

### 6.3.3.4 PWM0 占空比寄存器 PWM0DL

| 地址        | 名称     | B7          | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|-----------|--------|-------------|----|----|----|----|----|----|----|
| 117H(r/w) | PWM0DL | PWM0DL[7:0] |    |    |    |    |    |    |    |

PWM0 占空比=[**PWM0DL-PWM0PL**]\*PWM0 工作时钟源周期

注: 定时器计数到 FF 溢出后重装 PWM0PL 的值, 计数到 PWM0DL 时 PWM0 翻转(溢出到翻转这段时间为占空比), 计数到 FF 溢出再翻转。

### 6.3.3.5 PWM0 计数器/定时器时间寄存器 PWM0TL

| 地址        | 名称     | B7          | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|-----------|--------|-------------|----|----|----|----|----|----|----|
| 113H(r/w) | PWM0TL | PWM0TL[7:0] |    |    |    |    |    |    |    |

关闭 PWM 使能, PWM0 模块也可以做定时器 (TP0), 有自动装载功能, 配置 LOADEN 位=1, 溢出重装 PWM 周期值 PWM0PL。配置 LOADEN 位=0, 溢出从 0 开始定时, 写 PWM0TL 可更改定时器开始定时值。

对 PWM0TL 赋值前, 需先关闭定时器使能, 赋完值再打开使能, 示例如下。

BCR PWM0EN,7

MOVIA 05AH

MOVAR PWM0TL

BSR PWM0EN,7

### 6.3.3.6 PWM0 输出端口选择寄存器

| 地址 | 名称 | B7 | B6 | B5 | B4 | B3 | B2 | B1 | B0 |
|----|----|----|----|----|----|----|----|----|----|
|----|----|----|----|----|----|----|----|----|----|



|           |          |   |   |   |   |   |        |        |        |
|-----------|----------|---|---|---|---|---|--------|--------|--------|
| 11BH(r/w) | PWMPSCON | - | - | - | - | - | PWMPS2 | PWMPS1 | PWMPS0 |
|-----------|----------|---|---|---|---|---|--------|--------|--------|

Bit2~0 **PWMPS[2:0]**: PWM0 输出端口选择

000: PB0 输出 PWM0

001: PB1 输出 PWM0

010: PB2 输出 PWM0

011: PB3 输出 PWM0

100: PB4 输出 PWM0

101: PB5 输出 PWM0

其他: 无输出

### 6.3.3.7 PWM 示例程序及示意图

```

MOV      A,#003H
MOV      PWM0EN,A      ;PWM0 使能
CLR      PWMPSCON      ;默认 PB0 输出 PWM0
MOVIA    00H
MOVAR    PWM0PL         ;256 周期,FF
MOVIA    0C0H
MOVAR    PWM0DL         ;PWM0 3/4 高电平占空比
BSR      PWM0EN,7      ;定时器总使能

```

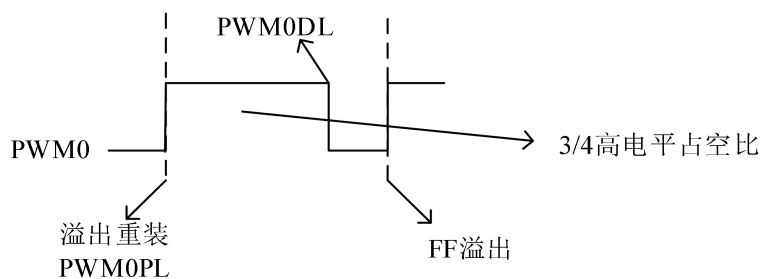


图 6.4.2 PWM 示意图





## 6.4 端口比较器

### 6.4.1 相关寄存器

#### 6.4.1.1 CMPCON(比较器控制寄存器)

| 地址        | 名称     | B7    | B6    | B5    | B4    | B3    | B2    | B1    | B0 |
|-----------|--------|-------|-------|-------|-------|-------|-------|-------|----|
| 19EH(r/w) | CMPCON | CMPEN | CMPIF | FTCKS | CODEB | CPEN+ | CVEN+ | COPOL | -  |

Bit7      **CMPEN**: CMP 使能位

1: 使能

0: 禁止

Bit6      **COMIF**: 比较器转换标志

1: 比较输出 1

0: 比较输出 0

Bit5      **FTCKS**: 输出使能滤波时钟选择

1: 低速时钟 (32Khz)

0: 系统时钟

Bit4      **CODEB**: 输出滤波

1: 使能, 3 个时钟延迟

0: 禁止

Bit3      **CPEN+**: 比较器+端

1: 使能, 接 PB0 端口

0: 禁止

Bit2      **CVEN+**: 比较器+端

1: 使能, 接内部基准 0.97v (0.94~0.99v)

0: 禁止

Bit1      **COPOL**: 比较器输出极性选择

1: 取反

0: 不取反

**注:**

若比较器输出极性不取反, 则正端 > 负端, 比较器输出 1, 中断使能可进中断; 正端 < 负端, 则比较器输出 0, 不进中断。

若比较器输出极性取反, 则反之, 正端 < 负端, 比较器输出 1, 中断使能可进中断; 正端 > 负端, 比较器输出 0, 不进中断。

比较器正端 PB0/0.97V/0.1V 选择优先级如下: 0.97V > PB0 > 0.1V。即同时使能情况下, 正端选择为 0.97V。



## 6.4.1.2 CMPM(比较器负端输入选择寄存器)

| 地址        | 名称   | B7     | B6     | B5     | B4     | B3   | B2   | B1   | B0   |
|-----------|------|--------|--------|--------|--------|------|------|------|------|
| 19FH(r/w) | CMPM | CV1EN+ | CPINS1 | CPINS0 | XRVSEL | VRS3 | VRS2 | VRS1 | VRS0 |

Bit7 **CV1EN+**: 比较器+端

1: 使能, 接内部基准 0.1v

0: 禁止

Bit6~5 **CPINS[1:0]**: 比较器负端输入选择

00 : VDD

01 : PB4

10 : disable

11 : PB1

Bit4 **XRVSEL**: 比较电压点档位 (下表)

Bit3~0 **VRS[3:0]**: 比较电压点 (下表)

表 6.1 是选择正端比较电压为内部基准 0.97V 时各个档位的负端的比较电压:

表 6.1

| 负端电压档位选择 | 比较的电压点 (V) |          |
|----------|------------|----------|
| VRS<3:0> | XRVSEL=0   | XRVSEL=1 |
| 0000     | 0.97       | 0.97     |
| 0001     | 4.15       | 3.45     |
| 0010     | 3.90       | 3.25     |
| 0011     | 3.70       | 3.05     |
| 0100     | 3.50       | 2.90     |
| 0101     | 3.35       | 2.75     |
| 0110     | 3.20       | 2.65     |
| 0111     | 3.05       | 2.55     |
| 1000     | 2.90       | 2.45     |
| 1001     | 2.70       | 2.25     |
| 1010     | 2.35       | 1.95     |
| 1011     | 2.05       | 1.70     |
| 1100     | 1.85       | 1.55     |
| 1101     | 1.55       | 1.25     |
| 1110     | 1.35       | 1.10     |
| 1111     | 1.15       | 0.97     |

表 6.2 是选择正端比较电压为内部基准 0.1V 时各个档位的负端的比较电压:

表 6.2

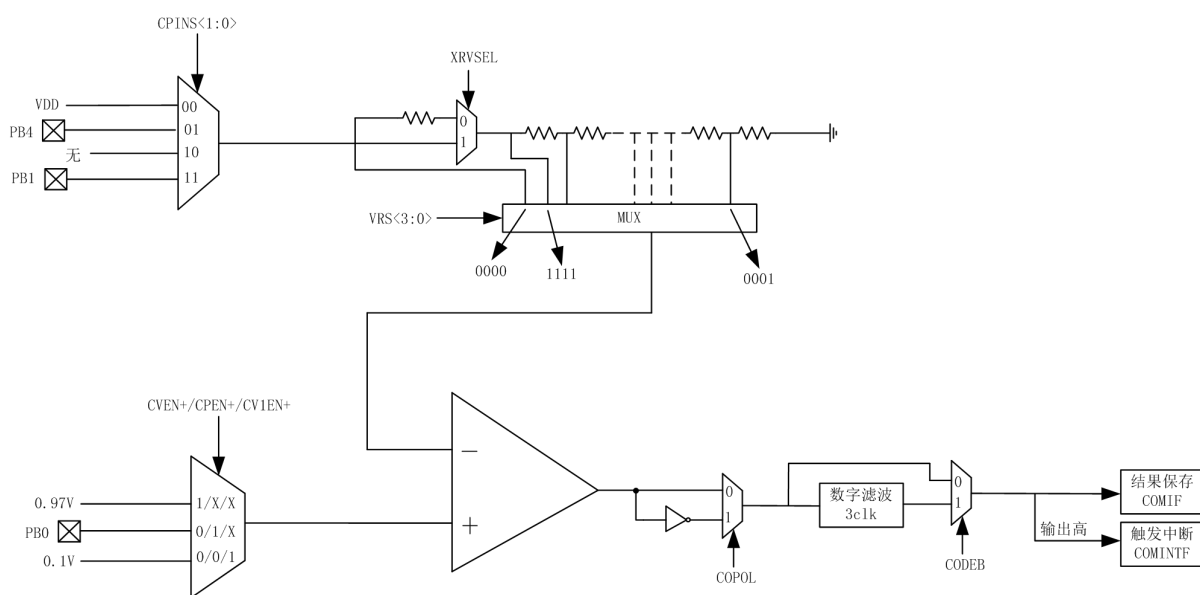
| 负端电压档位选择 | 比较的电压点 (V) |          |
|----------|------------|----------|
| VRS<3:0> | XRVSEL=0   | XRVSEL=1 |
| 0000     | 0.105      | 0.105    |



|      |       |       |
|------|-------|-------|
| 0001 | 0.455 | 0.375 |
| 0010 | 0.425 | 0.355 |
| 0011 | 0.400 | 0.335 |
| 0100 | 0.385 | 0.320 |
| 0101 | 0.360 | 0.305 |
| 0110 | 0.350 | 0.290 |
| 0111 | 0.335 | 0.275 |
| 1000 | 0.320 | 0.265 |
| 1001 | 0.295 | 0.245 |
| 1010 | 0.255 | 0.215 |
| 1011 | 0.225 | 0.185 |
| 1100 | 0.200 | 0.170 |
| 1101 | 0.170 | 0.140 |
| 1110 | 0.145 | 0.120 |
| 1111 | 0.125 | 0.105 |

## 6.4.2 比较器应用示意图

### 6.4.2.1 比较器原理图



### 6.4.2.2 LVD 应用原理图

如下图所示，比较器负端选择 VDD，正端选择 0.97V，可通过表 6.1 选择比较电压点作为低压检测点，小于表中值则比较器输出 1（比较器输出极性不取反），即 VDD 小于表中值，可用于低压检测应用中。



注：负端选择 VDD，且正端选择 0.97V，则 VDD 电压不建议低于 2.7V。VDD 低于 2.7v 对应实际 LVD 电压见表 6.3。VDD 低于 2.35V 禁止使用。

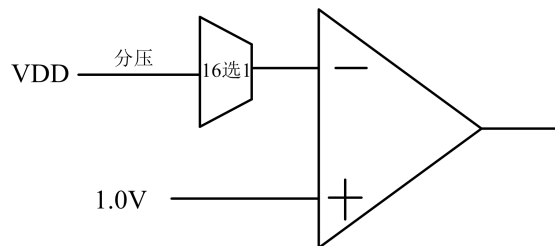


表 6.3 VDD 低于 2.7v 对应实际 LVD 电压表 (V)

| 比较电压点档位 | 实际 LVD 电压点 |
|---------|------------|
| 2.70    | 2.65       |
| 2.65    | 2.60       |
| 2.55    | 2.50       |
| 2.45    | 2.35       |

例如：CVEN+=1，正端选择 0.97V；CPIINS<1:0>=00，负端选择 VDD；VRS<3:0>=1000，负端选择档位 8，XRVSEL=0，COPOL=0，则 VDD 小于 2.9V，比较器输出 1，VDD 大于 2.9V，比较器输出 0。



## 6.5 I/O 口

PORTB 是双向三态输入/输出端口。PORTB 为 6 脚 I/O 口。

所有的 I/O 引脚都有一个直接控制寄存器 (TRISB)，用于配置端口的输入输出状态。

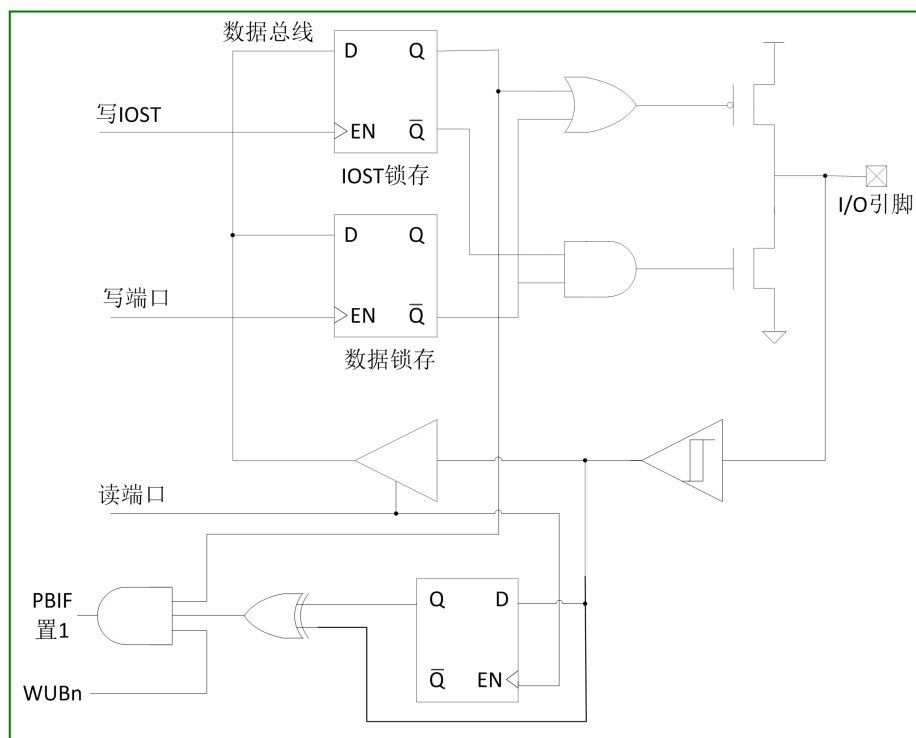
IOB 输入状态变化能够唤醒芯片，通过 WUCON 寄存器配置相应的引脚的唤醒功能。

IOB 有相应的上、下拉控制位来设置使能内部上、下拉，如果设置为输出模式，内部上、下拉功能会自动关闭。

IOB<5:0>有相应的漏极开路控制位(ODCON 寄存器)，当这些引脚被设置为输出模式时，可通过 ODCON 寄存器来使能漏极开路输出。

IOB<5:0> 有输入改变中断/唤醒功能。它的每个管脚是否具有该功能通过取决于 WUCON 寄存器的相应位。

I/O 口引脚框图如下:



图中未显示上拉/下拉/开漏



## 6.6 WDT

看门狗定时器（WDT）是一个运行在片内的 RC 振荡器，它不需要任何的外接元件。睡眠模式 WDT 仍将正常工作。在正常运行或睡眠模式下，WDT 溢出将导致器件复位， $\overline{TO}$  将被清 0。有一个器件配置位 WDTE 是控制看门狗定时器（WDT）的使能/关闭。

看门狗溢出时间约为 288ms，512ms，766ms 或者 1024ms。这个时间可通过上位机设置。

CLRWDI 指令用来清 WDT，如果 WDT 使能，那么该指令可以防止看门狗溢出而使芯片复位。

SLEEP 指令将复位 WDT。

寄存器的 WDTE 位与上位机看门狗使能逻辑与关系，只有当两者同时 enable，WDT 才使能。



## 6.7 中断

HS16P1880 有 6 种中断方式：

- 1、INT/INT1 管脚的外部中断
- 2、TP0 溢出中断
- 3、PORTB 输入状态改变中断
- 4、TC0 溢出中断
- 5、COMP 比较中断

INTFLAG 为中断标志寄存器。全局中断使能位 GIE (INTEN<7>)，置位时可以使能所有未被屏蔽的中断，清零时将关闭所有中断。

中断发生时 GIE 位（在中断发生前 GIE 位和该中断相关的中断屏蔽位置 1）被硬件清零从而禁止进一步中断，同时下条指令跳到 004h 后开始执行。中断标志位在 GIE 重新置 1 的前由软件清零以防止重复中断。

执行 RETFIE 指令将退出中断，并且会使 GIE 重新置位

一个中断标志位（PBIF 除外的）会被它的中断事件置 1，而不管与它相关的中断使能位是否启用。读 INTFLAG 寄存器将返回 INTFLAG 和 INTEN 与的结果。

### 6.7.1 外部中断

外部中断 INT 管脚上升沿还是下降沿触发由 INTEDG 位 (OPTIONR<6>)决定），当一个有效的跳变发生时标志位 INTIF 置 1,若 INTIE 位(INTEN<2>)清零，该中断被屏蔽。

外部中断 INT1 管脚上升沿还是下降沿触发由 INT1EDG 位 (OPTIONR<7>)决定），当一个有效的跳变发生时标志位 INT1IF 置 1,若 INT1IE 位(INTEN<5>)清零，该中断被屏蔽。

如果在睡眠之前 INTIE/INT1IE 位已被置 1，INT/INT1 中断可以将系统从睡眠唤醒。如果在 GIE 位已被置 1，机器唤醒以后会执行中断服务程序，否则会运行睡眠以后的下一条指令。

### 6.7.2 TP0 溢出中断

TP0 发生溢出时 TP0IF 标志位置 1 (INTFLAG<4>)。禁止 PWM0 时，可 8 位溢出。若 TP0IE 位 (INTEN<4>)清零，该中断被屏蔽。

### 6.7.3 PORTB 输入改变中断

IOB<7:0>输入改变中断触发时，PBIF 标志位置 1 (INTFLAG<1>)。若 PBIE 位(INTEN<1>)清零，该中断被屏蔽。

在输入改变中断发生之前，必须读取 portB 信息。与 PortB 的管脚相对应的 WUBn 位 (WUCON<7:0>) 清零或设置为输出或 IOB0 脚设置为外部中断输入脚 INT 时，将不具备该功能。

如果在睡眠之前 PBIE 位已被置 1，PORTB 输入脚改变中断也可以作为睡眠唤醒条件。在睡眠之前 GIE 位已被置 1，MCU 唤醒以后会执行中断服务程序，否则会运行睡眠以后的下一条指令。



## 6.7.4 TC0 中断

TC0 发生溢出时 TC0IF 标志位置 1 (INTFLAG<3>)。若 TC0IE 位(INTEN<3>)清零, 该中断被屏蔽。

## 6.7.5 端口比较器中断

端口比较器输出为 1, 则中断标志位 COMINTF 置 1, 若中断使能, 则进入中断。若 COMINTEN 位(INTEN1<1>)清零, 该中断被屏蔽。





## 6.8 SLEEP(睡眠模式)

执行 SLEEP 指令进入睡眠模式。 $\overline{PD}$ 被清,  $\overline{TO}$ 被置位, 看门狗定时器也被清 0 但仍然保持运行状态, 外部时钟关闭; 所有 I/O 引脚保持睡眠前的状态。

### 6.8.1 睡眠唤醒

以下事件的发生将会将芯片从睡眠模式唤醒:

- 1、INT/INT1 管脚中断, 或者 PORTB 输入状态改变 (需使能中断)
- 2、TC0 溢出 (TC0 选择低速时钟, 需使能中断)
- 3、COMP 唤醒

看门狗溢出能使机器复位。上电复位或者执行 SLEEP 指令时/ $\overline{PD}$  位置 1, 看门狗溢出复位时/ $\overline{TO}$  位清零用于。

机器要想通过中断唤醒, 该中断使能位必须置 1, 不管 GIE 是否置 1。当 GIE 位被清零, 机器唤醒以后执行 SLEEP 指令以后的指令; 当 GIE 位被置 1, 机器唤醒以后跳转到中断复位地址 004H。

机器唤醒延迟时间为  $128/F_{OSC}$ 。



## 6.9 绿色模式

将 OSCM.5(GREENEN)置 1 则进入绿色模式。

### 6.9.1 绿色唤醒

以下事件的发生将会将芯片从绿色模式唤醒：

- 1、INT/INT1 管脚中断，或者 PORTB 输入状态改变（需使能中断）
- 2、TC0 溢出（TC0 时钟选高低速皆可，但高速必须选择 Fosc，需使能中断）
- 3、COMP 唤醒
- 4、TP0 溢出唤醒（需选择 Fosc）

机器要想通过中断唤醒，该中断使能位必须置 1，不管 GIE 是否置 1。当 GIE 位被清零，机器唤醒以后执行 GREENEN 置 1 以后的指令；当 GIE 位被置 1，机器唤醒以后跳转到中断地址 004H，无唤醒延迟时间。



## 6.10 复位 RESET

以下事件发生将导致 HS16P1880 复位：

- 1、上电复位（POR）
- 2、欠压复位（BOR）
- 3、WDT 溢出复位

一些寄存器在一些复位条件下没有影响，在上电和其他一些复位情况下它们的状态是未知或者未改变的。在上电复位，看门狗 WDT 溢出复位后大多数寄存器会回到复位状态。

当 Vdd 低于某一固定值时，将会使芯片复位，这样能保证芯片只能在正常电压范围内工作。欠压复位（BOR）复位作为应用主要用在 AC 或重载交换的应用上。

注：BOR 复位点可通过上位机软件选择，档位可选择 disable（1.55v）、1.8v、2.0v、2.2v、2.4v、2.6v、3.6v。

### 6.10.1 上电延时定时器 PWRT

任何一种情况复位后，上电延时定时器提供一个 16/4/256/64ms 的延时时间（该延时时间由上位机设置）。此间芯片将维持在复位状态。这段时间会由于电压、温度、工艺的不同而有所不同。

表 6.1 PWRT 时间

| 振荡类型 | 上电复位、欠压复位     | WDT 溢出复位                 |
|------|---------------|--------------------------|
| IRC  | 16/4/256/64ms | $16+(16/F_{osc})*8\mu s$ |

### 6.10.2 复位顺序

检测到 POR，BOR 或 WDT 溢出信号后，按以下顺序复位

- 1、复位锁存器置位，清 PWRT 和 OST；
- 2、POR，BOR 或者 WDT 溢出复位脉冲结束后，PWRT 开始计数；
- 3、PWRT 溢出后，OST 开始计数
- 4、OST 结束后，清复位锁存器，复位结束。

POR，BOR 复位延迟时间为 16/4/256/64ms；WDT 溢出复位延迟时间为  $16+(16/F_{osc})*8\mu s$ 。

如系统时钟选择 16Mhz，则 WDT 溢出复位时间为 24us。

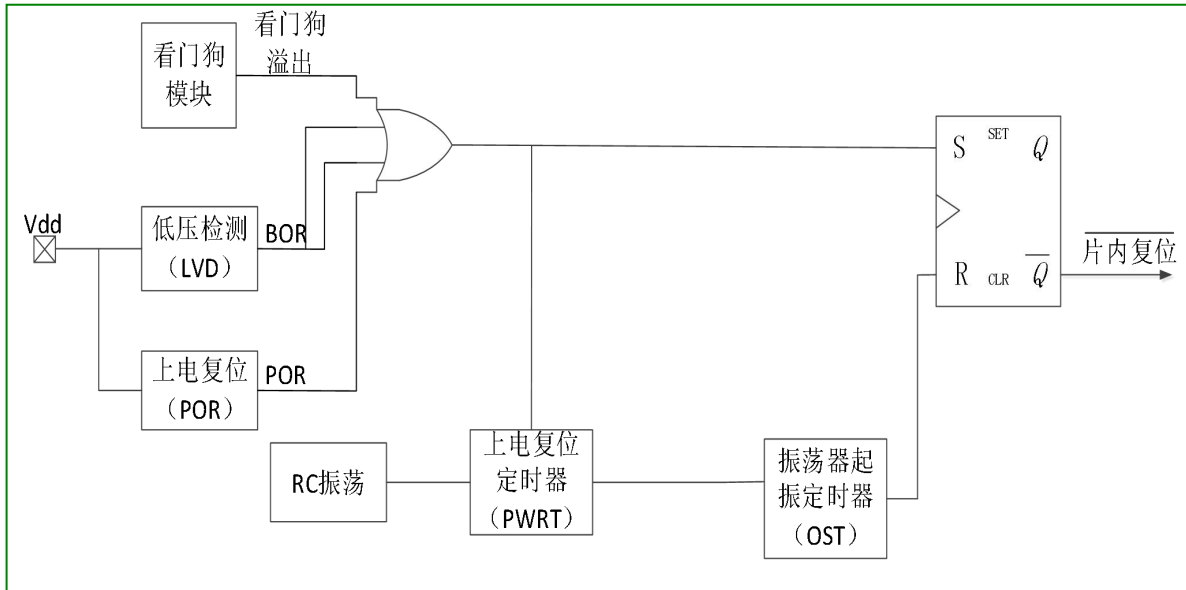


图 6.5 复位电路简图

表 6.2 寄存器复位状态

| BANK0    | 地址  | POR 或 BOR | WDT 复位    |
|----------|-----|-----------|-----------|
| INDF     | 00h | xxxx xxxx | uuuu uuuu |
| PCL      | 02h | 0000 0000 | 0000 0000 |
| STATUS   | 03h | 0001 1xxx | 000# #uuu |
| FSR      | 04h | 0000 0000 | uuuu uuuu |
| PORTB    | 06h | 11xx xxxx | 11uu uuuu |
| PCLATH   | 0Ah | 0000 0000 | 0000 0000 |
| INTEN    | 0Bh | 0000 0000 | 0000 0000 |
| INTFLAG  | 0Ch | 0000 0000 | 0000 0000 |
| INTFLAG1 | 0Dh | 0000 0000 | 0000 0000 |
| PDCON    | 0Eh | 1111 1111 | 1111 1111 |
| ODCON    | 0Fh | 0000 0000 | 0000 0000 |
| PHCON    | 10h | 1111 1111 | 1111 1111 |
| TC0L     | 11h | 00000000  | 00000000  |
| TC0M     | 12h | 00000000  | 00000000  |
| BANK1    | 地址  | POR 或 BOR | WDT 复位    |
| OPTIONR  | 81h | 0011 1111 | 0011 1111 |
| TRISB    | 86h | 1111 1111 | 1111 1111 |
| INTEN1   | 8Dh | 0000 0000 | 0000 0000 |
| PCON     | 8Eh | 1011 1111 | 1011 1111 |



|              |           |                  |               |
|--------------|-----------|------------------|---------------|
| WUCON        | 8Fh       | 0000 0000        | 0000 0000     |
| PDOCN1       | 93h       | 1111 1111        | 1111 1111     |
| OSCM         | 94h       | 1000 0000        | 1000 0000     |
| <b>BANK2</b> | <b>地址</b> | <b>POR 或 BOR</b> | <b>WDT 复位</b> |
| PWM0EN       | 111h      | 0000 0000        | 0000 0000     |
| PWM0C        | 112h      | 0000 0000        | 0000 0000     |
| PWM0TL       | 113h      | 0000 0000        | 0000 0000     |
| PWM0PL       | 115h      | 0000 0000        | 0000 0000     |
| PWM0DL       | 117h      | 0000 0000        | 0000 0000     |
| PWMPSCON     | 11Bh      | 0000 0000        | 0000 0000     |
| <b>BANK3</b> | <b>地址</b> | <b>POR 或 BOR</b> | <b>WDT 复位</b> |
| CMPCON       | 19Eh      | 0000 0000        | 0000 0000     |
| CMPM         | 19Fh      | 0000 0000        | 0000 0000     |

说明：u = 未改变；x = 未知；- = 未使用；# = 参考下表

表 6.3 影响  $\overline{TO}/\overline{PD}$  的事件

| 事件           | $\overline{TO}$ | $\overline{PD}$ |
|--------------|-----------------|-----------------|
| 上电           | 1               | 1               |
| WDT 溢出       | 0               | u               |
| 执行 SLEEP 指令  | 1               | 0               |
| 执行 CLRWDT 指令 | 1               | 1               |

说明：u = 未改变



## 6.11 振荡配置

HS16P1880 有 2 种不同的振荡模式，通过配置选择不同的模式：

1、IHRC：内部高速电阻内部电容振荡器（16M）。

2、ILRC：内部低速电阻内部电容振荡器（256KHZ），系统时钟 Fosc=64KHZ，指令时钟 Flcpu=32KHZ。

◆Fosc：系统高速时钟频率，固定 16MHZ。

◆Fcpu：高速指令执行频率，由上位机时钟频率与系统分频组成。

如下图，时钟频率选择 8M，系统分频选择 4'clock，则  $F_{cpu}=8/4=2\text{MHZ}$ 。

|       |    |
|-------|----|
| 时钟频率： | 8M |
|-------|----|

|       |         |
|-------|---------|
| 系统分频： | 4'clock |
|-------|---------|

◆Fosc：系统低速时钟频率，固定 64KHZ，对应低速指令执行频率 Flcpu=32KHZ。



## 7. 指令集

| 指令格式 (汇编)    | 指令格式 (兼容 PIC) | 指令说明                                                                | 影响的状态位                         | 周期  |
|--------------|---------------|---------------------------------------------------------------------|--------------------------------|-----|
| BCR R, bit   | BCF f, b      | $R \leftarrow R \ll b$<br>$f \leftarrow f \ll b$                    | -                              | 1   |
| BSR R, bit   | BSF f, b      | $R \leftarrow R \gg b$<br>$f \leftarrow f \gg b$                    | -                              | 1   |
| BTRSC R, bit | BTFSC f, b    | 若 $R \ll b = 0$ , 则跳过下一条指令<br>若 $f \ll b = 0$ , 则跳过下一条指令            | -                              | 1+S |
| BTRSS R, bit | BTFSS f, b    | 若 $R \gg b = 1$ , 则跳过下一条指令<br>若 $f \gg b = 1$ , 则跳过下一条指令            | -                              | 1+S |
| NOP          | NOP           | 空操作指令                                                               | -                              | 1   |
| CLRWDT       | CLRWDT        | 清看门狗定时器<br>$WDT \leftarrow 00H$<br>WDT 预分频寄存器 $\leftarrow 00H$      | $\overline{TO}, \overline{PD}$ | 1   |
| SLEEP        | SLEEP         | 进入睡眠模式<br>$WDT \leftarrow 00H$<br>WDT 预分频寄存器 $\leftarrow 00H$       | $\overline{TO}, \overline{PD}$ | 1   |
| DAA          | DAW           | 加法运算后的十进制转换<br>$ACC(十进制) \leftarrow ACC(十六进制)$                      | C                              | 1   |
| DAS          |               | 减法运算后的十进制转换<br>$ACC(十进制) \leftarrow ACC(十六进制)$                      | -                              | 1   |
| RETURN       | RETURN        | 子程序返回指令, $PC \leftarrow STACK$                                      | -                              | 2   |
| RETFIE       | RETFIE        | 中断返回, GIE 置 1                                                       | -                              | 2   |
| CLRA         | CLRW          | 清 ACC, $ACC \leftarrow 00H$<br>清 W, $W \leftarrow 00H$              | Z                              | 1   |
| CLRR R       | CLRF f        | 清寄存器 R, $R \leftarrow 00H$<br>清寄存器 f, $f \leftarrow 00H$            | Z                              | 1   |
| MOVAR R      | MOVWF f       | $R \leftarrow ACC$<br>$f \leftarrow W$                              | -                              | 1   |
| MOVR R,d     | MOVF f, d     | $dest \leftarrow R$<br>$dest \leftarrow f$                          | Z                              | 1   |
| DECR R,d     | DECF f, d     | $dest \leftarrow R-1$<br>$dest \leftarrow f-1$                      | Z                              | 1   |
| DECRSZ R,d   | DECFSZ f, d   | $dest \leftarrow R-1$<br>$dest \leftarrow f-1$<br>如果结果为 0, 则跳过下一条指令 | -                              | 1+S |
| INCR R,d     | INCF f, d     | $dest \leftarrow R+1$<br>$dest \leftarrow f+1$                      | Z                              | 1   |
| INCRSZ R,d   | INCFSZ f, d   | $dest \leftarrow R+1$<br>$dest \leftarrow f+1$<br>如果结果为 0, 则跳过下一条指令 | -                              | 1+S |



|       |     |       |      |                                                                                                                      |        |   |
|-------|-----|-------|------|----------------------------------------------------------------------------------------------------------------------|--------|---|
| ADDAR | R,d | ADDWF | f, d | dest←R+ACC<br>dest←f+W                                                                                               | C,DC,Z | 1 |
| SUBAR | R,d | SUBWF | f, d | dest←R-ACC<br>dest←f-W                                                                                               | C,DC,Z | 1 |
| ADCAR | R,d | ADCWF | f, d | dest←R+ACC+C                                                                                                         | C,DC,Z | 1 |
| SBCAR | R,d | SBCWF | f, d | dest←R-ACC+C                                                                                                         | C,DC,Z | 1 |
| ANDAR | R,d | ANDWF | f, d | dest←R 与 ACC<br>dest←f 与 W                                                                                           | Z      | 1 |
| IORAR | R,d | IORWF | f, d | dest←R 或 ACC<br>dest←f 或 W                                                                                           | Z      | 1 |
| XORAR | R,d | XORWF | f, d | dest←R 异或 ACC<br>dest←f 异或 W                                                                                         | Z      | 1 |
| COMR  | R,d | COMF  | f, d | dest←R 取反<br>dest←f 取反                                                                                               | Z      | 1 |
| RLR   | R,d | RLF   | f, d | 带进位循环左移<br>dest.(b+1) ←R.b; (b=0~6)<br>dest.0←C<br>C←R.7<br>带进位循环左移<br>dest.(b+1) ←f.b; (b=0~6)<br>dest.0←C<br>C←f.7 | C      | 1 |
| RRR   | R,d | RRF   | f, d | 带进位循环右移<br>dest.b ←R. (b+1); (b=0~6)<br>dest.7←C<br>C←R.0<br>dest.b ←f. (b+1); (b=0~6)<br>dest.7←C<br>C←f.0          | C      | 1 |
| SWAPR | R,d | SWAPF | f, d | R<3:0>→dest <7:4><br>R<7:4>→dest <3:0><br>f<3:0>→dest <7:4><br>f<7:4>→dest <3:0>                                     | -      | 1 |
| MOVIA | I   | MOVLW | k    | ACC ←I<br>W ←k                                                                                                       | -      | 1 |
| ADDIA | I   | ADDLW | k    | ACC ←I+ACC<br>W ←k+W                                                                                                 | C,DC,Z | 1 |
| SUBIA | I   | SUBLW | k    | ACC ←I-ACC<br>W ←k-W                                                                                                 | C,DC,Z | 1 |
| ANDIA | I   | ANDLW | k    | ACC ←I 与 ACC<br>W ←k 与 W                                                                                             | Z      | 1 |
| IORIA | I   | IORLW | k    | ACC ←I 或 ACC<br>W ←k 或 W                                                                                             | Z      | 1 |





|       |   |       |   |                                                                                                                                          |   |   |
|-------|---|-------|---|------------------------------------------------------------------------------------------------------------------------------------------|---|---|
| XORIA | I | XORLW | k | ACC $\leftarrow$ I 异或 ACC<br>W $\leftarrow$ k 异或 W                                                                                       | Z | 1 |
|       |   |       |   | 子程序返回，同时把立即数 I 赋给累加器<br>ACC $\leftarrow$ I<br>PC $\leftarrow$ Stack<br>子程序返回，同时把立即数 k 赋给累加器<br>W $\leftarrow$ k<br>PC $\leftarrow$ Stack |   |   |
| RETIA | I | RETLW | k |                                                                                                                                          | - | 2 |
|       |   |       |   | 子程序调用<br>Stack $\leftarrow$ PC+1<br>PC $\leftarrow$ I<br>Stack $\leftarrow$ PC+1<br>PC $\leftarrow$ k                                    |   |   |
| CALL  | I | CALL  | k |                                                                                                                                          | - | 2 |
|       |   |       |   | 跳转指令<br>PC $\leftarrow$ I<br>PC $\leftarrow$ k                                                                                           |   |   |
| GOTO  | I | GOTO  | k |                                                                                                                                          | - | 2 |

注 1. bit: 寄存器的位地址 (0~7)

2. R: 汇编指令寄存器 R

3. I: 汇编指令立即数

4. ACC: 汇编指令累加器

5. F: PIC 指令寄存器 f

6. k: PIC 指令立即数

7. W: PIC 指令累加器

8. d: 目标寄存器选择 (指定操作结果存放位置)

0 : 将结果存放入 ACC (汇编) /W (PIC) ;

1 : 将结果存放入 R (汇编) /f (PIC) ;

9. dest: 目标寄存器

10. 如果判断条件为真, S=1, 否则, S=0;



## 8. 电气特性

### 8.1 绝对最大额定值

电源电压：0V~5.5V

输入电压：VSS-0.3V~VDD+0.3V

存储温度：-50℃~125℃

工作温度：-30℃~85℃

用户在使用中达到或超过“最大额定值”中所列参数有可能会造成芯片永久性损坏。本规格仅采用芯片在该条件内测试完成，如超过本规范部分不做保证。芯片长期处于绝对最大额定值条件下，可能会影响器件的可靠性。

### 8.2 操作条件

DC 供电电压：+2.0V~5.5V

### 8.3 直流特性

| 符号                | 描述              | 条件                     | 最小      | 典型   | 最大      | 单位  |
|-------------------|-----------------|------------------------|---------|------|---------|-----|
| F <sub>IHC</sub>  | IHRC            | Vdd=2.0~5.5V, -35~130℃ | (-3%)   | 16   | (+3%)   | MHz |
|                   |                 | Vdd=3~5.5V, -35~105℃   | (-2.5%) | 16   | (+2.5%) |     |
|                   |                 | Vdd=2.0~5.5V, -20~80℃  | (-2.5%) | 16   | (+1.5%) |     |
|                   |                 | Vdd=3~5.5V, -20~80℃    | (-2%)   | 16   | (+1.5%) |     |
| F <sub>ILRC</sub> | ILRC            | Vdd=2.0~6V, -35~130℃   | (-20%)  | 32   | (+20%)  | KHz |
|                   |                 | Vdd=2.0~6V, -20~80℃    | (-7%)   | 32   | (+7%)   |     |
| V <sub>IH</sub>   | 输入高电压<br>(开施密特) | I/O 端口, Vdd=5V         |         | 2.6  |         | V   |
|                   |                 | I/O 端口, Vdd=3V         |         | 1.6  |         |     |
| V <sub>IL</sub>   | 输入低电压<br>(开施密特) | I/O 端口, Vdd=5V         |         | 1.4  |         | V   |
|                   |                 | I/O 端口, Vdd=3V         |         | 0.9  |         |     |
| V <sub>IH</sub>   | 输入高电压<br>(关施密特) | I/O 端口, Vdd=5V         |         | 2    |         | V   |
|                   |                 | I/O 端口, Vdd=3V         |         | 1.35 |         |     |
| V <sub>IL</sub>   | 输入低电压<br>(关施密特) | I/O 端口, Vdd=5V         |         | 1.8  |         | V   |
|                   |                 | I/O 端口, Vdd=3V         |         | 1.25 |         |     |
| I <sub>OH</sub>   | 端口输出强 1 驱动      | Vdd=5V                 |         | 22   |         | mA  |



|                 |                                |                              |  |      |  |    |
|-----------------|--------------------------------|------------------------------|--|------|--|----|
|                 | 电流 (0.8VDD, 不包括 PB3)           | Vdd=3V                       |  | 9    |  |    |
| I <sub>OL</sub> | 端口输出强 0 驱动电流 (0.2VDD)          | Vdd=5V                       |  | 45   |  |    |
|                 |                                | Vdd=3V                       |  | 20   |  |    |
| I <sub>OH</sub> | 端口输出强 1 驱动电流 (0.9VDD, 不包括 PB3) | Vdd=5V                       |  | 10   |  |    |
|                 |                                | Vdd=3V                       |  | 4.5  |  |    |
| I <sub>OH</sub> | PB3 输出弱 1 驱动电流 (0.9VDD)        | Vdd=5V                       |  | 1    |  |    |
|                 |                                | Vdd=3V                       |  | 0.5  |  |    |
| I <sub>OL</sub> | 端口输出强 0 驱动电流 (0.1VDD)          | Vdd=5V                       |  | 26   |  |    |
|                 |                                | Vdd=3V                       |  | 12   |  |    |
| I <sub>SB</sub> | 睡眠模式电流                         | 睡眠模式, Vdd=5V, 关低速            |  | 0.7  |  |    |
|                 |                                | 睡眠模式, Vdd=3V, 关低速            |  | 0.25 |  |    |
|                 |                                | 睡眠模式, Vdd=5V, 不关低速           |  | 3.5  |  |    |
|                 |                                | 睡眠模式, Vdd=3V, 不关低速           |  | 1.4  |  | μA |
| I <sub>LV</sub> | 绿色模式电流                         | 绿色模式, 不关高速, Vdd=5V           |  | 0.26 |  |    |
|                 |                                | 绿色模式, 不关高速, Vdd=3V           |  | 0.2  |  | mA |
| I <sub>CC</sub> | 工作电流                           | 内部高速模式, 8M/2 分频, Vdd=5V      |  | 1.45 |  |    |
|                 |                                | 内部高速模式, 8M/2 分频, Vdd=3V      |  | 0.6  |  |    |
|                 |                                | 内部高速模式, 8M/4 分频, Vdd=5V      |  | 1.2  |  |    |
|                 |                                | 内部高速模式, 8M/4 分频, Vdd=3V      |  | 0.5  |  |    |
|                 |                                | 内部高速模式, 8M/8 分频, 低功耗, Vdd=5V |  | 0.55 |  |    |
|                 |                                | 内部高速模式, 8M/8 分频, 低功耗, Vdd=3V |  | 0.34 |  |    |
|                 |                                | 内部高速模式, 1M/2 分频, 低功耗, Vdd=5V |  | 0.37 |  |    |
|                 |                                | 内部高速模式, 1M/2 分频, 低功耗, Vdd=3V |  | 0.24 |  |    |
|                 |                                | 内部高速模式, 1M/4 分频, 低功耗, Vdd=5V |  | 0.30 |  |    |
|                 |                                | 内部高速模式, 1M/4 分频, 低功耗, Vdd=3V |  | 0.21 |  |    |
|                 |                                | 内部低速模式, 关闭高速, Vdd=5V         |  | 12   |  |    |
|                 |                                | 内部低速模式, 关闭高速, Vdd=3V         |  | 5    |  | uA |



|     |        |             |        |      |        |    |
|-----|--------|-------------|--------|------|--------|----|
| R   | 端口上拉电阻 | Vdd=3~5V    |        | 90   |        | KΩ |
|     | 端口下拉电阻 | Vdd=3~5V    |        | 90   |        |    |
| BOR | 掉电复位电压 | LVR=disable | (-0.1) | 1.65 | (+0.1) | V  |
|     |        | LVR=1.65v   | (-0.1) | 1.75 | (+0.1) |    |
|     |        | LVR=1.8v    | (-0.1) | 1.9  | (+0.1) |    |
|     |        | LVR=2.0v    | (-0.1) | 2.1  | (+0.1) |    |
|     |        | LVR=2.2v    | (-0.1) | 2.3  | (+0.1) |    |
|     |        | LVR=2.4v    | (-0.1) | 2.5  | (+0.1) |    |
|     |        | LVR=3.0v    | (-0.1) | 3.1  | (+0.1) |    |

注：如无特殊说明，以上测试数据条件为 VDD=5V、常温 25℃。



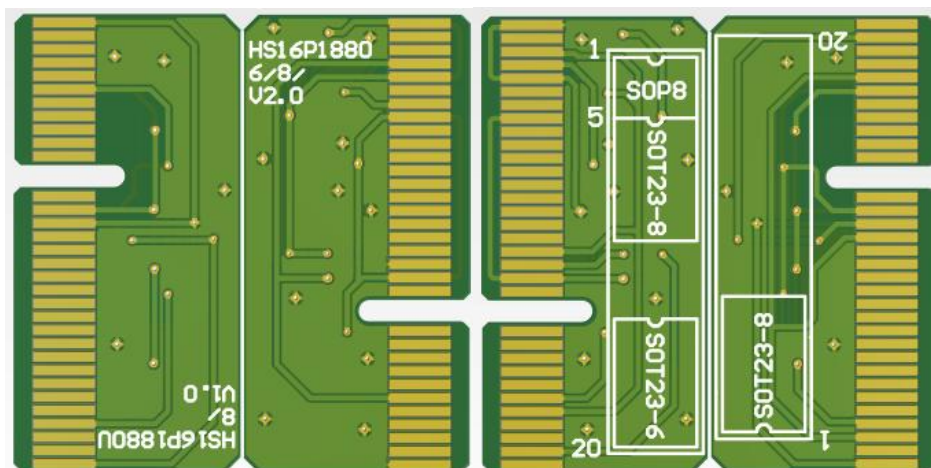
## 9. 开发工具

### 9.1 OTP 烧录器

◆ HS-Writer: 支持 HS16P 系列 MCU 大批量的脱机烧录。



◆ 转接卡



### 9.2 编译器

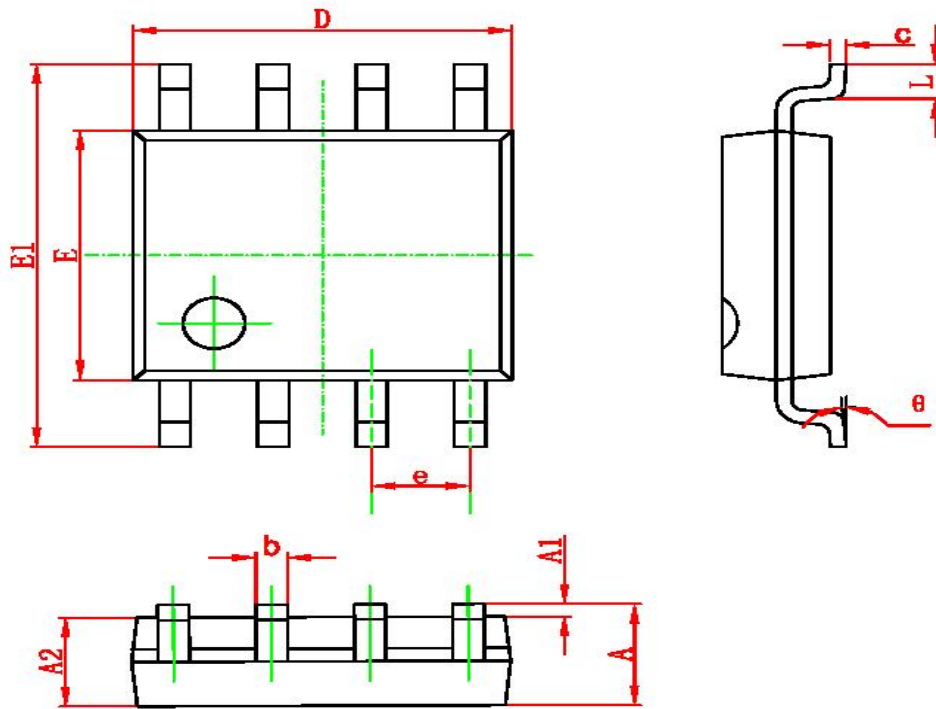
◆ HSIDE: IDE-V2.1.6 及以上版本（支持汇编/C 语言）



## 10. 封装及尺寸

### 10.1 SOP8 封装图及尺寸

#### 10.1.1 SOP8 封装图



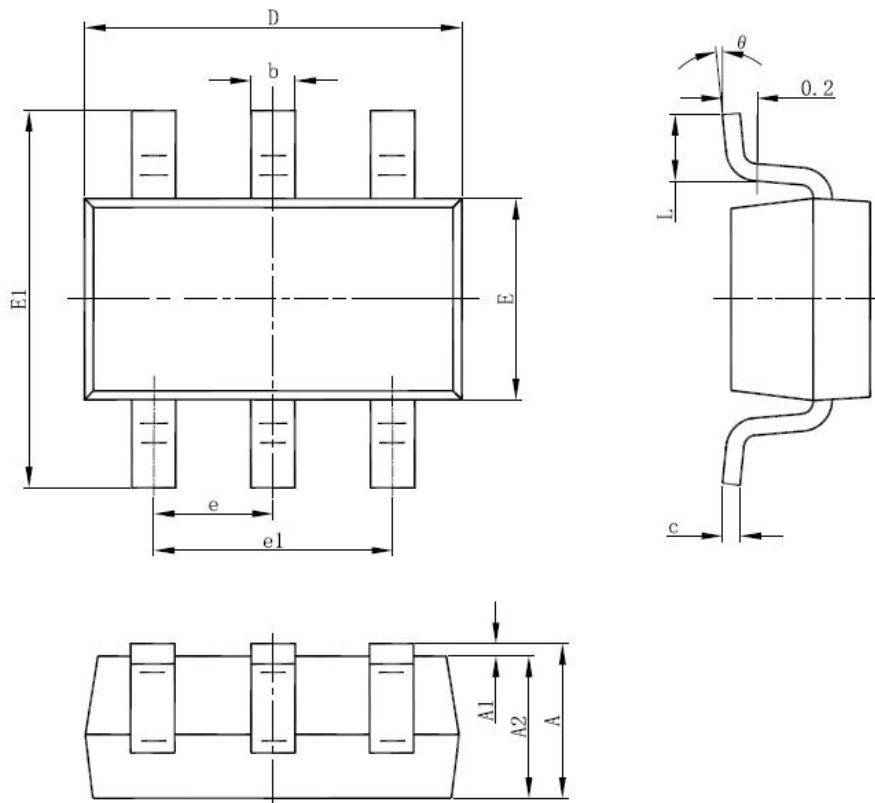
#### 10.1.2 SOP8 封装尺寸

| Symbol | Dimensions In Millimeters |       | Dimensions In Inches |       |
|--------|---------------------------|-------|----------------------|-------|
|        | Min                       | Max   | Min                  | Max   |
| A      | 1.350                     | 1.750 | 0.053                | 0.069 |
| A1     | 0.100                     | 0.250 | 0.004                | 0.010 |
| A2     | 1.350                     | 1.550 | 0.053                | 0.061 |
| b      | 0.330                     | 0.510 | 0.013                | 0.020 |
| C      | 0.170                     | 0.250 | 0.006                | 0.010 |
| D      | 4.700                     | 5.100 | 0.185                | 0.200 |
| E      | 3.800                     | 4.000 | 0.150                | 0.157 |
| E1     | 5.800                     | 6.200 | 0.228                | 0.244 |
| e      | 1.270(BSC)                |       | 0.050(BSC)           |       |
| L      | 0.400                     | 1.270 | 0.016                | 0.050 |
| H      | 0.250(TYP)                |       | 0.01(TYP)            |       |



## 10.2 SOT23-6 封装及尺寸

### 10.2.1 SOT23-6 封装图



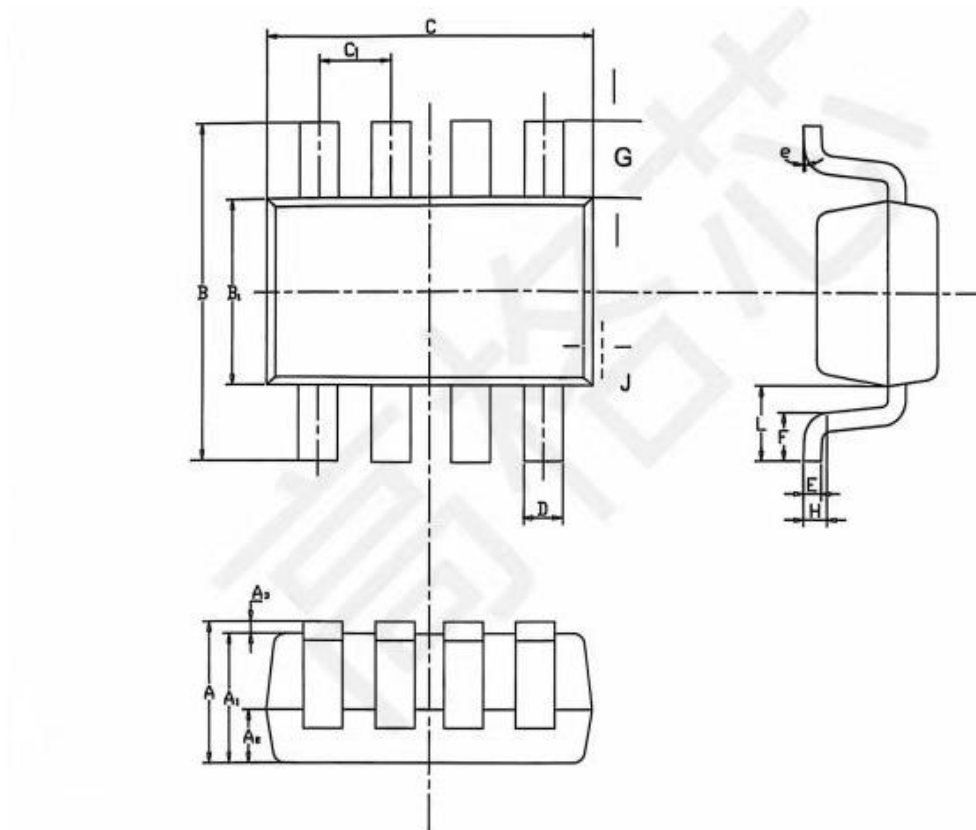
### 10.2.2 SOT23-6 封装尺寸

| Symbol   | Dimensions In Millimeters |       | Dimensions In Inches |       |
|----------|---------------------------|-------|----------------------|-------|
|          | Min                       | Max   | Min                  | Max   |
| A        | 1.050                     | 1.250 | 0.041                | 0.049 |
| A1       | 0.000                     | 0.100 | 0.000                | 0.004 |
| A2       | 1.050                     | 1.150 | 0.041                | 0.045 |
| b        | 0.300                     | 0.500 | 0.012                | 0.020 |
| c        | 0.100                     | 0.200 | 0.004                | 0.008 |
| D        | 2.820                     | 3.020 | 0.111                | 0.119 |
| E        | 1.500                     | 1.700 | 0.059                | 0.067 |
| E1       | 2.650                     | 2.950 | 0.104                | 0.116 |
| e        | 0.950(BSC)                |       | 0.037(BSC)           |       |
| e1       | 1.800                     | 2.000 | 0.071                | 0.079 |
| L        | 0.300                     | 0.600 | 0.012                | 0.024 |
| $\theta$ | 0°                        | 8°    | 0°                   | 8°    |



## 10.3 SOT23-8 封装及尺寸

### 10.3.1 SOT23-8 封装图



### 10.3.2 SOT23-8 封装尺寸

| 标注 | 尺寸 | 最小值 (mm) | 平均值 (mm) | 最大值 (mm) | 标注 | 尺寸 | 最小值 (mm) | 平均值 (mm) | 最大值 (mm) |
|----|----|----------|----------|----------|----|----|----------|----------|----------|
| A  |    | 1.05     | 1.20     | 1.25     | D  |    | 0.30     | 0.35     | 0.50     |
| A1 |    | 1.05     | 1.10     | 1.15     | E  |    | 0.08     | 0.13     | 0.18     |
| A2 |    | 0.43     | 0.45     | 0.47     | F  |    | 0.28     | 0.43     | 0.58     |
| A3 |    | 0.00     | 0.05     | 0.10     | H  |    |          | 0.20     |          |
| B  |    | 2.70     | 2.85     | 3.00     | L  |    | 0.57     | 0.64     | 0.70     |
| B1 |    | 1.50     | 1.58     | 1.70     | e  |    | 0°       | 4°       | 8°       |
| C  |    | 2.82     | 2.92     | 3.02     | G  |    | 0.60     | 0.65     | 0.70     |
| C1 |    | 0.60     | 0.63     | 0.66     | J  |    |          |          | 0.15     |





## 11. 修正记录

| 版本    | 时间         | 内容                                                                                                                                 |
|-------|------------|------------------------------------------------------------------------------------------------------------------------------------|
| V1.0  | 2024.05.16 | 初版                                                                                                                                 |
| V1.01 | 2024.07.15 | 完善                                                                                                                                 |
| V1.02 | 2024.07.19 | 增加 LVR 1.65v 选项, 增加 SOT23-6 脚位及封装                                                                                                  |
| V1.03 | 2024.08.06 | 修改比较器负端比较电压点                                                                                                                       |
| V1.04 | 2024.09.30 | 修改比较器示意图, 增加定时器 TC0/TP0 工作原理图, 增加 TC0/TP0 定时使用注意事项。                                                                                |
| V1.05 | 2024.12.30 | 修改不同主频下工作电压范围描述, PB3 管脚描述标注输出弱 1, 电气特性增加驱动输出强 1 (0.9VDD) 与强 0 (0.1VDD) 电流说明并区分 PB3 与其他管脚, 增加寄存器对应位 bit 标注, 增加 WDT 使能寄存器与上位机控制关系说明。 |
| V1.06 | 2025.01.17 | 修改部分参数, 增加低速 RC 频率时钟说明                                                                                                             |
| V1.07 | 2025.03.28 | 删除 WDT 溢出唤醒说明, 修改 LVR 典型值                                                                                                          |
| V1.08 | 2025.05.08 | 增加 1M/2T/4T 功耗描述<br>Page27 增加比较器使用 VDD 做负端限制描述                                                                                     |
| V1.09 | 2025.07.14 | Page28 增加 LVD 应用中 VDD 低于 2.7v 对应实际 LVD 电压点说明                                                                                       |
| V2.00 | 2025.07.28 | 增加 HS16P1880/HS16P1880U_SOT23-8 脚位及封装信息, page45 增加烧写转接卡说明, page38 增加时钟描述。                                                          |
| V2.01 | 2025.09.16 | 修改 page20 TC0 工作原理框图, 修改 page17 PBIE 为 bit1, 比较器正端 1.0v 电压改为 0.97v                                                                 |

Information furnished is believed to be accurate and reliable. However, HuaXin Micro-electronics assumes no responsibility for the consequences of use of such information nor for any infringement of patents or other rights of third parties which may result from its use. The actual part delivered may not completely agree with the description written here and it is user's responsibility to make wise judgment on the performance. HuaXin Micro-electronics assumes no responsibility for the mismatch occurred. No license is granted by implication or otherwise under any patent or patent rights of HuaXin Micro-electronics. Specifications mentioned in this publication are subject to change without notice. This publication supersedes and replaces all information previously supplied. HuaXin Micro-electronics products are not authorized for use as critical components in life support devices or systems without express written approval of HuaXin Micro-electronics.