



SL2823S NFC 读写器芯片

符合 ISO/IEC 14443 Type A/B、ISO/IEC 15693、Felica™ 等 13.56MHz 通信协议
支持超低功耗卡片检测功能

Product Datasheet

NFC makes life better! 

Version 1.00

Beijing Smartlink Microchip Co.,Ltd.

目录

1	产品简介.....	1
2	关键特性.....	1
3	引脚说明.....	2
3.1	引脚图	2
3.2	引脚描述	3
3.3	引脚特性	3
4	参考指标.....	6
4.1	工作条件	6
4.2	电气参数	6
4.3	SPI 时序图	7
4.4	SPI 时序特性	7
5	典型应用.....	8
5.1	典型应用框图（SPI 模式）	8
5.2	本芯片与主机接口说明.....	8
6	封装信息.....	10
7	MARKING 信息	11
8	联系信息.....	12

图目录

图 3-1	SL2823S QFN16 封装引脚图 (TOP VIEW)	2
图 4-1	SL2823S SPI 时序图	7
图 5-1	SL2823S 在 SPI 模式的典型应用框图	8
图 6-1	QFN16 封装图 (TOP VIEW、BOTTOM VIEW、SIDE VIEW)	10
图 7-1	SL2823S package marking (top view)	11

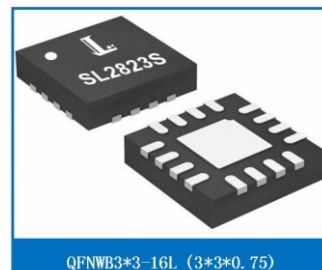
表目录

表 3-1	SL2823S 引脚描述	3
表 3-2	SL2823S 引脚特性说明	3
表 4-1	SL2823S 工作条件	6
表 4-2	SL2823S 电气参数	6
表 4-3	SL2823S SPI 时序参数	7
表 5-1	SL2823S 与主机的接口引脚信息	9
表 5-2	SL2823S 的 I2C 地址	9
表 6-1	QFN16 封装尺寸描述	10
表 7-1	封装印章说明	11
表 8-1	联系信息	12

SL2823S 高端 NFC 读写器芯片

1 产品简介

- SL2823S 是一款符合 ISO/IEC 14443 Type A/B、ISO/IEC 15693 和 Felica™ 等通信协议的 13.56MHz 非接触式高端 NFC 读写器芯片，具有高集成度、低功耗等特点，**支持超低功耗卡片检测（LPCD）功能**。
- SL2823S 封装规格：QFN16（3*3*0.75 mm）
- SL2823S 工作温度：-40 °C ~ 85 °C



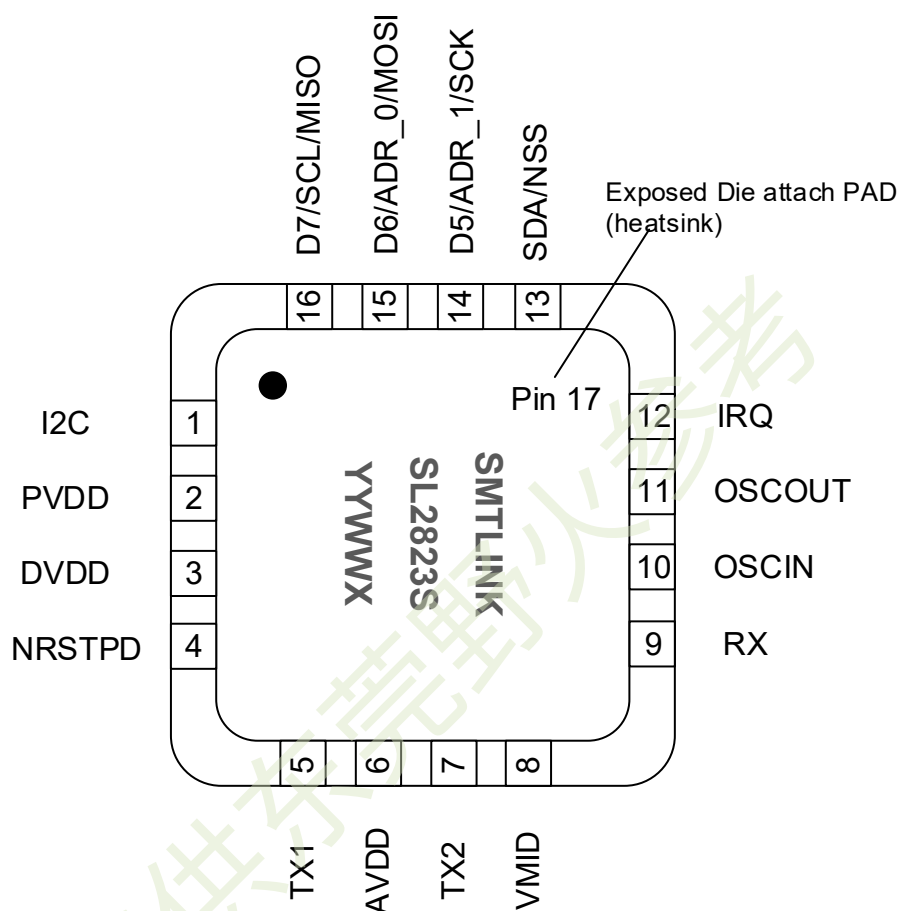
2 关键特性

- 符合多种 NFC 通信协议：ISO/IEC 14443 Type A/B、ISO/IEC 15693 和 Felica™
- 支持 NFC Forum type 1~type 5 所有类型卡片的读写
- 支持最高通信速率 848 Kbps
- 支持增强型超低功耗卡片检测（LPCD）功能，功耗更低，检卡性能更稳定、灵敏度更高，检卡距离更远，对 MCU 依赖性更小，客户使用更简单
- 超低功耗，有效通信距离可达 10 cm（与天线相关）
- 数字 I/O 工作电压范围：3.0V ~ 3.6 V
- 最大发射电流能力 150 mA（连续载波条件下）
- 支持多种主机接口
 - ◆ SPI 接口，传输速率最高 10 Mbps
 - ◆ I2C 接口，传输速率最高 3.4 Mbps
- 集成 64 Bytes 的发送和接收 FIFO 缓冲区
- 具备 CRC 和奇偶校验功能，内置 CRC 协处理器，符合 ISO/IEC 14443 和 CCITT 协议
- 采用相互独立的多组电源供电，可避免模块之间的相互干扰，提高稳定性
- 具备 硬件掉电、软件掉电、发送器关闭 等多种节电模式
- 支持 27.12 MHz 低成本普通晶体，可以在 100us 左右快速起振
- 灵活的中断模式
- 可编程的定时器
- 可编程的 I/O 引脚

3 引脚说明

3.1 引脚图

SL2823S 采用通用的 QFN16 封装规格，具体引脚排列和定义如下图 3-1 和表 3-1 所示。



- VSS is connected to heatsink (pin 17).

图 3-1 SL2823S QFN16 封装引脚图 (TOP VIEW)

3.2 引脚描述

表 3-1 SL2823S 引脚描述

序号	引脚名	引脚类型 ^[1]	引脚描述
1	I2C	I	I2C 接口使能
2	PVDD	P	IO 电源
3	DVDD	P	数字电路的电源
4	NRSTPD	I	复位及掉电引脚，低电平有效
5	TX1	O	发射端口 1，输出经过调制的 13.56MHz 信号
6	AVDD	P	AFE 中的发射器和接收器的电源
7	TX2	O	发射端口 2，输出经过调制的 13.56MHz 信号
8	VMID	O	内部参考电压
9	RX	I	接收电路输入端口
10	OSCIN	I	晶体振荡器输入引脚
11	OSCOUT	O	晶体振荡器输出引脚
12	IRQ	O	中断请求输出
13	SDA/NSS	I/O	I2C_SDA/SPI_NSS
14	D5/ADR_1/SCK	I/O	D5/I2C_ADR1/SPI_SCK
15	D6/ADR_0/MOSI	I/O	D6/I2C_ADR0/SPI_MOSI
16	D7/SCL/MISO	I/O	D7/I2C_SCL/SPIO_MISO

[1] 引脚类型：I=Input, O=Output, I/O= Input/ Output, P=Power, G=Ground.

3.3 引脚特性

表 3-2 SL2823S 引脚特性说明

符号	参数	条件	最小	典型	最大	单位
NRSTPD						
I_{LEAK}	输入漏电流		-1		1	uA
V_{IH}	输入电压高电平		0.7PVDD			V
V_{IL}	输入电压低电平				0.3PVDD	V
I2C						
I_{LEAK}	输入漏电流		-1		1	uA
V_{IH}	输入电压高电平		2		5.5	V
V_{IL}	输入电压低电平		-0.3		0.8	V
NSS						
I_{Leak}	输入漏电流		-1		1	uA
V_{IH}	输入电压低电平		2		5.5	V

符号	参数	条件	最小	典型	最大	单位
V_{IL}	输入电压高电平		-0.3		0.8	V
D5、D6、D7						
I_{Leak}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{IH}	高电平输入电压		2		5.5	V
V_{IL}	低电平输入电压		-0.3		0.8	V
V_{OH}	高电平输出电压	PVDD=3.3V, $I_o=4mA$	2.4			V
V_{OL}	低电平输出电压	PVDD=3.3V, $I_o=4mA$			0.4	V
I_{OH}	高电平输出电流	PVDD=3.3V	6.3	12.7	21.0	mA
I_{OL}	低电平输出电流	PVDD=3.3V	4.1	6.3	8.3	mA
SCK、SDI						
I_{LEAK}	输入漏电流		-1		1	uA
V_{IH}	输入电压高电平		2		5.5	V
V_{IL}	输入电压低电平		-0.3		0.8	V
SDO						
I_{Leak}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{OH}	输出电压低电平	PVDD=3.3V, $I_o=4mA$	2.4			V
V_{OL}	输出电压高电平	PVDD=3.3V, $I_o=4mA$			0.4	V
IRQ						
I_{Leak}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{OH}	高电平输出电压	PVDD=3.3V, $I_o=4mA$	2.4			V
V_{OL}	低电平输出电压	PVDD=3.3V, $I_o=4mA$			0.4	V
I_{OH}	高电平输出电流	PVDD=3.3V	6.3	12.7	21.0	mA
I_{OL}	低电平输出电流	PVDD=3.3V	4.1	6.3	8.3	mA
OSCIN						
I_{Leak}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{IH}	高电平输入电压		2		5.5	V
V_{IL}	低电平输入电压		-0.3		0.8	V
C_i	输入电容			2.5		pF
OSCOUT						
I_{LEAK}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{IH}	输入高电平电压		2		5.5	V
V_{IL}	输入低电平电压		-0.3		0.8	V
V_{OH}	输出高电平电压	PVDD=3.3V, $I_o=4mA$	2.4			V
V_{OL}	输出低电平电压	PVDD=3.3V, $I_o=4mA$			0.4	V

仅供东莞野火参考

4 参考指标

4.1 工作条件

表 4-1 SL2823S 工作条件

符号	参数	条件	最小	典型	最大	单位
DVDD	数字电源电压	PVDD=DVDD	2.5	3.3	4.2	V
AVDD	AFE 中的发射器和接收器电源电压	PVDD=DVDD	2.0	3.3	4.2	V
PVDD	引脚电源电压	PVDD=DVDD	3.0	3.3	3.6	V
T _{amb}	工作温度	-	-40		+85	°C

4.2 电气参数

表 4-2 SL2823S 电气参数

符号	参数	条件	最小	典型	最大	单位
3. 3V 电气特性						
I _{HPD}	硬掉电电流	DVDD = AVDD = PVDD = 3.3V NSTPD = Low		0.5		uA
I _{SPD}	软掉电电流	DVDD = AVDD = PVDD = 3.3V		5.0		uA
I _{IDLE}	IDLE 状态电流	DVDD = AVDD = PVDD = 3.3V		2.4		mA
I _{DVDD}	数字电路电流	DVDD = 3.3V		1.6		mA
I _{AVDD}	AFE 中的接收电路电流	AVDD = 3.3V, bit RCVOFF = 0		1.7		mA
	AFE 中的发射电路电流	AVDD = 3.3V, bit RCVOFF = 1		0.5		mA
	AFE 中的发射电路电流	AVDD = 3.3, continuous wave		70	150	mA
V _{Ripple}	抗电源纹波				400	mV
V _{Noise}	抗电源随机噪声				1600	mV
R _{TX}	TX1/TX2 输出电阻			25		Ω
V _{TX}	RX 输入灵敏度	f _{SUB} = 848 KHz		5		mV
V _{POR}	上电复位阈值			1.4		V
T _{OSC}	晶振启振时间			100		us

[1] I_{HPD} 与 I_{SPD} 电流为各电源域消耗的电流之和。

[2] I_{AVDD} 电流典型值 100mA 指天线匹配到 40Ω 时，芯片发射连续载波消耗的电流。

[3] I_{AVDD} 电流最大值能达到 150mA，超出 150mA 可能会造成失效。

[4] I_{PVDD} 与数字引脚上的负载有关。

4.3 SPI 时序图

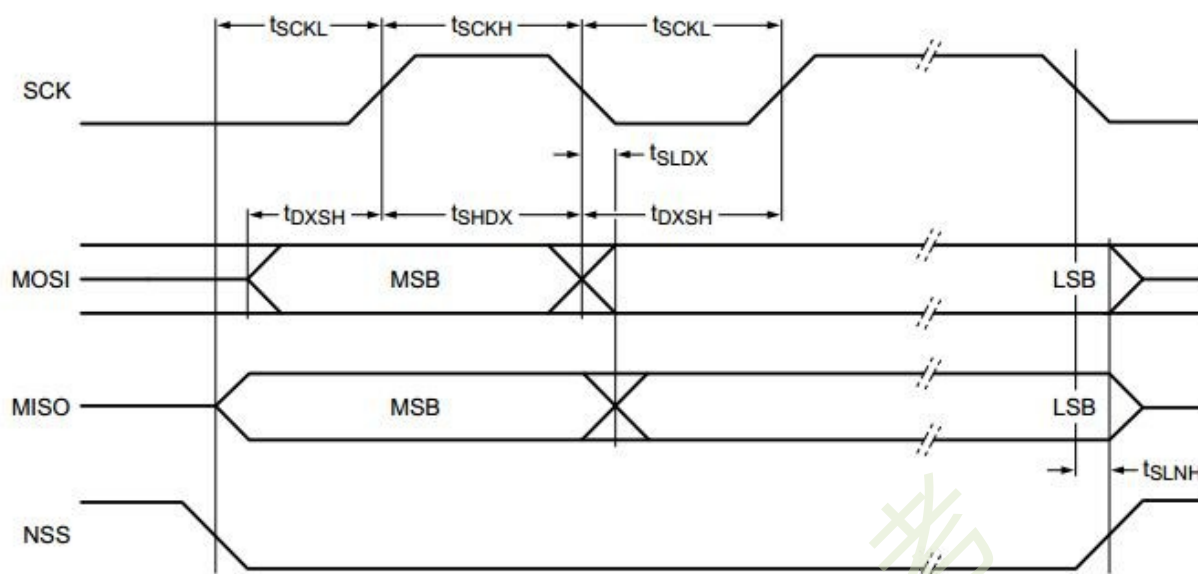


图 4-1 SL2823S SPI 时序图

4.4 SPI 时序特性

表 4-3 SL2823S SPI 时序参数

符号	参数	条件	最小	典型	最大	单位
t_{SCKL}	Pulse width LOW	Line SCK	50			ns
t_{SCKH}	Pulse width HIGH	Line SCK	50			ns
t_{SHDX}	SCK HIGH to data input hold time	SCK to changing MOSI	25			ns
t_{DXSH}	data input to SCK HIGH set-up time	Changing MOSI to SCK	25			ns
t_{SLDX}	SCK low to data output hold time	SCK to changing MISO			25	ns
t_{SLNH}	SCK low to NSS HIGH time		25			ns
T_{NHNL}	NSS HIGH time	Before communication	50			ns
T_{DOD}	Data out delay			20		ns
T_{DOHZ}	Data out to high impedance delay			20		ns

5 典型应用

5.1 典型应用框图（SPI 模式）

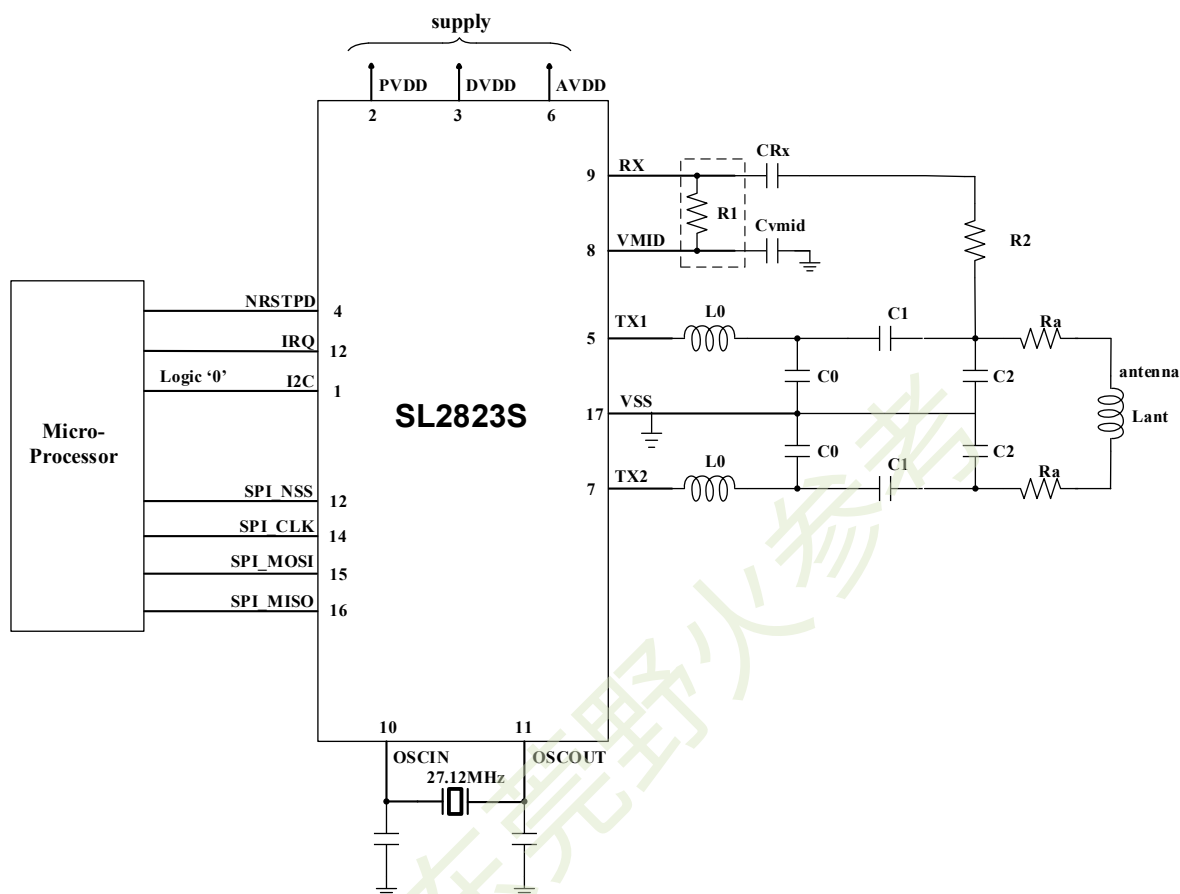


图 5-1 SL2823S 在 SPI 模式的典型应用框图

SL2823S 芯片内置有 AGC 模块，通过软件配合即可实现 AGC 功能。需要注意的是：当使用 SL2823S 的 LPCD 或 AGC 功能时，须要使能 AGC 模块，上图中的电阻 R1 可以保留，也可以拿掉。两种处理方法的区分是，一般保留片外电阻 R1 可以使 AGC 的调整步长变小。

5.2 本芯片与主机接口说明

I2C 是主机接口选择引脚，可与主机连接并由主机侧 GPIO 控制，或由外部进行上下拉处理。为了保证上电时芯片的接口选择状态确定，在上电检测阶段，I2C 引脚内部都有 20 Kohm~30 Kohm 的下拉电阻，上电检测完成后，下拉电阻会自动断开。如果外部需要修改 I2C 管脚的电平来修改接口配置，建议直连电源或直连到地，不要外加上下拉电阻。

NRSTPD 引脚是芯片的复位引脚，低电平复位，高电平时芯片正常工作。由主机的 GPIO 进行控制，NRSTPD 内部有约 1Mohm 的下拉电阻，当外部悬空时，芯片默认为复位状态。

D5/D6/D7 引脚可以配置为 GPIO 引脚，如果有需要，可以在产品中使用，对于产品中没有用到的引脚，建议在 PCB 上接地处理。

IRQ 引脚是芯片给主机的中断，中断类型可以配置。如果主机采用查询模式，可以不接这个引脚。当使用 LPCD 功能时，必须将 IRQ 引脚接到主机端以实现通知并唤醒主机的功能。IRQ 引脚可以配置为 open-drain 模式或者 CMOS output 模式：

- 当配置为 open-drain 模式时，引脚上需接上拉电阻，为保证功能正确，建议上拉电阻阻值为 10kohm 左右。
- 当配置为 CMOS output 模式时，引脚外部直连 MCU 即可，不需要接上下拉电阻。

主机接口可以配置为 SPI/I2C，由上电时 I2C 引脚电平状态确定。例如 1 号引脚配置为逻辑 0，芯片为 SPI 模式，此时与主机的接口如上图 5-1 所示。其他接口模式请参考下表。

表 5-1 SL2823S 与主机的接口引脚信息

引脚序号	引脚名称	接口类型	
		SPI	I2C
13	SDA/NSS	SPI_NSS	I2C_SDA
1	I2C	0	1
16	D7/SCL/MISO	SPI_MISO	I2C_SCL
15	D6/ADR_0/MOSI	SPI_MOSI	ADR_0
14	D5/ADR_1/SCK	SPI_CLK	ADR_1

当主机接口选择 I2C 时，I2C 的地址由上电时各引脚电平状态确定，如下表。

表 5-2 SL2823S 的 I2C 地址

I2C 地址						
Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0	1	0	0	0	ADR_1	ADR_0

6 封装信息

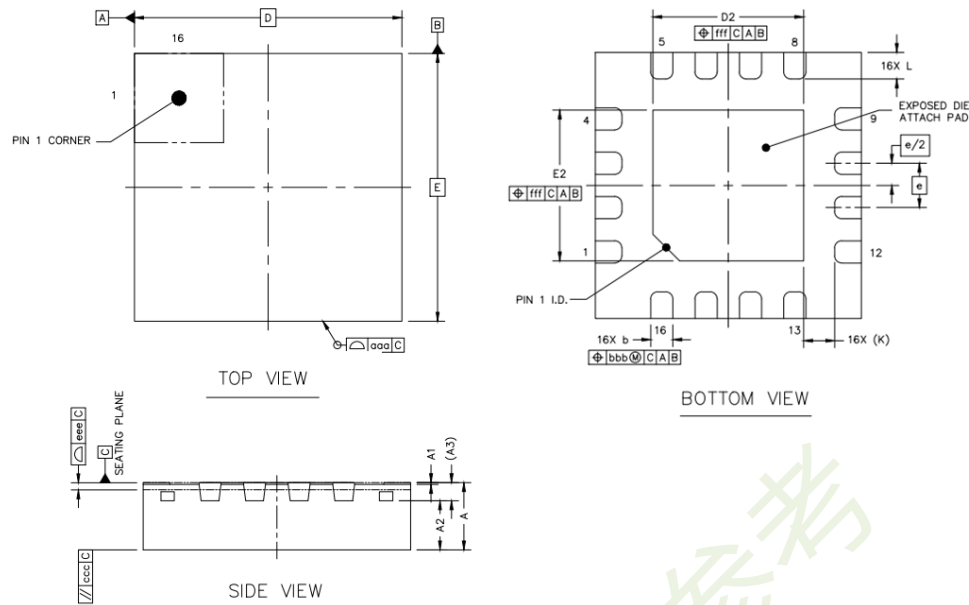


图 6-1 QFN16 封装图 (TOP VIEW、BOTTOM VIEW、SIDE VIEW)

表 6-1 QFN16 封装尺寸描述

		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.7	0.75	0.8
STAND OFF		A1	0	0.02	0.05
MOLD THICKNESS		A2	---	0.55	---
L/F THICKNESS		A3	0.203 REF		
LEAD WIDTH		b	0.2	0.25	0.3
BODY SIZE	X	D	3 BSC		
	Y	E	3 BSC		
LEAD PITCH		e	0.5 BSC		
EP SIZE	X	D2	1.6	1.7	1.8
	Y	E2	1.6	1.7	1.8
LEAD LENGTH		L	0.2	0.3	0.4
LEAD TIP TO EXPOSED PAD EDGE		K	0.35 REF		
PACKAGE EDGE TOLERANCE		aaa	0.1		
MOLD FLATNESS		ccc	0.1		
COPLANARITY		eee	0.08		
LEAD OFFSET		bbb	0.1		
EXPOSED PAD OFFSET		fff	0.1		

7 Marking 信息

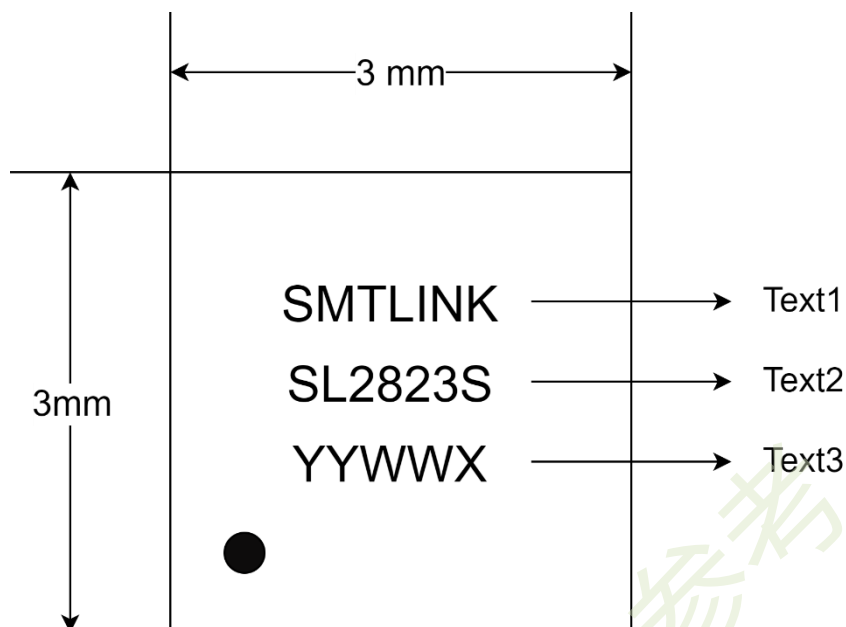


图 7-1 SL2823S package marking (top view)

表 7-1 封装印章说明

Package marking code		Max Chars	Description
Text1	SMTLINK	7	Company logo 简写
Text2	SL2823S	7	产品型号, 如此产品即为 SL2823S
Text3	YYWWX	7	manufacturing code including: 制造代码, 5 digits - YY: manufacturing year code 制造年, 2 digits, 取年份的后两位 - WW: manufacturing week code 制造周, 2 digits, - X, package manufacturer code 封装代码, 1 digit

8 联系信息

任何需求，随时联系我们！

表 8-1 联系信息

Company Website	http://www.smartlinkmicro.com
Tel.	+86-10-58251100 Ext.9
Fax.	+86-10-58251100
Technical Support	Please email to: support@smartlinkmicro.com
Business Cooperation	Please email to: marketing@smartlinkmicro.com