



SL2823 高端 NFC 多协议读写器芯片

符合 ISO/IEC 14443 Type A/B、ISO/IEC 15693、Felica™ 等 13.56MHz 通信协议

可提供超低功耗卡片检测功能

Product Datasheet

NFC makes life better! 

Version 1.06

Aug 2021

Beijing Smartlink Microchip Co.Ltd.

目录

1	产品简介.....	4
2	关键特性.....	4
3	引脚说明.....	5
3.1	引脚图	5
3.2	引脚描述	5
3.3	引脚特性	6
4	参考指标.....	8
4.1	工作条件	8
4.2	电气参数	8
4.3	SPI 时序图	9
4.4	SPI 时序特性	9
5	典型应用.....	10
5.1	典型应用框图（SPI 模式）	10
5.2	本芯片与主机接口说明.....	10
5.3	本芯片与 RC523 替换注意事项.....	12
5.4	本芯片与 RC523 芯片寄存器差异说明.....	12
6	封装信息.....	15

图目录

图 3-1	SL2823 QFN32 封装引脚图 (TOP VIEW)	5
图 4-1	SL2823 SPI 时序图	9
图 5-1	SL2823 在 SPI 模式的典型应用框图	10
图 6-1	QFN32 封装图 (TOP VIEW、BOTTOM VIEW、SIDE VIEW)	15

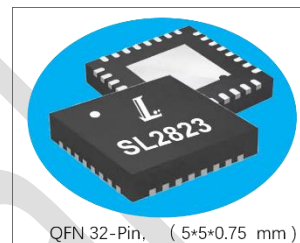
表目录

表 3-1	SL2823 引脚描述	5
表 3-2	SL2823 引脚特性说明	6
表 4-1	SL2823 工作条件	8
表 4-2	SL2823 电气参数	8
表 4-3	SL2823 SPI 时序参数	9
表 5-1	SL2823 与主机的接口引脚信息	11
表 5-2	上电时, SL2823 I2C 地址在不同条件下的引脚状态	11
表 5-3	PA 内阻控制寄存器描述	13
表 5-4	控制接收放大器增益	13
表 6-1	QFN32 封装尺寸描述	15

SL2823 符合 ISO/IEC 14443 Type A/B、ISO/IEC 15693、Felica™等多协议的 NFC 读写器芯片

1 产品简介

- SL2823 是一款符合 ISO/IEC 14443 Type A/B、ISO/IEC 15693 和 Felica™ 通信协议的 13.56MHz 非接触式读写器芯片，具有高集成度、低功耗等特点，**可提供增强型超低功耗卡片检测（LPCD）功能。**
- SL2823 封装规格：QFN32（5*5*0.75 mm）
- SL2823 工作温度：-40 °C ~ 85 °C



2 关键特性

- 管腿兼容 MFRC522、MFRC523、PN512 等
- 符合多种 NFC 通信协议：ISO/IEC 14443 Type A/B、ISO/IEC 15693 和 Felica™
- 支持 NFC Forum type 1~type 5 所有类型卡片的读写
- 支持通信速率：106、212、424 和 848 Kbps
- 支持增强型超低功耗卡片检测（LPCD）功能，功耗更低，检卡性能更稳定、灵敏度更高，检卡距离更远，对 MCU 依赖性更小，客户使用更简单
- 超低功耗，有效通信距离可达 10 cm（与天线相关）
- 数字 I/O 工作电压范围：3.0V ~ 3.6 V
- 最大发射电流能力 150 mA（连续载波条件下）
- 支持多种主机接口
 - ◆ SPI 接口，传输速率最高 10 Mbps
 - ◆ I2C 接口，传输速率最高 3.4 Mbps
 - ◆ UART 接口，传输速率最高 1228.8 Kbps
- 集成 64 Bytes 的发送和接收 FIFO 缓冲区
- 具备 CRC 和奇偶校验功能，内置 CRC 协处理器，符合 ISO/IEC 14443 和 CCITT 协议
- 采用相互独立的多组电源供电，可避免模块之间的相互干扰，提高稳定性
- 具备 硬件掉电、软件掉电、发送器关闭 等多种节电模式
- 支持 27.12 MHz 低成本普通晶体，可以在 100us 左右快速起振
- 灵活的中断模式
- 可编程的定时器
- 可编程的 I/O 引脚

3 引脚说明

3.1 引脚图

SL2823 采用通用的 QFN32 封装规格，具体引脚排列和定义如下图 3-1 和表 3-1 所示。

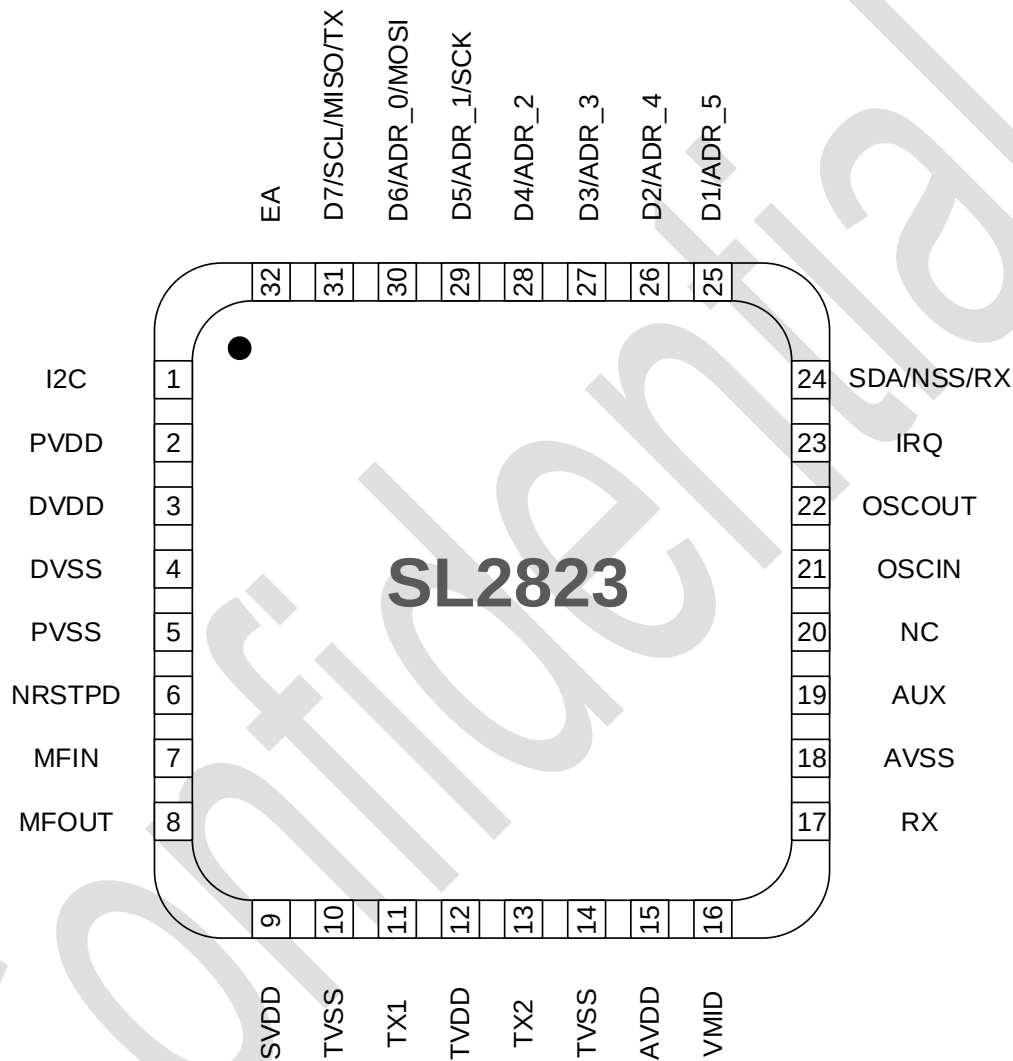


图 3-1 SL2823 QFN32 封装引脚图 (TOP VIEW)

3.2 引脚描述

表 3-1 SL2823 引脚描述

序号	引脚名	引脚类型 ^[1]	引脚描述
1	I2C	I	I2C 接口使能
2	PVDD	P	IO 电源
3	DVDD	P	数字电源

4	DVSS	G	数字地
5	PVSS	G	IO 地
6	NRSTPD	I	复位及掉电引脚，低电平有效
7	MFIN	I	信号输入
8	MFOUT	O	信号输出
9	SVDD	P	MFIN、MFOUT 的供电电源
10	TVSS	G	发射器地
11	TX1	O	发射端口 1，输出经过调制的 13.56MHz 信号
12	TVDD	P	发射器电源
13	TX2	O	发射端口 2，输出经过调制的 13.56MHz 信号
14	TVSS	G	发射器地
15	AVDD	P	模拟电源
16	VMID	O	内部参考电压
17	RX	I	接收电路输入端口
18	AVSS	G	模拟地
19	AUX	O	测试 IO
20	NC	NC	浮空引脚，不连接
21	OSCIN	I	晶体振荡器输入引脚
22	OSCOUT	O	晶体振荡器输出引脚
23	IRQ	O	中断请求输出
24	SDA/NSS/RX	I/O	I2C_SDA/SPI_NSS/UART_RX
25	D1/ADR_5	I/O	D1/I2C_ADR5
26	D2/ADR_4	I/O	D2/I2C_ADR4
27	D3/ADR_3	I/O	D3/I2C_ADR3
28	D4/ADR_2	I/O	D4/I2C_ADR2
29	D5/ADR_1/SCK	I/O	D5/I2C_ADR1/SPI_SCK
30	D6/ADR_0/MOSI	I/O	D6/I2C_ADR0/SPI_MOSI
31	D7/SCL/MISO/TX	I/O	D7/I2C_SCL/SPIO_MISO/UART_TX
32	EA	I	I2C 地址输入

[1] 引脚类型：I=Input, O=Output, I/O= Input/ Output, P=Power, G=Ground.

3.3 引脚特性

表 3-2 SL2823 引脚特性说明

符号	参数	条件	最小	典型	最大	单位
NRSTPD						
I_{LEAK}	输入漏电流		-1		1	uA
V_{IH}	输入电压高电平		0.7PVDD			V

V_{IL}	输入电压低电平				0.3PVDD	V
EA、I2C						
I_{LEAK}	输入漏电流		-1		1	uA
V_{IH}	输入电压高电平		2		5.5	V
V_{IL}	输入电压低电平		-0.3		0.8	V
MF1N						
I_{LEAK}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{IH}	输入电压高电平		2		5.5	V
V_{IL}	输入电压低电平		-0.3		0.8	V
NSS						
I_{Leak}	输入漏电流		-1		1	uA
V_{IH}	输入电压低电平		2		5.5	V
V_{IL}	输入电压高电平		-0.3		0.8	V
D1、D2、D3、D4、D5、D6、D7						
I_{Leak}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{IH}	高电平输入电压		2		5.5	V
V_{IL}	低电平输入电压		-0.3		0.8	V
V_{OH}	高电平输出电压	PVDD=3.3V, $I_o=4mA$	2.4			V
V_{OL}	低电平输出电压	PVDD=3.3V, $I_o=4mA$			0.4	V
I_{OH}	高电平输出电流	PVDD=3.3V	6.3	12.7	21.0	mA
I_{OL}	低电平输出电流	PVDD=3.3V	4.1	6.3	8.3	mA
SCK、SDI						
I_{LEAK}	输入漏电流		-1		1	uA
V_{IH}	输入电压高电平		2		5.5	V
V_{IL}	输入电压低电平		-0.3		0.8	V
SDO						
I_{Leak}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{OH}	输出电压低电平	PVDD=3.3V, $I_o=4mA$	2.4			V
V_{OL}	输出电压高电平	PVDD=3.3V, $I_o=4mA$			0.4	V
MFOUT、IRQ						
I_{Leak}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{OH}	高电平输出电压	PVDD=3.3V, $I_o=4mA$	2.4			V
V_{OL}	低电平输出电压	PVDD=3.3V, $I_o=4mA$			0.4	V
I_{OH}	高电平输出电流	PVDD=3.3V	6.3	12.7	21.0	mA
I_{OL}	低电平输出电流	PVDD=3.3V	4.1	6.3	8.3	mA
OSCIN						
I_{Leak}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{IH}	高电平输入电压		2		5.5	V

V_{IL}	低电平输入电压		-0.3		0.8	V
C_i	输入电容			2.5		pF
OSCOUT						
I_{LEAK}	输入漏电流	NRSTPD=LOW	-1		1	uA
V_{IH}	输入高电平电压		2		5.5	V
V_{IL}	输入低电平电压		-0.3		0.8	V
V_{OH}	输出高电平电压	PVDD=3.3V, $I_o=4mA$	2.4			V
V_{OL}	输出低电平电压	PVDD=3.3V, $I_o=4mA$			0.4	V

4 参考指标

4.1 工作条件

表 4-1 SL2823 工作条件

符号	参数	条件	最小	典型	最大	单位
DVDD	数字电源电压	DVSS=AVSS = TVSS = PVSS = 0V	2.0	3.3	4.2	V
AVDD	模拟电源电压	DVSS=AVSS = TVSS = PVSS = 0V	2.0	3.3	4.2	V
TVDD	发射器电源电压					
PVDD	引脚电源电压	DVSS=AVSS = TVSS = PVSS = 0V	3.0	3.3	3.6	V
T_{amb}	工作温度		-40		+85	°C

4.2 电气参数

表 4-2 SL2823 电气参数

符号	参数	条件	最小	典型	最大	单位
3.3V 电气特性						
I_{HPD}	硬掉电电流	DVDD = AVDD = TVDDPVDD=3.3V NSTPD=Low		0.5		uA
I_{SPD}	软掉电电流	DVDD = AVDD = TVDD = PVDD=3.3V		5.0		uA
I_{IDLE}	IDLE 状态电流	DVDD = AVDD = TVDD = PVDD=3.3V		2.4		mA
I_{DVDD}	数字电源电流	DVDD=3.3V		1.6		mA
I_{AVDD}	模拟电源电流	AVDD=3.3V, bit RCVOFF=0		1.7		mA
	模拟电源电流	AVDD=3.3V, bit RCVOFF=1		0.5		mA
I_{TVDD}	发射器电源电流	TVDD=3.3V, 发射连续载波		70	150	mA
V_{Ripple}	抗电源纹波				400	mV

V _{Noise}	抗电源随机噪声				1600	mV
R _{TX}	TX1/TX2 输出电阻			25		Ω
V _{TX}	RX 输入灵敏度	f _{SUB} =848 KHz		5		mV
V _{POR}	上电复位阈值			1.4		V
T _{OSC}	晶振启振时间			100		us

- [1] I_{HPD} 与 I_{SPD} 电流为各电源域消耗的电流之和。
- [2] I_{TVDD} 电流典型值 100mA 指天线匹配到 40Ω时，芯片发射连续载波消耗的电流。
- [3] I_{TVDD} 电流在 TVDD 5V 供电时最大值能达到 150mA，超出 150mA 可能会造成失效。
- [4] I_{PVDD} 与数字引脚上的负载有关。

4.3 SPI 时序图

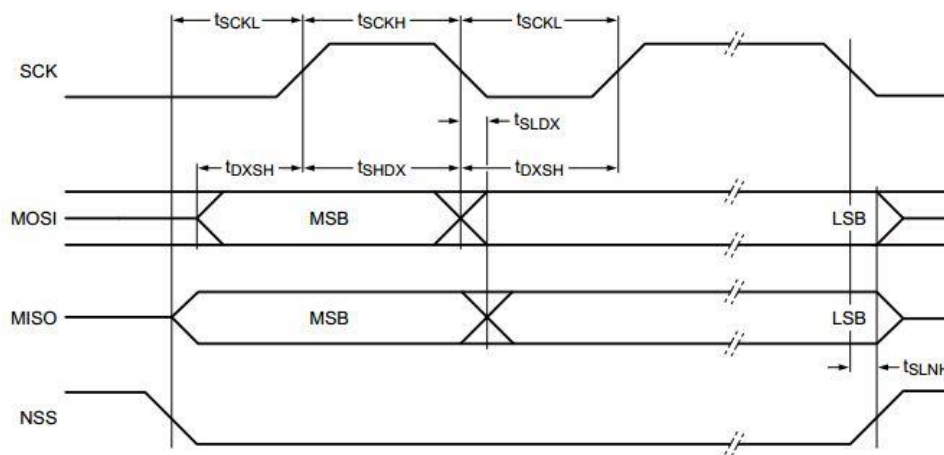


图 4-1 SL2823 SPI 时序图

4.4 SPI 时序特性

表 4-3 SL2823 SPI 时序参数

符号	参数	条件	最小	典型	最大	单位
t _{SCKL}	Pulse width LOW	Line SCK	50			ns
t _{SCKH}	Pulse width HIGH	Line SCK	50			ns
t _{SHDX}	SCK HIGH to data input hold time	SCK to changing MOSI	25			ns
t _{DXSH}	data input to SCK HIGH set-up time	Changing MOSI to SCK	25			ns
t _{SLDX}	SCK low to data output hold time	SCK to changing MISO			25	ns
t _{SLNH}	SCK low to NSS HIGH time		25			ns
T _{NHNL}	NSS HIGH time	Before communication	50			ns
T _{DOD}	Data out delay			20		ns
T _{DOHZ}	Data out to high impedance delay			20		ns

5 典型应用

5.1 典型应用框图（SPI 模式）

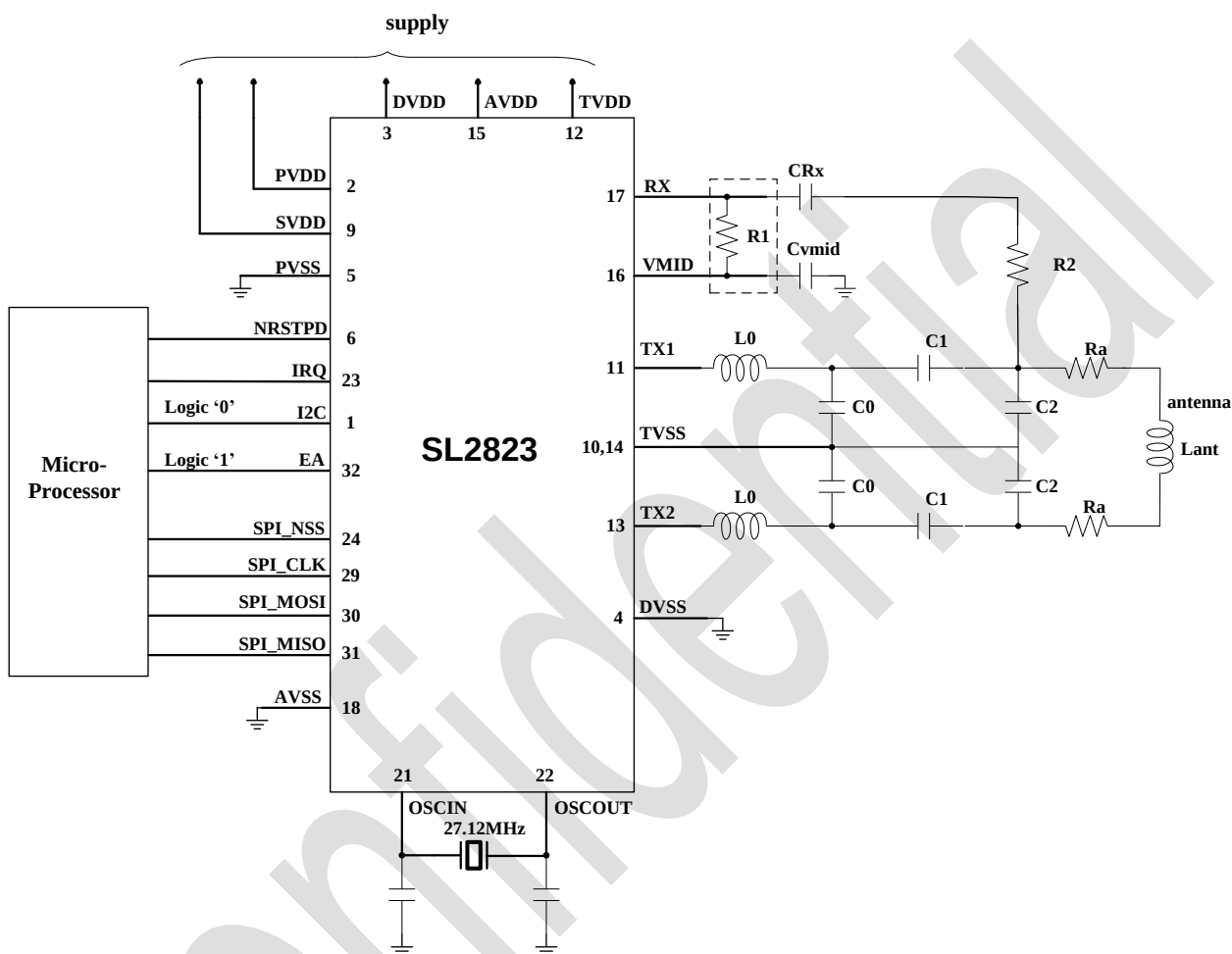


图 5-1 SL2823 在 SPI 模式的典型应用框图

SL2823 芯片内置有 AGC 模块，通过软件配合即可实现 AGC 功能。需要注意的是：当使用 SL2823 的 LPCD 或 AGC 功能时，需要将上图中的电阻 R1 拿掉，焊盘空置即可。如果必须保留 R1，须在软件中关闭 AGC 功能。

5.2 本芯片与主机接口说明

I2C 和 EA 是主机接口选择引脚，可与主机连接由 GPIO 控制或由外部进行上下拉处理。为了保证上电时芯片的接口选择状态确定，在上电检测阶段，I2C 和 EA 引脚内部都有 20 Kohm~30 Kohm 的下拉电阻，上电检测完成后，下拉电阻会自动断开。如果外部需要修改 I2C 或 EA 管脚的电平来修改接口配置，建议直连电源或直连到地，不要外加上下拉电阻。

NRSTPD 引脚是芯片的复位引脚，低电平复位，高电平时芯片正常工作。由主机的 GPIO 进行控制，NRSTPD 内部有约 1Mohm 的下拉电阻，当外部悬空时，芯片默认为复位状态。

D1~D7 引脚可以配置为 GPIO 引脚，如果有需要，可以在产品中使用，对于产品中没有用到的引脚，建议在 PCB 上接地处理。

IRQ 引脚是芯片给主机的中断，中断类型可以配置。如果主机采用查询模式，可以不接这个引脚。当使用 LPCD 功能时，必须将 IRQ 引脚接到主机端以实现通知并唤醒主机的功能。IRQ 引脚可以配置为 open-drain 模式或者 CMOS output 模式：

- 当配置为 open-drain 模式时，引脚上需接上拉电阻，为保证功能正确，建议上拉电阻阻值为 10kohm 左右。
- 当配置为 CMOS output 模式时，引脚外部直连 MCU 即可，不需要接上下拉电阻。

MFIN/MFOUT/AUX 为测试用，MFIN 建议接地，MFOUT/AUX 建议悬空。

主机接口可以配置为 UART/SPI/I2C，由上电时 I2C 和 EA 引脚电平状态确定。例如 1 号引脚配置为逻辑 0，32 号引脚配置为逻辑 1，芯片为 SPI 模式，此时与主机的接口如上图所示。其他接口模式请参考下表。

表 5-1 SL2823 与主机的接口引脚信息

引脚序号	引脚名称	接口类型		
		UART	SPI	I2C
24	SDA/NSS/RX	UART_RX	SPI_NSS	I2C_SDA
1	I2C	0	0	1
32	EA	0	1	EA
31	D7/SCL/MISO/TX	UART_TX	SPI_MISO	I2C_SCL
30	D6/ADR_0/MOSI	-	SPI_MOSI	ADR_0
29	D5/ADR_1/SCK	-	SPI_CLK	ADR_1
28	D4/ADR_2	-	-	ADR_2
27	D3/ADR_3	-	-	ADR_3
26	D2/ADR_4	-	-	ADR_4
25	D1/ADR_5	-	-	ADR_5

当主机接口选择 I2C 时，I2C 的地址由上电时各引脚电平状态确定，如下表。

表 5-2 上电时，SL2823 I2C 地址在不同条件下的引脚状态

地址选择	I2C 地址						
EA=0	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	0	1	0	1	ADR_2	ADR_1	ADR_0
EA=1	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

	0	ADR_5	ADR_4	ADR_3	ADR_2	ADR_1	ADR_0
--	---	-------	-------	-------	-------	-------	-------

5.3 本芯片与 RC523 替换注意事项

1. SL2823 读写 Type B 类型卡（身份证）时，需要配置调制系数寄存器 0x29 的值（具体根据实际硬件调整），而 RC523 常用配置为寄存器 0x29 的值为 0x0E。
2. SL2823 上电/NRSTPD 引脚拉高后，软件需要等待 800us 才能对寄存器进行读写，而 RC523 上电后能立刻对寄存器进行读写。
3. 当使用 SL2823 的 LPCD 或 AGC 功能时，需要将前述典型应用图中的电阻 R1 拿掉，焊盘空置即可。如果必须保持外围电路兼容，请在软件中关闭 AGC 功能。

5.4 本芯片与 RC523 芯片寄存器差异说明

1. 寄存器地址小于 0x3F 的寄存器为通用寄存器，基本与 RC523 兼容，地址大于 0x3F 的寄存器为 SL2823 专用寄存器，为 SL2823 特有。

为了保证替换其它芯片时专用寄存器不会被误操作，SL2823 中使用 0x3F 寄存器的值来控制对通用寄存器和专用寄存器的访问：

- 当 0x3F 的值为 0x0 时，只能操作通用寄存器，专用寄存器无法访问；
- 当 0x3F 的值为 0x1 或 0x2 时，只能操作专用寄存器，通用寄存器无法访问。

如果需要配置的寄存器地址大于 0x3f 且小于 0x80，需要先将地址 0x3f 配置为 1；配置完成后再将 0x3f 写回 0；举例如下：

```
write_reg(0x3f, 0x1);
write_reg(0x69, 0x2);
write_reg(0x3f, 0x0);
```

如果需要配置的寄存器地址大于 0x7f，需要先将地址 0x3f 配置为 2，配置完成后再将 0x3f 写回 0；举例如下：

```
write_reg(0x3f, 0x2);
write_reg(0x8b, 0x10);
write_reg(0x3f, 0x0);
```

2. 芯片版本号寄存器：0x37

芯片版本号寄存器读取时的值应为 0x82。

3. PA 内阻控制寄存器：0x28, 0x29

SL2823 通过 PA 发射恒定磁场和数据。可以通过调节 PA 的内阻，来改变发射场强，发射信号的调制系数等。其中，通过 0x28 寄存器，可以调节发射恒定磁场、TypeB 发射逻辑 ‘1’ 时的场强大小；通过 0x29 寄存器，可以调节 TypeB 发射逻辑 ‘0’ 时的场强大小。0x29 寄存器用法与 0x28 寄存器相同。0x28 和 0x29 的用法与 RC523 相同，bit<5:0>每个 bit 对应的 PA 内阻为二进制权重的并联关系。

4. PA 内阻控制辅助寄存器：0x68

为了增强 SL2823 应用于 Type B 通信时的灵活性，设计了 PA 内阻的辅助调节寄存器。一般情况下可以忽略该寄存器，当调节 0x28 和 0x29 寄存器无法满足调整精度的要求时可以尝试调节 0x68 寄存器来进行细调，即<3:2>的功能与 0x28 寄存器相似，<1:0>的功能与 0x29 寄存器相似：

- 0x68 寄存器的<3:2>两 bit 用来控制发射恒定磁场和发射逻辑 ‘1’ 时的场强；
- 0x68 寄存器的<1:0>两 bit 用来控制发射逻辑 ‘0’ 时的场强。

表 5-3 PA 内阻控制寄存器描述				
0x68	Bit	复位值	功能描述	备注
	7:4	0	Rsv	
	3:2	0x0	发射恒定磁场或发射逻辑‘1’时的 PA 内阻辅助调节寄存器	从 0x0 到 0x3，随着寄存器的值逐渐增大，内阻值逐渐减小。
	1:0	0x0	发射逻辑‘0’时的 PA 内阻辅助调节寄存器	从 0x0 到 0x3，随着寄存器的值逐渐增大，内阻值逐渐减小。

由于 0x68 属于专用寄存器，因此修改 0x68 寄存器之前，需要先配置寄存器 0x3F 寄存器为 0x1，修改完成后建议再将 0x3F 寄存器修改回 0x0。

5. 接收灵敏度控制寄存器：0x26 和 0x45

接收灵敏度会受到发射场强，天线与匹配电路的影响，可以通过调节 0x26 寄存器来改变接收电路的放大器增益，优化接收性能。

表 5-4 控制接收放大器增益				
0x26	Bit	复位值	功能描述	备注
	7	0	Rsv	
	6:4	1	000: 22dB 001: 30dB 010: 33dB 011: 36dB 100: 41dB 101: 44dB	默认值为 100，对应 41dB

			110: 47dB 111: 49dB	
	3:0	4'b 1000	Rsv	

接收电路灵敏度也会受到的迟滞区间设置的影响，可以通过调节 0x45 寄存器来改变接收电路的放大器增益，优化接收性能。

表 5-5 控制接收电路迟滞区间				
	Bit	复位值	功能描述	备注
0x45	7	0	Rsv	
	6:4	1	000: 80mV 001: 160mV 010: 240mV 011: 320mV 100: 400mV 101: 480mV 110: 560mV 111: 640mV	默认值为 001，对应 160mV
	3:0	4'b 1000	Rsv	

在一定范围内，增益越大，迟滞区间越小则接收电路越灵敏，理论通信距离也越大。但增益过大可能导致将电路的噪声当成数据而出错。注意 0x45 属于专用寄存器，因此修改 0x45 寄存器之前，需要先配置寄存器 0x3F 寄存器为 0x1，修改完成后建议再将 0x3F 寄存器修改回 0x0。

6. 状态寄存器：0x08

SL2823 的状态寄存器<2:0>与 RC523 这 3 个 bit 的定义有区别，具体与 RC523 状态的关系如下：

- 000: IDLE 状态，对应 RC523 的 000/001/010 三个状态；
- 100: RX_WAIT 状态，为等待接收数据的状态，对应 RC523 的 100 状态；
- 110: RECEIVE 状态，为正在接收状态，RC523 的 101 和 110 两个状态在 SL2823 中都属于 RECEIVE 状态；
- 011: SEND 状态，为正发送数据的状态，与 RC523 的 011 状态含义相同；
- 001, 010, 101 为某种认证过程中的状态，与 RC523 的状态无对应关系。

6 封装信息

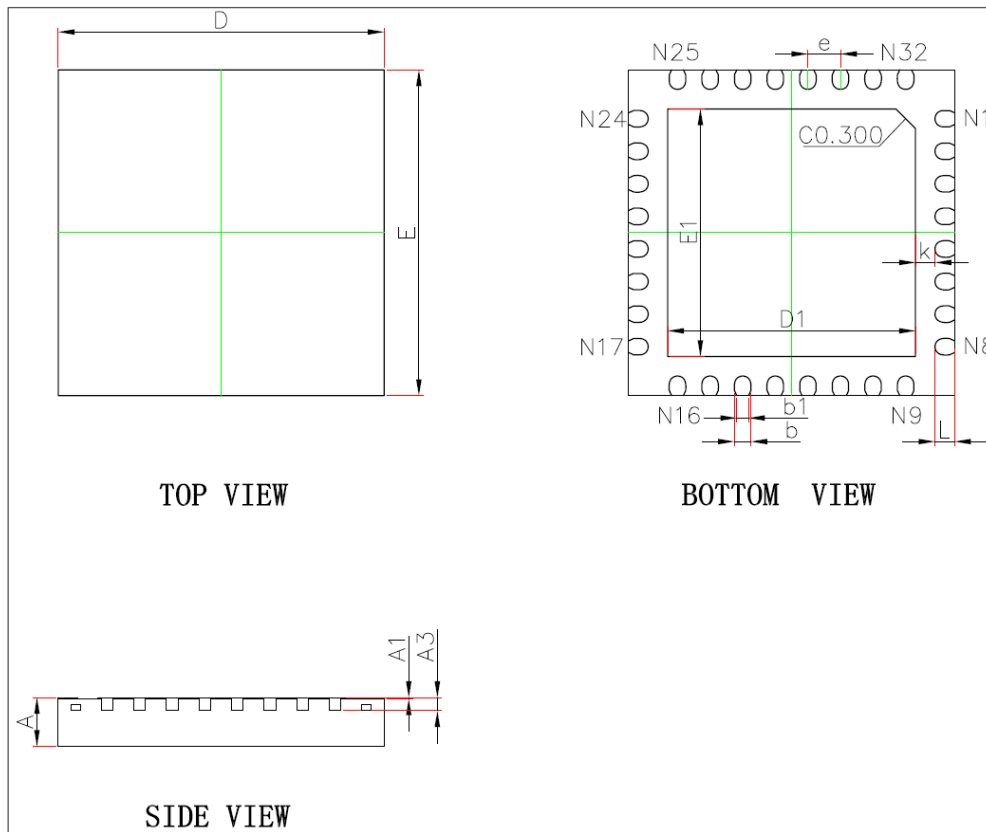


图 6-1 QFN32 封装图 (TOP VIEW、BOTTOM VIEW、SIDE VIEW)

表 6-1 QFN32 封装尺寸描述

Symbol	Dimensions In Millimeters		
	Min.	Nom.	Max.
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A3	0.203 REF		
b	0.2	0.25	0.3
D	5BSC		
E	5 BSC		
e	0.5 BSC		
D1	3.3	3.4	3.5
E1	3.3	3.4	3.5
L	0.3	0.4	0.5
K	0.4REF		