ARM Cortex-M0+ 32-bit MCU，64KB Flash，16KB SRAM，4xU(S)ART，2xLPUART，I2C，2xSPI，Timers，ADC，LCD，VREFBUF，AES，1.8-5.5V 数据手册

产品特性

- 48MHz Cortex-M0+ 32-bit CPU
  支持单周期乘法指令
- 64KB Flash，16KB SRAM
- 1KB OTP
- 灵活的功耗管理模式
  - V_{BAT} 备份电源自动切换
  - 0.95μA V_{BAT} 模式+RTC +备份寄存器
  - 1μA Stop 模式，CPU+SRAM 保持
  - 1.25μA Stop 模式+RTC
  - 60μA/MHz@48MHz Run 模式，外设关闭，在 Flash 运行程序
- 电源监测：支持 BOR 和 PVD
- 时钟源
  - 外部高速时钟：4~32MHz，支持停振检测
  - 外部低速时钟：32.768KHz，支持停振检测
  - 内部高速时钟：16MHz，全温度变化小于±2%
  - 内部低功耗低速时钟：32KHz
  - PLL：6 MHz ~ 48MHz
- 多达 57 个 I/O，防倒灌且兼容 5V 通信
- 2 通道 DMA 控制器，具备灵活映射关系
- RTC 支持闹钟、周期定时器，校准精度可达±0.477ppm
- 9 个定时器
  - 3 个 16-bit 4 通道通用定时器
  - 1 个 16-bit 基本定时器
  - 2 个 16-bit 低功耗定时器，其中 1 个支持正交编码
  - 1 个 24-bit SysTick
  - 2 个看门狗：IWDG 和 WWDG
- IRTIM 支持定时器和 U(S)ART 互联用于红外控制
- 通信接口
  - 2 个 LPUART，支持 Stop 唤醒
  - 4 个 U(S)ART，其中 1 个支持 ISO7816 和 SPI 主模式，3 个 UART
  - 2 个 SPI，主模式最高速率为 20Mbps，从模式最高速率为 16Mbps
  - 1 个 I2C，主从模式，1Mbps Fm+，Stop 唤醒
- 信息安全
  - AES 算法协处理器
  - TRNG，CRC
  - TAMP 防拆和备份寄存器
- LCD 最大支持 8COM x 32SEG
  - 电荷泵模式：驱动能力强，V_{LCD} 升压可高于 V_{DD} 且不随 V_{DD} 变化，V_{LCD} 多档可配置，最高可达 5.25V
  - 片内电阻分压模式：对比度 16 级可调，高低驱可动态切换，免外部电容
- 12 位 1Msps 高精度 SAR ADC，可测量高输出阻抗信号
- 2 个超低功耗比较器，具有 6bit DAC 比较基准，支持轨到轨输入
- 内置参考电压源 VREFBUF，3.0V、2.5V、2.048V，可通过 I/O 输出
- 1 个温度传感器，最大误差±2°C
- 96-bit unique ID
- 内嵌 Bootloader：支持 UART
- SWD 调试
- 工作条件：1.8V~5.5V，-40°C~85°C
- 封装形式：LQFP64/48、QFN32、SSOP24

声　明

本手册的版权属北京中电华大电子设计有限责任公司所有。任何未经授权对本手册进行复印、印刷、出版发行的行为，都将被视为是对北京中电华大电子设计有限责任公司版权的侵害。北京中电华大电子设计有限责任公司保留对此行为诉诸法律的权利。

北京中电华大电子设计有限责任公司保留未经通知用户对本手册内容进行修改的权利。虽然我们已经核对本手册的内容，但是差错有时候难以完全避免，所以，我们会对手册的内容进行定期的审查，并在下一版的文件中作必要的修改。建议您在最终设计前从华大电子获取本文档的最新版本。

目录

产品特性 1
1 简介 6
2 产品描述 7
3 引脚分配与功能描述 9
3.1 引脚分配图 9
3.2 引脚功能描述 13
4 典型应用电路图 26
5 电气特性 30
5.1 测试条件 30
5.2 最小和最大数值 30
5.3 典型数值 30
5.4 绝对最大额定值 30
5.5 工作条件 31
5.5.1 通用工作条件 31
5.5.2 上电/下电的工作条件 32
5.5.3 内嵌复位和电源控制模块特性 32
5.5.4 内置参考电压 33
5.5.5 供电电流特性 34
5.5.6 低功耗唤醒时间 35
5.5.7 外部时钟源特性 36
5.5.8 内部时钟源特性 38
5.5.9 **PLL** 特性 39
5.5.10 **Flash** 存储器特性 39
5.5.11 **EFT** 特性 39
5.5.12 **ESD** 特性 40
5.5.13 **I/O** 端口特性 40
5.5.14 **NRST** 输入特性 42
5.5.15 **ADC** 特性 43
5.5.16 **VREFBUF** 特性 44
5.5.17 **COMP** 特性 45
5.5.18 温度传感器特性 46
5.5.19 V_{BAT} 和 V_{DDA} 检测特性 46
5.5.20 **LCD** 控制器特性 47
5.5.21 **64** 级分压参考源特性 48

5.5.22 **SPI 特性** 48
6 封装信息 51
6.1 **LQFP64 封装信息** 51
6.2 **LQFP48 封装信息** 52
6.3 **QFN32 封装信息** 54
6.4 **SSOP24 封装信息** 55
6.5 丝印说明 56
7 订购信息 59
8 版本历史 60
9 联系方式 61

表目录

表 2-1 CIU32L051 特性和外设资源统计 7
表 3-1 引脚分配和功能描述 13
表 3-2 端口复用功能映射 22
表 5-1 电压特性(1) 30
表 5-2 电流特性 31
表 5-3 温度特性 31
表 5-4 通用工作条件 31
表 5-5 上电/下电的工作条件 32
表 5-6 内嵌复位和电源控制模块特性 32
表 5-7 内置参考电压 33
表 5-8 Run 模式工作电流 34
表 5-9 Sleep 模式工作电流 35
表 5-10 Stop 模式工作电流 35
表 5-11 V_{BAT} 模式工作电流 35
表 5-12 低功耗唤醒时间(1) 36
表 5-13 HXTAL 旁路模式的时钟特性(1) 36
表 5-14 HXTAL 外部晶体模式的时钟特性(1) 36
表 5-15 LXTAL 外部晶体模式的时钟特性(1) 37
表 5-16 内部 RCH 时钟特性 38
表 5-17 内部 RCL 时钟特性 38
表 5-18 PLL 时钟特性(1) 39
表 5-19 Flash 存储器特性(1) 39
表 5-20 EFT 特性(1) 39
表 5-21 ESD 特性(1) 40
表 5-22 Latch-up 特性(1) 40
表 5-23 输入特性 40
表 5-24 输出特性(1) 41
表 5-25 AC 特性(1) 41
表 5-26 NRST 输入特性(1) 42
表 5-27 ADC 特性(1) 43
表 5-28 采样时间与输入信号阻抗(1)(2) 43
表 5-29 ADC 精度(1) 44
表 5-30 VREFBUF 特性(1) 44
表 5-31 COMP 特性(1) 45
表 5-32 温度传感器特性(1) 46

表 5-33 V_{BAT} 和 V_{DDA} 检测特性(1)..... 46
表 5-34 LCD 控制器特性(1) (2)..... 47
表 5-35 64 级分压参考源特性(1)..... 48
表 5-36 SPI 特性(1)..... 48
表 6-1 LQFP64（7 x 7 x 1.4-0.4 mm）封装外形尺寸数据..... 51
表 6-2 LQFP48（7x 7 x 1.4-0.5 mm） 封装外形尺寸数据..... 52
表 6-3 QFN32（4 x 4 x 0.75 - 0.4mm） 封装外形尺寸数据 54
表 6-4 SSOP24（8.65 x 3.90 x 1.40 - 0.635mm）封装外形尺寸数据..... 55
表 8-1 版本更改履历..... 60

图目录

图 3-1 CIU32L051R8T6-LQFP64 引脚分配 9
图 3-2 CIU32L051C8T6-LQFP48 引脚分配 10
图 3-3 CIU32L051K8U6-QFN32 引脚分配 11
图 3-4 CIU32L051E8M6-SSOP24 引脚分配 12
图 5-1 复位引脚推荐电路 42
图 5-2 SPI 从模式时序图（CPHA =0）(1) 49
图 5-3 SPI 从模式时序图（CPHA =1）(1) 49
图 5-4 SPI 主模式时序图(1) 50
图 6-1 LQFP64（7 x 7 x 1.4-0.4 mm）封装外形 51
图 6-2 LQFP48（7 x 7 x 1.4-0.5 mm）封装外形 52
图 6-3 QFN32（4 x 4 x 0.75 - 0.4mm）封装外形 54
图 6-4 SSOP24（8.65 x 3.90 x 1.40 - 0.635mm）封装外形 55
图 6-5 LQFP64 和 LQFP48 封装丝印信息说明 56
图 6-6 QFN32 封装丝印信息说明 57
图 6-7 SSOP24 封装丝印信息说明 58

1 简介

CIU32L051 系列超低功耗安全 MCU 基于 ARM Cortex-M0+内核，支持 LQFP64/48、QFN32、SSOP24 等多种封装，最高频率可达 48MHz，支持独立的备份电源供电，内部集成 LCD、ADC、内部参考电压源 VREFBUF、超低功耗比较器、多个 LPUART /U(S)ART/I2C/SPI、RTC、多种定时器、AES 算法协处理器等丰富的外设资源。

CIU32L051 系列超低功耗安全 MCU 应用场景：

- 便携医疗
- 智能家居
- 智慧消防
- 其他电池供电的低功耗场景

2 产品描述

CIU32L051 系列超低功耗安全 MCU 具有 64Kbytes Flash、16Kbytes SRAM，以及丰富的外设资源。提供 LQFP64、LQFP48、QFN32、SSOP24 多种封装类型。根据选定的型号和封装类型，包含的外设资源存在一定差异，具体参见下表。

表 2-1 CIU32L051 特性和外设资源统计

外设		CIU32L051			
		R8T6	**C8T6**	**K8U6**	**E8M6**
封装		LQFP64	LQFP48	QFN32	SSOP24
Flash(Kbytes)		64			
SRAM(Kbytes)		16			
CPU		Cortex-M0+ 内核			
		频率最高为 48MHz			
V_{BAT} 模式		√			
定时器	通用定时器	3（16 位）			
	基本定时器	1（16 位）			
	LPTIM	2（16 位）			
	SysTick	1			
	IWDG	1			
	WWDG	1			
通信接口	UART	3			
	USART	1（支持 ISO7816 和 SPI 主模式）			
	LPUART	2			
	SPI	2			
	I2C	1（支持 Stop 唤醒）			
RTC		√			
TAMP 引脚		1	1	×	×
AES		√			
CRC		√			
TRNG		√			
GPIOs		57	41	28	19
LCD COM x SEG		4x36 6x34 8x32	4x22 6x20 8x18	×	×
12 位 ADC		15 路外部 +3 路内部	14 路外部 +3 路内部	7 路外部 +3 路内部	7 路外部 +3 路内部

外设	CIU32L051			
	R8T6	**C8T6**	**K8U6**	**E8M6**
VREFBUF	√			
Temp Sensor	√			
COMP	2			

3 引脚分配与功能描述

3.1 引脚分配图

本芯片包含 LQFP64、LQFP48、QFN32、SSOP24 多种封装类型，引脚分配见下图所示。

图 3-1 CIU32L051R8T6-LQFP64 引脚分配

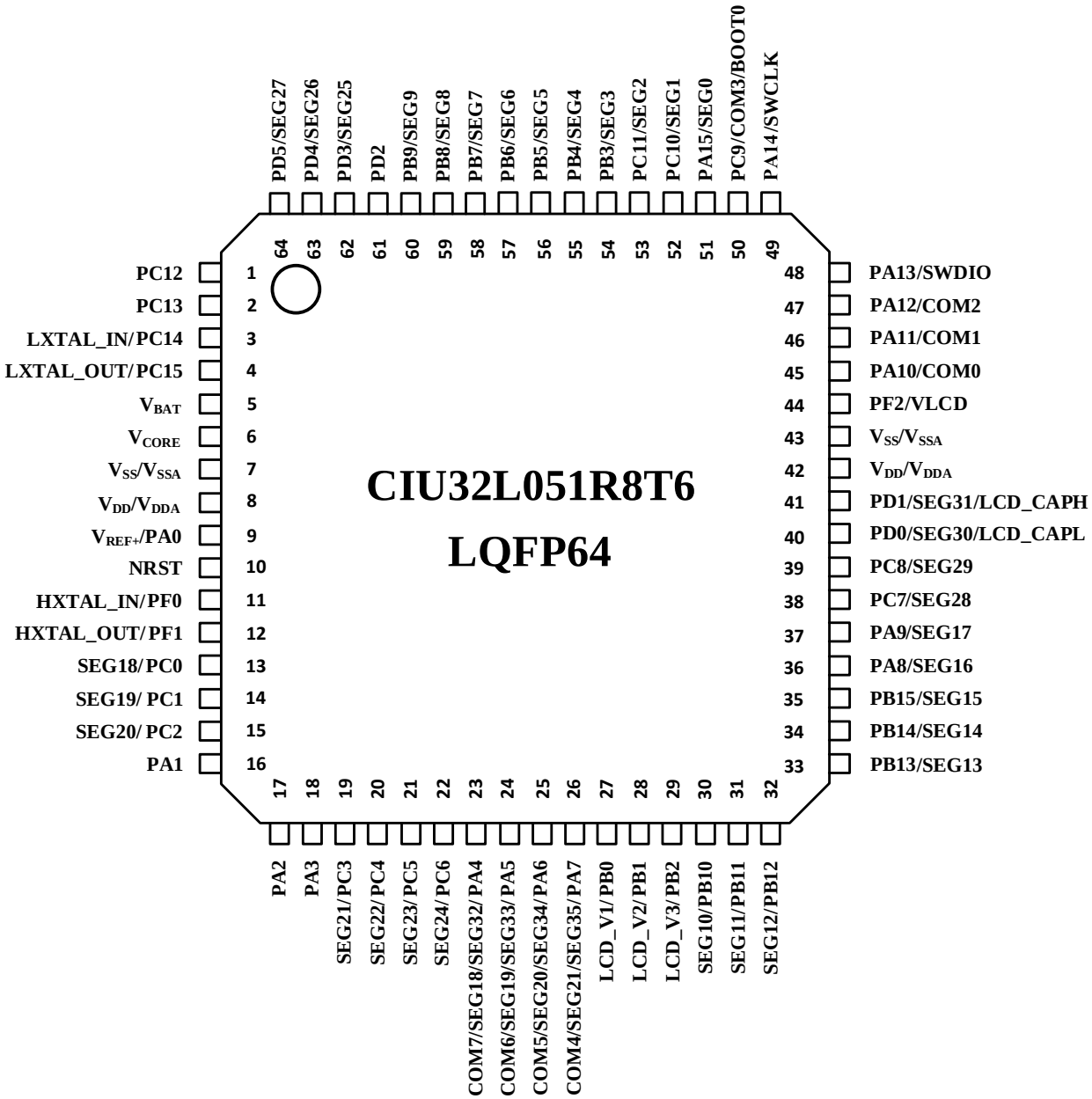


图 3-2 CIU32L051C8T6-LQFP48 引脚分配

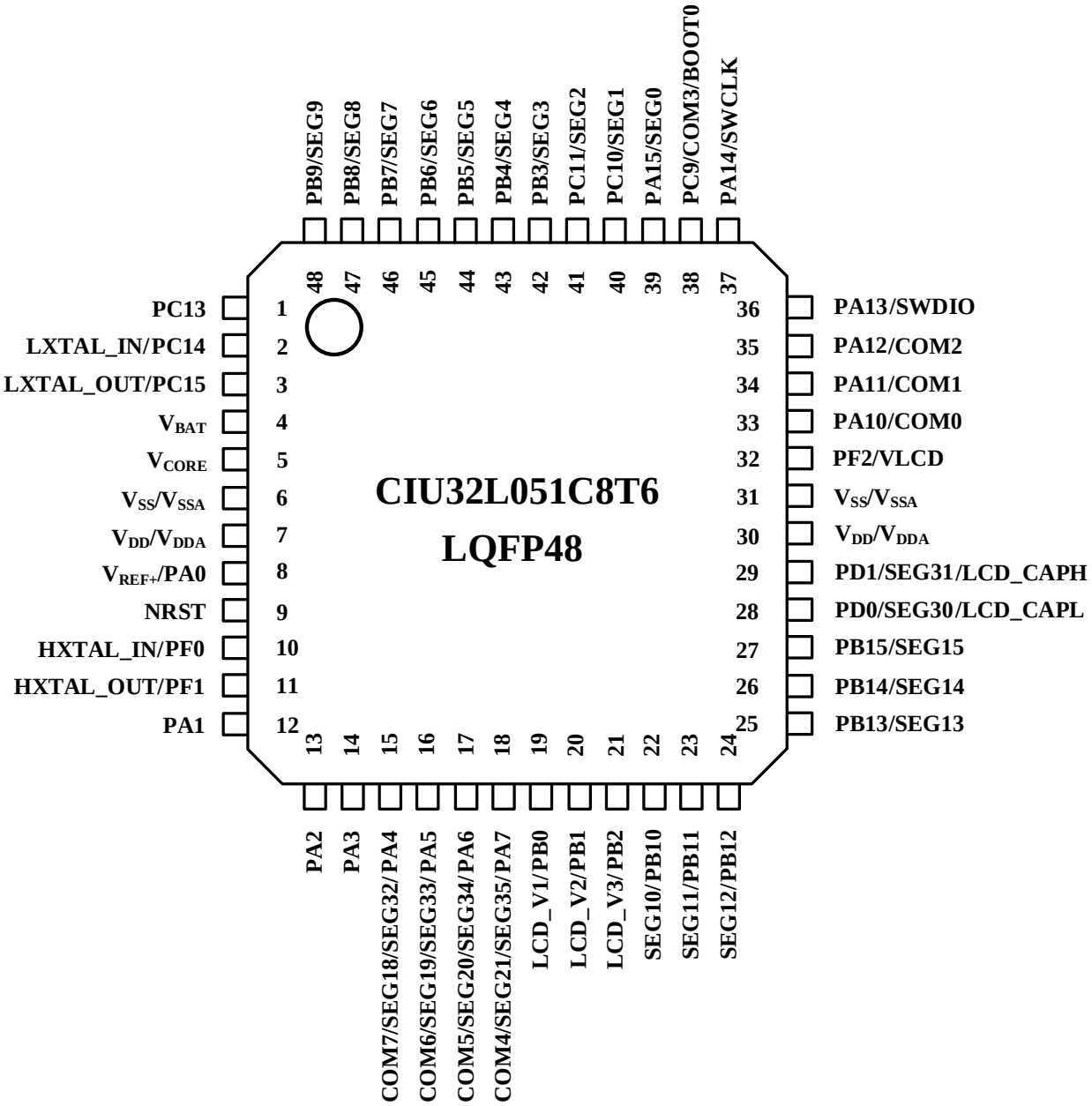
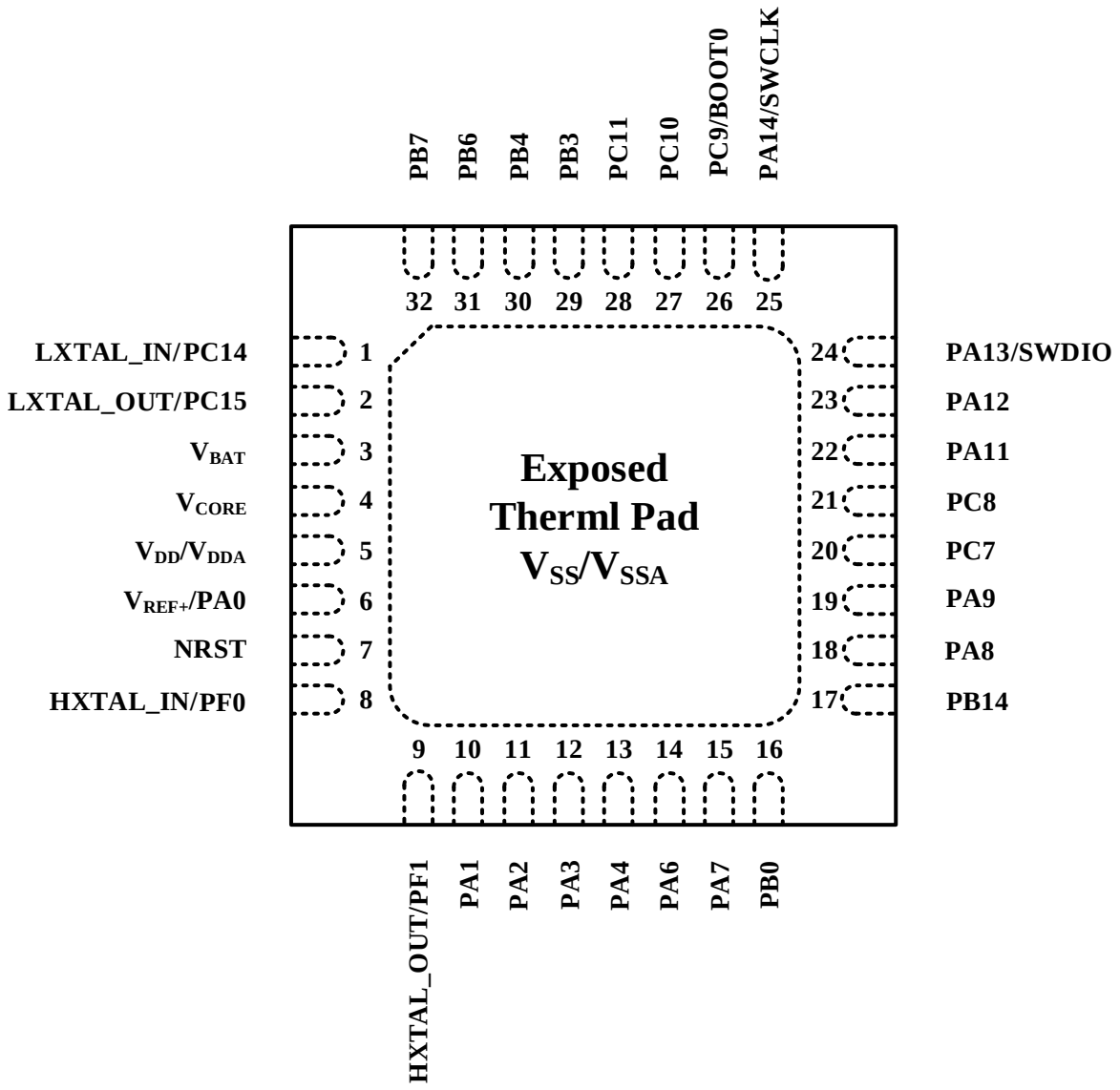
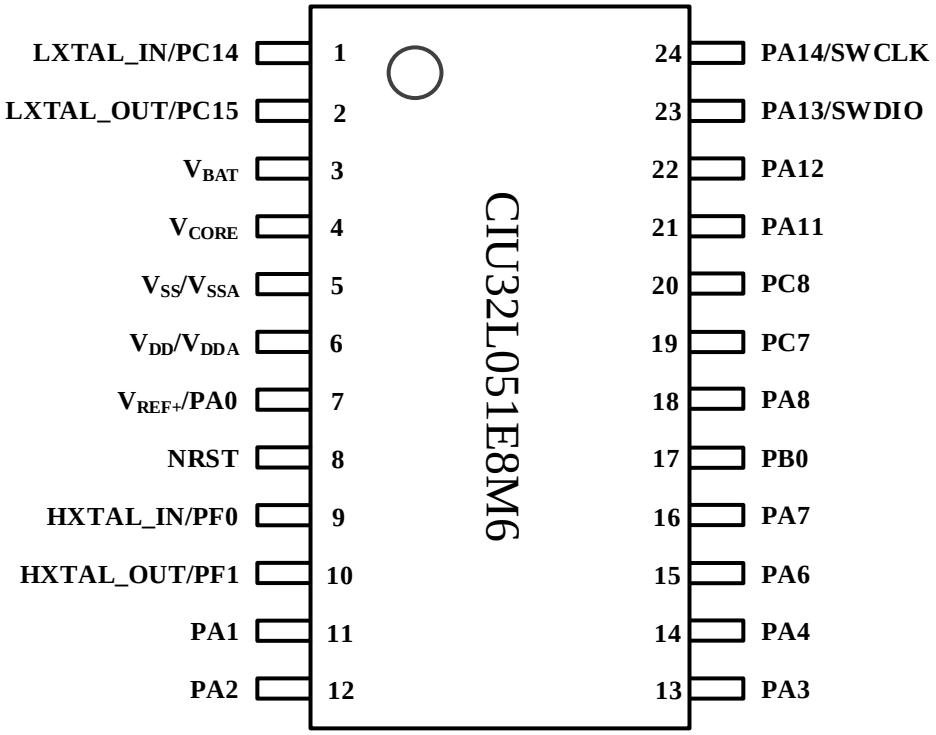


图 3-3　CIU32L051K8U6-QFN32 引脚分配



注意：　对于 QFN32 封装，Exposed Thermal Pad 为 V_{SS}/V_{SSA}，必须连接到 PCB 的 GND。

图 3-4 CIU32L051E8M6-SSOP24 引脚分配



3.2 引脚功能描述

表 3-1 引脚分配和功能描述

引脚编号				引脚名称	引脚类型	驱动能力	附加功能	复用功能
LQFP64	LQFP48	QFN32	SSOP24					
1	-	-	-	PC12	I/O	中驱	ADC_IN19	UART3_TX TIM5_CH3 TIM4_CH2 IR_OUT
2	1	-	-	PC13	I/O	低驱	TAMP_IN RTC_OUT	-
3	2	1	1	PC14	I/O	低驱	LXTAL_IN	-
4	3	2	2	PC15	I/O	低驱	LXTAL_OUT	-
5	4	3	3	V_{BAT}	P	-	-	-
6	5	4	4	V_{CORE}	P	-	-	-
7	6	-	5	V_{SS}/V_{SSA}	G	-	-	-
8	7	5	6	V_{DD}/V_{DDA}	P	-	-	-
9	8	6	7	V_{REF+}/PA0	I/O	中驱	-	SPI2_SCK USART1_CTS UART4_TX LPTIM1_OUT COMP1_OUT
10	9	7	8	NRST	I	中驱	NRST	-
11	10	8	9	PF0	I/O	中驱	HXTAL_IN	TIM5_CH3 UART2_TX UART4_RTS LPUART2_CTS LPUART1_CTS I2C1_SCL
12	11	9	10	PF1	I/O	中驱	HXTAL_OUT	TIM5_CH4 UART2_RX UART4_CTS LPUART2_RTS LPUART1_RTS I2C1_SDA
13	-	-	-	PC0	I/O	中驱	-	SPI2_SCK TIM4_CH1 LCD_SEG18

引脚编号				引脚名称	引脚类型	驱动能力	附加功能	复用功能
LQFP64	LQFP48	QFN32	SSOP24					
								LPTIM1_OUT LPUART1_TX
14	-	-	-	PC1	I/O	中驱	-	SPI2_MISO TIM4_CH2 LCD_SEG19 LPTIM1_IN2 LPUART1_RX I2C1_SDA
15	-	-	-	PC2	I/O	中驱	-	SPI2_MOSI TIM4_CH3 LCD_SEG20 LPTIM1_IN1 I2C1_SCL
16	12	10	11	PA1	I/O	中驱	COMP2_INP ADC_IN0	SPI1_SCK USART1_RX TIM4_CH4 UART4_RX LPUART2_CTS
17	13	11	12	PA2	I/O	高驱可配	COMP2_INM ADC_IN1	SPI1_MOSI USART1_TX TIM4_CH1 MCO LPUART1_TX COMP2_OUT
18	14	12	13	PA3	I/O	中驱	ADC_IN2	SPI2_MISO USART1_RTS_DE_CK TIM4_CH2 UART4_TX MCO LPUART1_RX
19	-	-	-	PC3	I/O	中驱	COMP1_INM	USART1_TX LCD_SEG21 UART3_CTS LPTIM1_ETR
20	-	-	-	PC4	I/O	中驱	COMP1_INP	USART1_RX LCD_SEG22

引脚编号				引脚名称	引脚类型	驱动能力	附加功能	复用功能
LQFP64	LQFP48	QFN32	SSOP24					
								UART3_RTS UART3_RX
21	-	-	-	PC5	I/O	中驱	-	TIM3_CH1 USART1_RTS_DE_CK LCD_SEG23 UART3_TX LPUART1_TX
22	-	-	-	PC6	I/O	中驱	-	TIM3_CH2 USART1_CTS LCD_SEG24 UART3_RX LPUART1_RX
23	15	13	14	PA4	I/O	中驱	ADC_IN3 COMP1_INM	SPI1_NSS SPI2_MOSI TIM4_CH3 SEG32/SEG18/COM7 LPUART2_TX I2C1_SDA
24	16	-	-	PA5	I/O	中驱	ADC_IN4 COMP1_INP	SPI1_SCK IR_OUT TIM4_CH4 SEG33/SEG19/COM6 UART3_RTS LPUART2_RX I2C1_SCL COMP1_OUT
25	17	14	15	PA6	I/O	中驱	ADC_IN5	SPI1_MISO TIM3_CH1 SEG34/SEG20/COM5 UART3_CTS TIM5_CH1 LPUART1_CTS LPTIM1_IN1
26	18	15	16	PA7	I/O	中驱	ADC_IN6	SPI1_MOSI TIM3_CH2 SEG35/SEG21/COM4 TIM4_CH1

引脚编号				引脚名称	引脚类型	驱动能力	附加功能	复用功能
LQFP64	LQFP48	QFN32	SSOP24					
								LPTIM1_IN2 COMP2_OUT
27	19	16	17	PB0	I/O	中驱	ADC_IN7 LCD_V1	SPI1_NSS TIM3_CH3 UART3_RX LPTIM1_OUT COMP1_OUT
28	20	-	-	PB1	I/O	中驱	COMP1_INM ADC_IN8 LCD_V2	TIM3_CH4 UART3_RTS LPUART1_RTS
29	21	-	-	PB2	I/O	中驱	COMP1_INP ADC_IN9 LCD_V3	SPI2_MISO UART3_TX LPTIM1_OUT
30	22	-	-	PB10	I/O	中驱	ADC_IN10	SPI2_MOSI LCD_SEG10 UART3_TX LPUART1_RX COMP1_OUT
31	23	-	-	PB11	I/O	中驱	ADC_IN11	SPI2_SCK LCD_SEG11 UART3_RX LPUART1_TX COMP2_OUT
32	24	-	-	PB12	I/O	中驱	ADC_IN15	SPI2_NSS LCD_SEG12 LPUART1_RTS
33	25	-	-	PB13	I/O	中驱	ADC_IN16	SPI2_SCK TIM4_ETR LCD_SEG13 UART3_CTS LPUART1_CTS
34	26	17	-	PB14	I/O	中驱	-	SPI2_MISO LCD_SEG14 UART3_RTS TIM4_CH1 LPUART2_CTS

引脚编号				引脚名称	引脚类型	驱动能力	附加功能	复用功能
LQFP64	LQFP48	QFN32	SSOP24					
35	27	-	-	PB15	I/O	中驱	-	SPI2_MOSI TIM4_CH2 LCD_SEG15 LPUART2_RTS COMP1_OUT
36	-	18	18	PA8	I/O	中驱	COMP1_INP	MCO SPI2_NSS UART3_TX LCD_SEG16 TIM4_CH3 LPTIM1_IN1 LPUART2_TX
37	-	19	-	PA9	I/O	中驱	COMP1_INM	MCO USART1_CTS UART3_RX LCD_SEG17 SPI2_MISO TIM4_CH4 LPUART2_RX LPTIM1_IN2
38	-	20	19	PC7	I/O	中驱	-	SPI1_NSS TIM3_CH3 TIM4_CH3 LCD_SEG28 LPUART2_RX UART3_RTS I2C1_SCL
39	-	21	20	PC8	I/O	中驱	-	SPI1_SCK TIM3_CH4 TIM4_CH4 LCD_SEG29 LPUART2_TX LPTIM1_OUT UART3_CTS I2C1_SDA
40	28	-	-	PD0	I/O	中驱	LCD_CAPL	SPI1_MOSI SPI2_NSS

引脚编号				引脚名称	引脚类型	驱动能力	附加功能	复用功能
LQFP64	LQFP48	QFN32	SSOP24					
								TIM5_CH1 LCD_SEG30 LPTIM1_IN1 UART3_RX
41	29	-	-	PD1	I/O	中驱	LCD_CAPH	SPI1_MISO SPI2_SCK TIM5_ETR LCD_SEG31 LPTIM1_IN2 UART3_TX
42	30	-	-	V_{DD}/V_{DDA}	P	-	-	-
43	31	-	-	V_{SS}/V_{SSA}	G	-	-	-
44	32	-	-	PF2	I/O	中驱	VLCD	SPI2_MISO USART1_CTS TIM4_ETR TIM5_CH1 LPTIM1_ETR
45	33	-	-	PA10	I/O	中驱	-	SPI2_MOSI USART1_RTS_DE_CK TIM4_CH4 LCD_COM0 TIM5_CH2 TIM5_CH1 TIM5_CH3
46	34	22	21	PA11	I/O	中驱	-	SPI1_MISO USART1_TX LCD_COM1 TIM5_CH3 TIM5_CH4 COMP1_OUT
47	35	23	22	PA12	I/O	中驱	-	SPI1_MOSI USART1_RX TIM4_ETR LCD_COM2 TIM5_CH4 COMP2_OUT

引脚编号				引脚名称	引脚类型	驱动能力	附加功能	复用功能
LQFP64	LQFP48	QFN32	SSOP24					
48	36	24	23	PA13	I/O	中驱	-	SWDIO USART1_TX IR_OUT LPUART2_TX
49	37	25	24	PA14	I/O	中驱	-	SWCLK USART1_RX LPUART2_RX
50	38	26	-	PC9	I/O	中驱	BOOT0	LCD_COM3
51	39	-	-	PA15	I/O	中驱	-	SPI1_NSS LCD_SEG0 UART4_RTS UART3_RTS
52	40	27	-	PC10	I/O	中驱	-	SPI2_MOSI UART3_RTS LCD_SEG1 TIM3_ETR
53	41	28	-	PC11	I/O	中驱	-	SPI2_MISO UART2_CTS LCD_SEG2 LPUART2_CTS
54	42	29	-	PB3	I/O	中驱	-	SPI1_SCK UART2_RTS TIM4_CH4 LCD_SEG3 LPUART2_RTS
55	43	30	-	PB4	I/O	中驱	-	SPI1_MISO UART2_CTS TIM3_CH1 LCD_SEG4 TIM5_ETR
56	44	-	-	PB5	I/O	中驱	-	SPI1_MOSI TIM3_CH2 LCD_SEG5 LPTIM1_IN1 COMP2_OUT
57	45	31	-	PB6	I/O	中驱	-	UART2_TX

引脚编号				引脚名称	引脚类型	驱动能力	附加功能	复用功能
LQFP64	LQFP48	QFN32	SSOP24					
								TIM5_CH3 LCD_SEG6 TIM5_CH2 LPTIM1_ETR
58	46	32	-	PB7	I/O	中驱	-	UART2_RX LCD_SEG7 UART4_CTS LPTIM1_IN2
59	47	-	-	PB8	I/O	中驱	-	MCO TIM4_ETR LCD_SEG8 TIM5_CH1 I2C1_SCL
60	48	-	-	PB9	I/O	中驱	-	IR_OUT LCD_SEG9 TIM5_CH2 I2C1_SDA
61	-	-	-	PD2	I/O	高驱可配	-	MCO USART1_RTS_DE_CK SPI1_NSS UART2_RTS LPTIM1_IN1 IR_OUT
62	-	-	-	PD3	I/O	中驱	-	SPI1_SCK USART1_TX LCD_SEG25 UART2_TX LPTIM1_IN2 TIM4_ETR TIM5_ETR
63	-	-	-	PD4	I/O	中驱	COMP2_INM	SPI1_MOSI UART4_TX TIM5_CH4 LCD_SEG26 UART2_RX LPTIM1_ETR USART1_RX

引脚编号				引脚名称	引脚类型	驱动能力	附加功能	复用功能
LQFP64	LQFP48	QFN32	SSOP24					
								TIM4_CH3
64	-	-	-	PD5	I/O	中驱	COMP2_INP	SPI1_MISO UART4_RX COMP2_OUT LCD_SEG27 UART2_RTS LPTIM1_OUT USART1_CTS TIM5_CH4

表 3-2 端口复用功能映射

PORT	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0	SPI2_SCK	USART1_CTS	-	-	UART4_TX	LPTIM1_OUT	-	COMP1_OUT
PA1	SPI1_SCK	USART1_RX	TIM4_CH4	-	UART4_RX	-	LPUART2_CTS	-
PA2	SPI1_MOSI	USART1_TX	TIM4_CH1	-	-	MCO	LPUART1_TX	COMP2_OUT
PA3	SPI2_MISO	USART1_RTS_DE_CK	TIM4_CH2	-	UART4_TX	MCO	LPUART1_RX	-
PA4	SPI1_NSS	SPI2_MOSI	TIM4_CH3	SEG32/SEG18/COM7	-	LPUART2_TX	I2C1_SDA	-
PA5	SPI1_SCK	IR_OUT	TIM4_CH4	SEG33/SEG19/COM6	UART3_RTS	LPUART2_RX	I2C1_SCL	COMP1_OUT
PA6	SPI1_MISO	TIM3_CH1	-	SEG34/SEG20/COM5	UART3_CTS	TIM5_CH1	LPUART1_CTS	LPTIM1_IN1
PA7	SPI1_MOSI	TIM3_CH2	-	SEG35/SEG21/COM4	TIM4_CH1	-	LPTIM1_IN2	COMP2_OUT
PA8	MCO	SPI2_NSS	UART3_TX	LCD_SEG16	TIM4_CH3	LPTIM1_IN1	LPUART2_TX	-
PA9	MCO	USART1_CTS	UART3_RX	LCD_SEG17	SPI2_MISO	TIM4_CH4	LPUART2_RX	LPTIM1_IN2
PA10	SPI2_MOSI	USART1_RTS_DE_CK	TIM4_CH4	LCD_COM0	TIM5_CH2	TIM5_CH1	TIM5_CH3	-
PA11	SPI1_MISO	USART1_TX	-	LCD_COM1	TIM5_CH3	-	TIM5_CH4	COMP1_OUT
PA12	SPI1_MOSI	USART1_RX	TIM4_ETR	LCD_COM2	TIM5_CH4	-	-	COMP2_OUT
PA13	SWDIO	USART1_TX	IR_OUT	-	-	-	-	LPUART2_TX
PA14	SWCLK	USART1_RX	-	-	-	-	-	LPUART2_RX

PORT	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA15	SPI1_NSS	-	-	LCD_SEG0	UART4_RTS	UART3_RTS	-	-
PB0	SPI1_NSS	TIM3_CH3	-	-	UART3_RX	LPTIM1_OUT	-	COMP1_OUT
PB1	-	TIM3_CH4	-	-	UART3_RTS	-	LPUART1_RTS	-
PB2	SPI2_MISO	-	-	-	UART3_TX	LPTIM1_OUT	-	-
PB3	SPI1_SCK	UART2_RTS	TIM4_CH4	LCD_SEG3	-	-	LPUART2_RTS	-
PB4	SPI1_MISO	UART2_CTS	TIM3_CH1	LCD_SEG4	-	TIM5_ETR	-	-
PB5	SPI1_MOSI	-	TIM3_CH2	LCD_SEG5	-	LPTIM1_IN1	-	COMP2_OUT
PB6	-	UART2_TX	TIM5_CH3	LCD_SEG6	TIM5_CH2	LPTIM1_ETR	-	-
PB7	-	UART2_RX	-	LCD_SEG7	UART4_CTS	LPTIM1_IN2	-	-
PB8	MCO	-	TIM4_ETR	LCD_SEG8	-	TIM5_CH1	I2C1_SCL	-
PB9	-	IR_OUT	-	LCD_SEG9	-	TIM5_CH2	I2C1_SDA	-
PB10	SPI2_MOSI	-	-	LCD_SEG10	UART3_TX	-	LPUART1_RX	COMP1_OUT
PB11	SPI2_SCK	-	-	LCD_SEG11	UART3_RX	-	LPUART1_TX	COMP2_OUT
PB12	SPI2_NSS	-	-	LCD_SEG12	-	-	LPUART1_RTS	-
PB13	SPI2_SCK	TIM4_ETR	-	LCD_SEG13	UART3_CTS	-	LPUART1_CTS	-
PB14	SPI2_MISO	-	-	LCD_SEG14	UART3_RTS	TIM4_CH1	LPUART2_CTS	-
PB15	SPI2_MOSI	TIM4_CH2	-	LCD_SEG15	-	-	LPUART2_RTS	COMP1_OUT
PC0	-	SPI2_SCK	TIM4_CH1	LCD_SEG18	-	LPTIM1_OUT	LPUART1_TX	-
PC1	-	SPI2_MISO	TIM4_CH2	LCD_SEG19	-	LPTIM1_IN2	LPUART1_RX	I2C1_SDA
PC2	-	SPI2_MOSI	TIM4_CH3	LCD_SEG20	-	LPTIM1_IN1	-	I2C1_SCL
PC3	-	USART1_TX	-	LCD_SEG21	UART3_CTS	-	LPTIM1_ETR	-

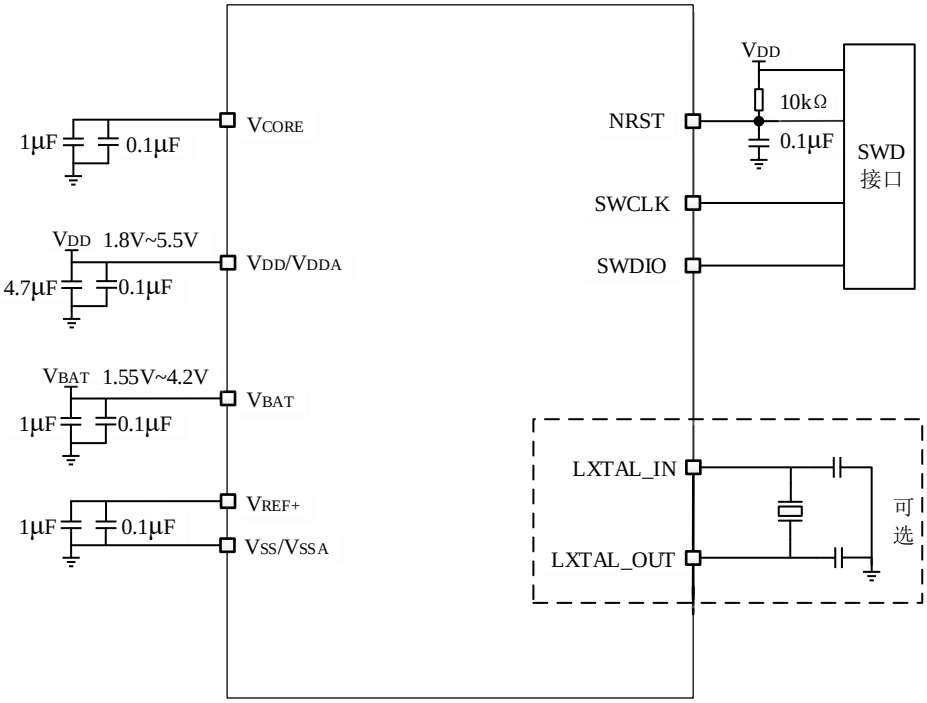
PORT	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PC4	-	USART1_RX	-	LCD_SEG22	UART3_RTS	UART3_RX	-	-
PC5	-	TIM3_CH1	USART1_RTS_DE_CK	LCD_SEG23	UART3_TX	-	LPUART1_TX	-
PC6	-	TIM3_CH2	USART1_CTS	LCD_SEG24	UART3_RX	-	LPUART1_RX	-
PC7	SPI1_NSS	TIM3_CH3	TIM4_CH3	LCD_SEG28	LPUART2_RX	-	UART3_RTS	I2C1_SCL
PC8	SPI1_SCK	TIM3_CH4	TIM4_CH4	LCD_SEG29	LPUART2_TX	LPTIM1_OUT	UART3_CTS	I2C1_SDA
PC9	-	-	-	LCD_COM3	-	-	-	-
PC10	SPI2_MOSI	UART3_RTS	-	LCD_SEG1	TIM3_ETR	-	-	-
PC11	SPI2_MISO	UART2_CTS	-	LCD_SEG2	-	-	LPUART2_CTS	
PC12	-	UART3_TX	TIM5_CH3	-	TIM4_CH2	IR_OUT	-	-
PC13	-	-	-	-	-	-	-	-
PC14	-	-	-	-	-	-	-	-
PC15	-	-	-	-	-	-	-	-
PD0	SPI1_MOSI	SPI2_NSS	TIM5_CH1	LCD_SEG30	-	LPTIM1_IN1	-	UART3_RX
PD1	SPI1_MISO	SPI2_SCK	TIM5_ETR	LCD_SEG31	-	LPTIM1_IN2	-	UART3_TX
PD2	MCO	USART1_RTS_DE_CK	SPI1_NSS	-	UART2_RTS	LPTIM1_IN1	-	IR_OUT
PD3	SPI1_SCK	USART1_TX	-	LCD_SEG25	UART2_TX	LPTIM1_IN2	TIM4_ETR	TIM5_ETR
PD4	SPI1_MOSI	UART4_TX	TIM5_CH4	LCD_SEG26	UART2_RX	LPTIM1_ETR	USART1_RX	TIM4_CH3
PD5	SPI1_MISO	UART4_RX	COMP2_OUT	LCD_SEG27	UART2_RTS	LPTIM1_OUT	USART1_CTS	TIM5_CH4
PF0	TIM5_CH3	UART2_TX	UART4_RTS	-	LPUART2_CTS	-	LPUART1_CTS	I2C1_SCL

PORT	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PF1	TIM5_CH4	UART2_RX	UART4_CTS	-	LPUART2_RTS	-	LPUART1_RTS	I2C1_SDA
PF2	SPI2_MISO	USART1_CTS	TIM4_ETR	-	TIM5_CH1	LPTIM1_ETR	-	-

4 典型应用电路图

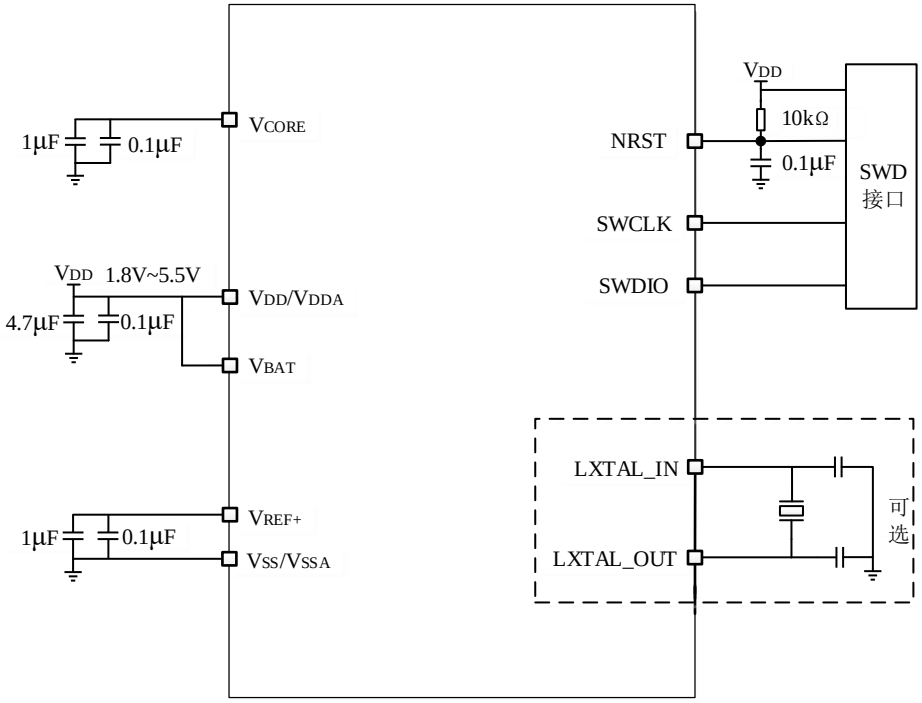
注意： *电路设计时，存在多个 I/O 中断的情况下，应选择在不同 EXTI 通道上的 I/O。见参考手册 EXTI 章节 EXTI I/O 选择寄存器。如：PA0,PB0,PC0…在同一个 EXTI 通道上，PA1,PB1,PC1…在同一个 EXTI 通道上。*

典型应用电路示例 1：V_{BAT} 模式，使用备份电源自动切换



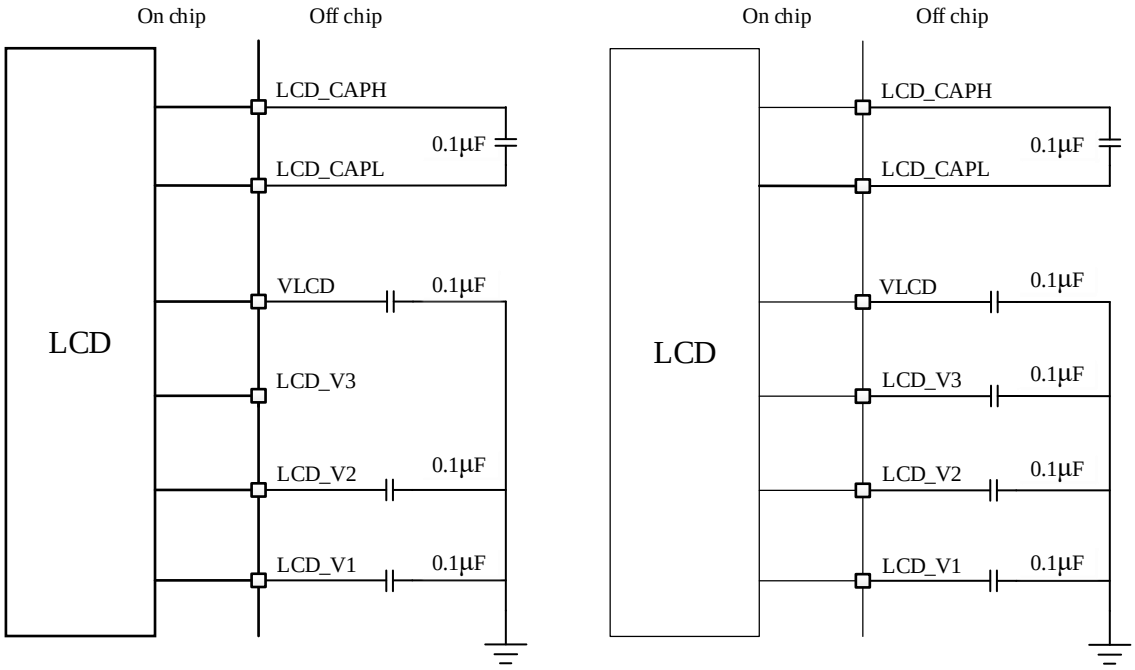
- V_{DD} 电压范围 1.8V~5.5V；
- V_{BAT} 由备份电源或电池供电，电压范围 1.55V~4.2V，连接 1μF+0.1μF 电容（Flash 选项字节寄存器 FLASH_OPTR2 中 VBAT_MODE_EN 位需配置为 1，使能 VBAT 模式）；
- VREFBUF 使能，V_{REF+}引脚连接 1μF+0.1μF 电容。

典型应用电路示例 2：非 V_{BAT} 模式，不使用备用电源



- V_{DD} 电压范围 1.8V~5.5V；
- V_{BAT} 与 V_{DD}/V_{DDA} 引脚连接，即非 V_{BAT} 模式（Flash 选项字节寄存器 FLASH_OPTR2 中 VBAT_MODE_EN 位需配置为 0，禁止 VBAT 模式）；
- VREFBUF 使能，V_{REF+}引脚连接 1μF+0.1μF 电容。

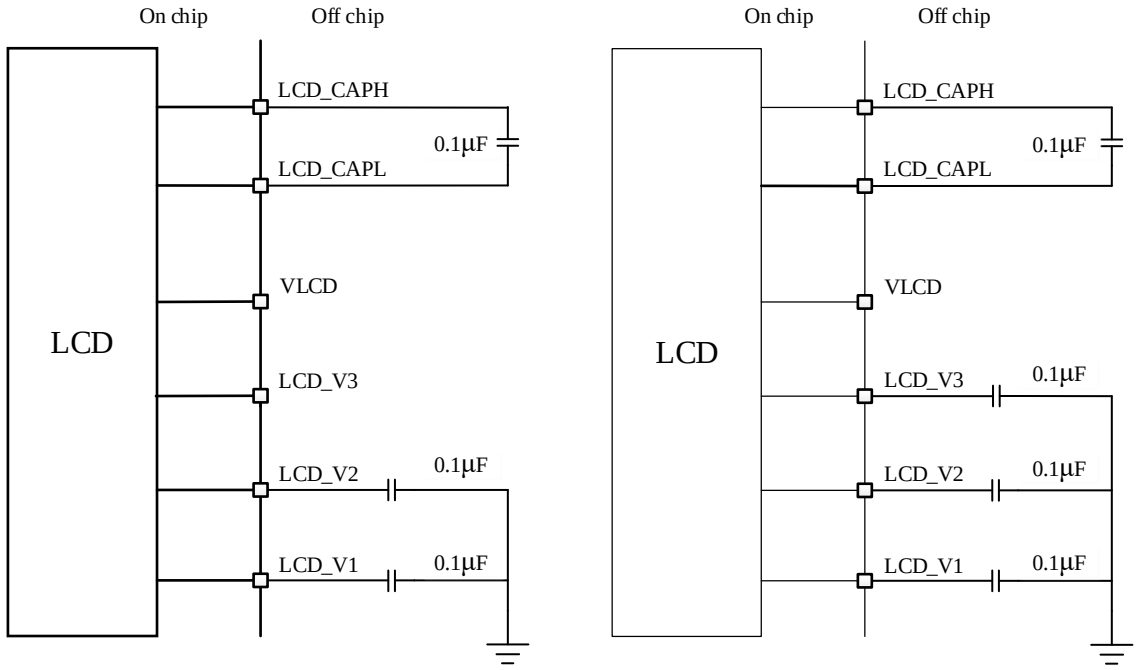
典型应用电路示例 3： LCD 电荷泵模式



1/3bias　　1/4bias

- LCD 电荷泵模式：
  - 1/3bias 时 LCD_V3 复用为 GPIO。

典型应用电路示例 4：LCD 片外电容分压模式



1/3bias　　1/4bias

- LCD 片外电容分压模式：
  - VLCD 复用为 GPIO；
  - 1/3bias 时 LCD_V3 复用为 GPIO。

5 电气特性

5.1 测试条件

除特别说明，所有电压均以 V_{SS} 为基准。

TBD 表示要定义的数据。

5.2 最小和最大数值

除特别说明，通过在生产线对 100%的产品在环境温度 TA=25°C 和 TA=TAmax 下执行测试（TAmax 与选定的温度范围匹配），所有最小和最大值可在最坏的环境温度、供电电压和时钟条件下得到保证。

在每个表格下方的注解中，说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布（平均±3σ）得到。

5.3 典型数值

除特别说明，典型数据是基于 T_A=25°C 和 V_{DD}=3.3V（1.8V≤V_{DD}≤5.5V）环境测试。

5.4 绝对最大额定值

加在器件上的载荷如果超过下表（电压、电流、温度）所给出的值，可能会导致器件永久性地损坏。这里只是给出可承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 5-1 电压特性[1]

符号	描述	Min	Max	Unit
V_{DD}-V_{SS}	外部供电电压	-0.3	6.5	V
V_{DDA}-V_{SS}	外部模拟供电电压	-0.3	6.5	V
V_{BAT}-V_{SS}	V_{BAT} 供电电压	-0.3	6.5	V
V_{IN}	引脚输入电压[2]	V_{SS}-0.3	6.5	V

1. 所有的电源（V_{DD}、V_{DDA}）和地（V_{SS}、V_{SSA}）引脚，必须连接到允许电压范围的外部电源。
2. 须始终遵循 V_{IN} 的最大值。有关允许的最大注入电流值信息，参见*表：电流特性*。

表 5-2 电流特性

符号	描述		Max	Unit
$I_{VDD/VDDA}$	流入V_{DD}/V_{DDA}电源线的总电流(1)		200	mA
$I_{VSS/VSSA}$	流出V_{SS}/V_{SSA}地线的总电流(1)		200	
$I_{IO(PIN)}$ (2)	I/O 和控制引脚输出灌电流	PC13/PC14/PC15	3.5	
		PA2/PD2	18	
		其他	9	
	I/O 和控制引脚输出拉电流	PC13/PC14/PC15	3	
		PA2/PD2	18	
		其他	9	
$I_{INJ(PIN)}$(3)	I/O 注入电流		-5/0	
$\Sigma\|I_{INJ(PIN)}\|$(4)	所有I/O引脚上的总注入电流		25	

1. 所有的电源（V_{DD}、V_{DDA}）和地（V_{SS}、V_{SSA}）引脚，必须连接到允许电压范围的外部电源。
2. I/O 和控制引脚输出灌电流和拉电流分别是基于 T_A=25°C 和 V_{DD}=3.3V，$V_{OL}=V_{SS}$+0.5V 和 $V_{OH}=V_{DD}$-0.5V 时的最大电流。
3. 所有 I/O 具有防倒灌功能，当 $V_{IN} > V_{DD}$ 时，不会产生正向注入电流；当 $V_{IN} < V_{SS}$ 时，产生的反向注入电流应限制在 5mA 以内。
4. 当多个输入同时存在注入电流时，$\Sigma|I_{INJ(PIN)}|$的最大值等于正向注入电流和反向注入电流（瞬时值）的绝对值之和。

表 5-3 温度特性

符号	描述	Value	Unit
T_{STG}	储存温度范围	-60 ~ + 150	°C
T_J	最大结温度	105	°C

5.5 工作条件

5.5.1 通用工作条件

表 5-4 通用工作条件

符号	描述	条件	Min	Max	Unit
f_{HCLK}	内部 AHB 时钟频率	-	0	48	MHz
f_{PCLK1}	内部 APB1 时钟频率	-	0	48	
f_{PCLK2}	内部 APB2 时钟频率	-	0	48	

符号	描述	条件	Min	Max	Unit
V_{DD}	数字部分工作电压	-	1.8	5.5	V
V_{DDA}	模拟部分工作电压	ADC/COMP 工作电压	1.8	5.5	
		VREFBUF 工作电压	2.4	5.5	
V_{BAT}	V_{BAT} 工作电压	非 V_{BAT} 模式，V_{BAT} 与 V_{DD}/V_{DDA} 引脚连接	1.8	5.5	V
		V_{BAT} 模式，V_{BAT} 由备份电源供电	1.55	4.2	V
T_A	环境温度范围	-	-40	85	°C
T_J	结温度范围	-	-40	105	°C

5.5.2 上电/下电的工作条件

表 5-5 上电/下电的工作条件

符号	描述	条件	Min	Max	Unit
t_{VDD}	V_{DD} 上电/下电速率	V_{DD} 上升	0	∞	μs/V
		V_{DD} 下降：ULP_EN = 0	30	∞	
		V_{DD} 下降：ULP_EN = 1	100	∞	ms/V

5.5.3 内嵌复位和电源控制模块特性

表 5-6 内嵌复位和电源控制模块特性

符号	描述	条件	Min(1)	Typ(2)	Max(1)	Unit
$t_{RSTTEMPO}$	V_{DD} 上升超过 V_{POR} 阈值后，复位持续时间	V_{DD} 上升	-	110	260	μs
V_{POR}	上电复位阈值	-	-	1.70	-	V
V_{PDR}	掉电复位阈值	-	-	1.64	-	
V_{BOR0}	欠压复位阈值 0	V_{DD} 上升	1.96	2.11	2.18	
		V_{DD} 下降	1.86	2.00	2.06	
V_{BOR1}	欠压复位阈值 1	V_{DD} 上升	2.14	2.30	2.37	
		V_{DD} 下降	2.05	2.20	2.27	
V_{BOR2}	欠压复位阈值 2	V_{DD} 上升	2.43	2.61	2.69	
		V_{DD} 下降	2.33	2.51	2.59	
V_{BOR3}	欠压复位阈值 3	V_{DD} 上升	2.71	2.91	3.00	
		V_{DD} 下降	2.59	2.79	2.88	

符号	描述	条件	Min(1)	Typ(2)	Max(1)	Unit
V_{PVD0}	PVD 阈值 0	监测电压上升	1.96	2.11	2.18	
		监测电压下降	1.86	2.00	2.06	
V_{PVD1}	PVD 阈值 1	监测电压上升	2.14	2.30	2.37	
		监测电压下降	2.05	2.20	2.27	
V_{PVD2}	PVD 阈值 2	监测电压上升	2.33	2.51	2.59	
		监测电压下降	2.22	2.39	2.47	
V_{PVD3}	PVD 阈值 3	监测电压上升	2.43	2.61	2.69	
		监测电压下降	2.33	2.51	2.59	
V_{PVD4}	PVD 阈值 4	监测电压上升	2.52	2.71	2.80	
		监测电压下降	2.43	2.61	2.69	
V_{PVD5}	PVD 阈值 5	监测电压上升	2.71	2.91	3.00	
		监测电压下降	2.59	2.79	2.88	
V_{PVD6}	PVD 阈值 6	监测电压上升	2.79	3.00	3.09	
		监测电压下降	2.71	2.91	3.00	
V_{PVD7}	PVD 阈值 7	监测电压上升	2.87	3.09	3.19	
		监测电压下降	2.79	3.00	3.09	
$V_{hyst_POR_PDR}$	V_{POR} 和 V_{PDR} 的迟滞电压		-	60	-	mV
$V_{hyst_BOR_PVD}$	V_{BORx} 和 V_{PVDx} 的迟滞电压		-	100	-	mV
$I_{DD(BOR)}$	BOR 功耗		-	0.4	0.6	μA
$I_{DD(PVD)}$	PVD 功耗		-	0.4	0.6	μA

1. 设计保证，不在生产中测试。
2. 由综合评估得出。

5.5.4 内置参考电压

表 5-7 内置参考电压

符号	描述	条件	Min	Typ	Max	Unit
V_{BGR}	内置参考电压	-40°C~85°C	1.181	1.200	1.213	V
t_{START}(1)	BGR 启动时间	-	-	10.3	30.2	μs
t_{SAMP} (1) (2)	ADC 测量内部通道 V_{BGR} 的采样时间	-	5	-	-	μs
t_{ADC_BUF}(1) (2)	ADC 内部通道 V_{BGR} Buffer 的启动时间	-	-	-	15	μs

符号	描述	条件	Min	Typ	Max	Unit
$I_{DD(BGR)}$ (1)	BGR 功耗	V_{DD} = 3.3V	-	24.1	41.1	μA

1. 设计保证，不在生产中测试。
2. 使能 ADC 内部通道 V_{BGR} 需等待启动稳定时间 t_{ADC_BUF}，ADC 测量内部通道 V_{BGR} 的采样时间至少为 t_{SAMP}。

5.5.5 供电电流特性

供电电流特性是多种参数和因素的综合指标，包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 引脚的翻转速度、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚均处于模拟模式。
- 所有的外设均处于关闭状态，除特别说明。
- Flash 的读访问时间，根据 f_{HCLK} 的频率做相应调整（0~16MHz 时为 0 个等待周期，16~32MHz 时为 1 个等待周期，32MHz 以上时为 2 个等待周期）。
- 当开启外设时：$f_{PCLK} = f_{HCLK}$。

表 5-8 Run 模式工作电流

符号	描述	条件(1)				Typ	Unit
		模式	时钟源	f_{HCLK}	运行区域		
$I_{DD(Run)}$	Run 模式工作电流	所有外设时钟 OFF，CPU 从 Flash 取指，Coremark	RCH 时钟源，PLL off	16MHz	Flash	1.65	mA
			RCH 时钟源，PLL on	32MHz		2.4	
				48MHz		2.95	
		所有外设时钟 OFF，CPU 从 Flash 取指，While（1）	RCH 时钟源，PLL off	16MHz	Flash	0.95	
			RCH 时钟源，PLL on	32MHz		1.44	
				48MHz		1.8	
		所有外设时钟 ON，CPU 从 Flash 取指，While（1）	RCH 时钟源，PLL off	16MHz	Flash	1.73	
			RCH 时钟源，PLL on	32MHz		3.05	
				48MHz		4.15	

1. 测试条件：V_{DD} = 3.3V，T_A=25°C。

表 5-9 Sleep 模式工作电流

符号	描述	条件[1]				Typ	Unit
		模式	时钟源	f_{HCLK}	运行区域		
$I_{DD(Sleep)}$	Sleep 模式工作电流	所有外设时钟 OFF	RCH 时钟源，PLL off	16MHz	Flash	343	μA
			RCH 时钟源，PLL on	32MHz		594	
				48MHz		788	

1. 测试条件：V_{DD} = 3.3V，T_A=25°C。

表 5-10 Stop 模式工作电流

符号	描述	条件		Typ				Unit
		模式	V_{DD}	-40℃	25℃	55℃	85℃	
$I_{DD(Stop)}$	Stop 模式工作电流	所有外设时钟 OFF，开启超低功耗（ULP_EN=1）	1.8V	0.72	0.99	1.55	4.1	μA
			3.3V	0.76	1.02	1.6	4.35	
			5.5V	0.84	1.1	1.78	4.97	
		使能 RTC：时钟源 LXTAL，LXTAL_DRV_MODE=0，LXTAL_DRV[1:0]=00，其它外设全部 OFF，开启超低功耗（ULP_EN=1）	1.8V	0.93	1.2	1.8	4.24	
			3.3V	1	1.25	1.92	4.53	
			5.5V	1.19	1.48	2.28	5.3	

表 5-11 V_{BAT} 模式工作电流

符号	描述	条件[1]		Typ	Unit
		模式	V_{BAT}		
$I_{DD(VBAT)}$	V_{BAT} 模式工作电流	V_{BAT} 模式：使能 RTC，时钟源 LXTAL，LXTAL_DRV_MODE=0，LXTAL_DRV[1:0]=00	1.8V	0.92	μA
			3.3V	0.95	
			4.2V	0.98	
		库存模式：仅 V_{BAT} 上电且 V_{DD} 从未上过电	3.3V	10	nA

1. 测试条件：T_A=25°C。

5.5.6 低功耗唤醒时间

唤醒时间是事件与执行用户程序的第一条指令之间的延迟时间。

表 5-12 低功耗唤醒时间[1]

符号	描述	条件	Typ	Unit
$t_{WUSLEEP}$	Sleep 模式唤醒时间	程序运行在 Flash 区域； HCLK = RCH = 16MHz	12	CPU cycles
t_{WUSTOP}	Stop 模式的事件唤醒时间	程序运行在 Flash 区域； HCLK = RCH = 16MHz	17.3	μs

1. 由综合评估得出。

5.5.7 外部时钟源特性

HXTAL 旁路模式

表 5-13 HXTAL 旁路模式的时钟特性[1]

符号	描述	Min	Typ	Max	Unit
f_{HXTAL}	外部高速时钟（HXTAL）频率	-	-	48	MHz
V_{HXTALH}	HXTAL_IN 输入引脚的高电压	1.05	-	V_{DD}	V
V_{HXTALL}	HXTAL_IN 输入引脚的低电压	V_{SS}	-	0.45	

1. 由综合评估得出。

HXTAL 外部晶体模式

外部高速时钟（HXTAL）可以使用一个 4~32MHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动稳定时间。有关晶体谐振器的详细参数（频率、封装、精度等），请咨询相应的生产厂商。

表 5-14 HXTAL 外部晶体模式的时钟特性[1]

符号	描述	条件	Min	Typ	Max	Unit
f_{HXTAL}	晶体频率	-	4	-	32	MHz
I_{DD_HXTAL}[2]	HXTAL 电流功耗	低驱	-	0.28	-	mA
		中低	-	0.68	-	
		中高	-	1.18	-	
		高驱	-	1.55	-	
R_F	反馈电阻	-	-	600	-	kΩ
G_{mcrit}[3]	最大起振跨导	低驱	-	-	0.55	mA/V
		中低	-	-	1.53	

符号	描述	条件	Min	Typ	Max	Unit
		中高	-	-	3.07	
		高驱	-	-	3.43	
$t_{SU}+t_{STAB}$(4)	启动稳定时间	高驱 CL = 10pF @8MHz	-	600	-	μs

1. 设计保证，不在生产中测试。
2. 测试晶体条件：VDD = 3.3V，CL = 10pF@8MHz。
3. 芯片所支持外部晶体谐振器的最大起振跨导。
4. $t_{SU}+t_{STAB}$ 是从 HXTAL 软件使能开始，直至晶体谐振器振荡稳定的持续时间。这个数值是在一个 8MHz 标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而发生显著变化。

LXTAL 外部晶体模式

外部低速时钟（LXTAL）可以使用一个 32.768KHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于使用下表中列出的典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器引脚，以减小输出失真和启动稳定时间。有关晶体谐振器的详细参数（频率、封装、精度等），请咨询相应的生产厂商。

表 5-15 LXTAL 外部晶体模式的时钟特性(1)

符号	描述	条件	Min	Typ	Max	Unit
f_{LXTAL}	晶体频率	-	-	32.768	-	KHz
I_{DD_LXTAL}	普通模式电流功耗	低驱	-	170	-	nA
		中低	-	200	-	
		中高	-	230	-	
		高驱	-	260	-	
	增强模式电流功耗	低驱	-	240	-	
		中低	-	275	-	
		中高	-	315	-	
		高驱	-	370	-	
R_F	反馈电阻	-	-	10.8	-	MΩ
G_{mcrit}(2)	最大起振跨导	低驱	-	-	1.18	μA/V
		中低	-	-	3.04	
		中高	-	-	4.73	
		高驱	-	-	7.60	

符号	描述	条件	Min	Typ	Max	Unit
t_{SU} +t_{STAB}(3)	启动稳定时间	高驱 CL = 12.5pF @32.768KHz	-	300	-	ms

1. 设计保证，不在生产中测试。
2. 芯片所支持外部晶体谐振器的最大起振跨导。
3. t_{SU} +t_{STAB} 是从 LXTAL 软件使能开始，到晶体谐振器振荡稳定的持续时间。这个数值是在一个 32.768KHz 标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而发生显著变化。

5.5.8 内部时钟源特性

RCH（16MHz）

表 5-16 内部 RCH 时钟特性

符号	描述	条件	Min	Typ	Max	Unit
f_{RCH}	振荡频率	-	-	16	-	MHz
I_{DD_RCH}(1)	RCH 电流功耗	-	-	96	106	µA
$\Delta Temp_{(RCH)}$	RCH 频率温度漂移	V_{DD}=1.8V~5.5V T_A= -40°C ~ 85°C	-2	-	2	%
$Duty_{(RCH)}$ (2)	占空比	-	45	-	55	%
$t_{SU(RCH)}$ (2)	启动时间	-	-	0.97	-	µs
$t_{STAB(RCH)}$ (2)	稳定时间	-	-	0.31	-	µs

1. 由综合评估得出。
2. 设计保证，不在生产中测试。

RCL（32KHz）

表 5-17 内部 RCL 时钟特性

符号	描述	条件	Min	Typ	Max	Unit
f_{RCL}	振荡频率	V_{DD}=1.8V~5.5V T_A= -40°C~85°C	28.2	32	35.1	KHz
I_{DD_RCL}(1)	RCL 电流功耗	-	-	135	-	nA
Duty(2)	占空比	-	47	-	53	%
$t_{SU(RCL)}$ + $t_{STAB(RCL)}$ (2)	启动稳定时间	-	-	134	-	µs

1. 由综合评估得出。
2. 设计保证，不在生产中测试。

5.5.9 PLL 特性

表 5-18 PLL 时钟特性[1]

符号	描述	条件	Min	Typ	Max	Unit
f_{PLL_IN}	PLL 输入时钟	-	4	-	32	MHz
$Duty_{(PLL_IN)}$	PLL 输入时钟占空比	-	45	-	55	%
f_{PLL_OUT}	PLL 输出时钟	-	6	-	48	MHz
$Duty_{PLL_OUT}$	PLL 输出时钟占空比	-	45	-	55	%
t_{LOCK}	锁定时间	-	-	34	50	μs

1. 设计保证，不在生产中测试。

5.5.10 Flash 存储器特性

表 5-19 Flash 存储器特性[1]

符号	描述	条件	Min	Typ	Max	Unit
t_{PROG}	编程时间（字）	-	-	50	-	μs
	快速编程（64 个字）	-	-	1.97	-	ms
t_{ERASE}	擦除时间	页擦除	-	2.5	-	ms
		批量擦除	-	35	-	ms
EC_{Flash}	擦写次数	T_A= 25°C	20000	-	-	cycles
		T_A= -40°C~85°C	10000	-	-	
RET_{Flash}	数据保存期限	T_A= 85°C	25	-	-	years

1. 由综合评估得出。

5.5.11 EFT 特性

表 5-20 EFT 特性[1]

符号	描述	条件	级别/类型
V_{EFTB}	在 V_{DD} 和 V_{SS} 上施加的，导致功能错误的瞬变脉冲群电压极限。	T_A = 25 °C 符合 IEC 61000-4-4	5A

1. 由综合评估得出。

5.5.12 ESD 特性

表 5-21 ESD 特性[1]

符号	描述	条件	Min	Typ	Max	Uint
$V_{ESD(HBM)}$	人体模型	T_A = 25 °C 符合ESDA/JEDEC JS-001-2017	-	±6000	-	V
$V_{ESD(CDM)}$	带电设备模型	T_A = 25 °C 符合ESDA/JEDEC JS-002-2018	-	±2000	-	
$V_{ESD(MM)}$	机械模型	T_A = 25 °C 符合 JESD22-A115C	-	±300	-	

1. 由综合评估得出。

表 5-22 Latch-up 特性[1]

符号	描述	条件	Min	Typ	Max	Uint
$I_{Latch-up}$	Latch-up 电流	T_A = 25 °C 符合 JEDEC78E	-	±400	-	mA

1. 由综合评估得出。

5.5.13 I/O 端口特性

表 5-23 输入特性

符号	描述	条件		Min	Typ	Max	Uint
V_{IL}[1]	输入低电压	PC13/PC14/PC15	1.8V≤V_{DD}≤5.5V	-	-	0.3V_{DD}	V
		PA2/PD2		-	-	0.3V_{DD}	
		其他		-	-	0.3V_{DD}	
V_{IH}[1]	输入高电压	PC13/PC14/PC15	1.8V≤V_{DD}≤5.5V	0.7V_{DD}	-	-	
		PA2/PD2		0.7V_{DD}	-	-	
		其他		0.7V_{DD}	-	-	
V_{hys}[1]	施密特触发器电压迟滞	PC13/PC14/PC15	V_{DD}=3.3V	-	200	-	mV
		PA2/PD2		-		-	
		其他		-		-	
I_{lkg}[1]	输入漏电流	PC13/PC14/PC15	V_{DD}=3.3V	-	2	-	nA
		PA2/PD2		-		-	
		其他		-		-	
R_{PU}[2]	弱上拉等效电阻	V_{IN} = V_{SS}		20	37	60	kΩ
R_{PD}[2]	弱下拉等效电阻	V_{IN} = V_{DD}		20	37	60	kΩ

符号	描述	条件	Min	Typ	Max	Uint
C_{IO}(2)	I/O 引脚电容	PC13/PC14/PC15	-	1.22	-	pF
		PA2/PD2	-	1.85	-	
		其他	-	1.30	-	

1. 由综合评估得出。
2. 设计保证，不在生产中测试。

表 5-24 输出特性(1)

符号	描述	条件		Min	Typ	Max	Uint
V_{OL}(1)	输出低电压	PC13/PC14/PC15	$\|I_{IO}\|$ = 3mA V_{DD} = 3.3V	-	0.4	-	V
		PA2/PD2	$\|I_{IO}\|$ = 15mA V_{DD} = 3.3V	-	0.4	-	
		其他	$\|I_{IO}\|$= 7.5mA V_{DD} = 3.3V	-	0.4	-	
V_{OH}(2)	输出高电压	PC13/PC14/PC15	$\|I_{IO}\|$ = 2.7mA V_{DD} = 3.3V	-	V_{DD}-0.4	-	
		PA2/PD2	$\|I_{IO}\|$ = 15mA V_{DD} = 3.3V	-	V_{DD}-0.4	-	
		其他	$\|I_{IO}\|$= 7.5mA V_{DD} = 3.3V	-	V_{DD}-0.4	-	

1. 由综合评估得出。
2. I_{IO} 灌电流必须始终遵循*表：电流特性*，所列的绝对最大额定值， I_{IO}（I/O 端口和控制引脚）的总和不得超过 $I_{VSS/VSSA}$。
3. I_{IO} 拉电流必须始终遵循*表：电流特性*，所列的绝对最大额定值， I_{IO}（I/O 端口和控制引脚）的总和不得超过 $I_{VDD/VDDA}$。

表 5-25 AC 特性(1)

符号	描述	条件	Min	Max	Uint
f_{MAX}	最大输出频率	C=50pF ， 1.8V≤V_{DD}＜2.7V	-	10	
		C=50pF， 2.7V≤V_{DD}≤5.5V	-	20	
		C=30pF ， 1.8V≤V_{DD}＜2.7V	-	16	
		C=30pF ， 2.7V≤V_{DD}≤5.5V	-	32	
T_r	上升时间	C=50pF ， 1.8V≤V_{DD}＜2.7V	-	24.71	ns

符号	描述	条件	Min	Max	Uint
		C=50pF ，2.7V≤V_{DD}≤5.5V	-	14.81	
		C=30pF ，1.8V≤V_{DD}<2.7V		16.72	
		C=30pF ，2.7V≤V_{DD}≤5.5V	-	10.07	
T_f	下降时间	C=50pF ，1.8V≤V_{DD}<2.7V	-	27.82	ns
		C=50pF ，2.7V≤V_{DD}≤5.5V	-	17.15	
		C=30pF ，1.8V≤V_{DD}<2.7V	-	18.37	
		C=30pF ，2.7V≤V_{DD}≤5.5V	-	11.25	

1. 设计保证，不在生产中测试。

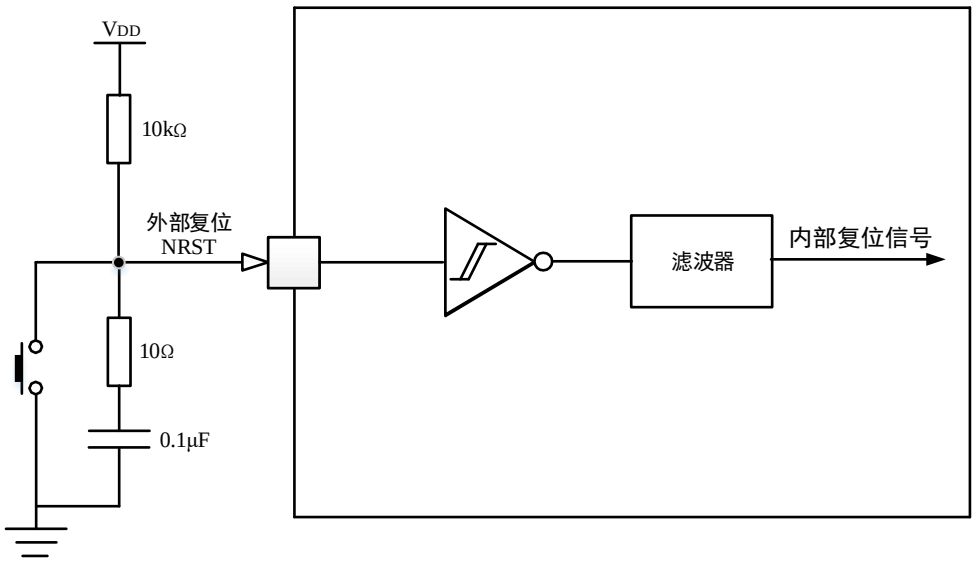
5.5.14 NRST 输入特性

表 5-26 NRST 输入特性(1)

符号	描述	条件	Min	Typ	Max	Unit
$V_{IL\ (NRST)}$	输入低电平电压	-	-	-	$0.3V_{DD}$	V
$V_{IH\ (NRST)}$	输入高电平电压	-	$0.7V_{DD}$	-	-	
$V_{hys\ (NRST)}$	施密特触发器电压迟滞	-	-	300	-	mV
R_{PU}	上拉等效电阻	V_{IN}=V_{SS}	6	10	18	kΩ
$T_{(NRST)}$ (2)	滤波时间	1.8V≤V_{DD}≤5.5V	500			μs

1. 设计保证，不在生产中测试。
2. NRST 引脚上的低电平信号必须大于 500 μs，才能使芯片复位。

图 5-1 复位引脚推荐电路



1. 该复位电路可保护 MCU，以避免噪声干扰引起的复位。
2. 用户必须确保 NRST 引脚上的电平可降至 I/O 输入特性表中指定的 V_{IL} 最大电平以下，否则不会执行复位。
3. 外部电容应尽可能接近复位引脚。

5.5.15 ADC 特性

表 5-27 ADC 特性(1)

符号	描述	条件	Min	Typ	Max	Unit
V_{DDA}	ADC 供电电压	-	1.8	-	5.5	V
V_{REF_ADC}	参考电压	-	1.8	-	V_{DDA}	V
f_{ADC_CK}	ADC 时钟频率	2.4V＜V_{DDA}≤5.5V	0.6	-	16	MHz
		1.8V≤V_{DDA}≤2.4V	0.6	-	8	
f_S	采样速率	12 bits	-	-	1	Msps
V_{AIN}	转换电压范围	-	V_{SSA}	-	V_{REF+}	V
R_S	输入开关等效阻抗	-	-	0.44	15	kΩ
C_{ADC}	内部采样和保持电容	-	-	8	-	pF
t_{STAB}	启动时间	f_{ADC_CK}≥6MHz	-	-	2.5	μs
		f_{ADC_CK}＜6MHz	-	-	17	$1/f_{ADC_CK}$
t_{CAL}	校准时间	-	-	112	-	$1/f_{ADC_CK}$
t_{LATR}	触发事件与启动转换之间的延迟	CKSRC = 00	-	4.5	-	$1/f_{ADC_CK}$
		CKSRC = 01	-	4.25	-	
		CKSRC = 10	-	4.125	-	
t_{SAMP}	采样时间	-	3	-	1919	$1/f_{ADC_CK}$
t_{CONV}	总的转换时间（包括采样时间）	-	t_{SAMP} + 13			$1/f_{ADC_CK}$
$I_{DDA(ADC)}$	V_{DDA} 功耗	fs = 1Msps	-	390	-	μA
$I_{DDV(ADC)}$	V_{REF+}功耗	fs = 1Msps	-	40	-	μA
t_{IDLE}	两次采样间隔时间	-	-	-	440	μs

1. 设计保证，不在生产中测试。

表 5-28 采样时间与输入信号阻抗(1) (2)

分辨率	采样周期（16MHz）	采样时间（16MHz）(μs)	最大输入阻抗 R_{AIN} (kΩ)
12bits	3	0.188	2.6
	7	0.438	3.1

分辨率	采样周期（16MHz）	采样时间（16MHz）(μs)	最大输入阻抗 R_{AIN} (kΩ)
	12	0.75	3.6
	19	1.188	8.8
	39	2.438	14.2
	79	4.938	30
	119	7.438	50
	159	9.938	67
	239	14.938	84
	319	19.938	124
	479	29.938	182
	639	39.938	223
	959	59.938	320
	1279	79.938	645
	1919	119.938	850

1. 由综合评估得出。
2. 表中为采样误差小于 10LSB 时的输入阻抗。

表 5-29 ADC 精度(1)

符号	描述	条件	Min	Typ	Max	Unit
EO	偏移误差	$V_{DDA} = V_{REF_ADC} = 3.3V$；fs= 1Msps；$T_A = 25°C$	-	-3	-	LSB
EG	增益误差		-	6	-	LSB
DNL	微分非线性		-	2	-	LSB
INL	积分非线性		-	3	-	LSB
SNR	信噪比	$V_{DDA} = V_{REF_ADC} = 3.3$ V；fs= 1Msps；$T_A = 25°C$；f_{IN}=1KHz	-	63	-	dB
SINAD	信号噪声失真比		-	62	-	dB
THD	总谐波失真		-	-70	-	dB
ENOB	有效位数		-	10	-	bit

1. 由综合评估得出。

5.5.16 VREFBUF 特性

表 5-30 VREFBUF 特性(1)

符号	描述	条件	Min	Typ	Max	Unit
V_{DDA}	供电电压	VRS = 00	2.4	-	5.5	V

符号	描述	条件		Min	Typ	Max	Unit
		VRS = 01		2.8	-	5.5	
		VRS = 10		3.3	-	5.5	
V_{OUT}(2)	输出电压	VRS = 00	2.4V≤VDDA≤5V	2.043	2.048	2.053	V
		VRS = 01	2.8V≤VDDA≤5V	2.495	2.5	2.505	
		VRS = 10	3.3V≤VDDA≤5V	2.99	3.0	3.01	
V_{trim}	校准微调电压	-		-	±0.1	-	%
C_L	负载电容	-		0.5	1.1	1.5	μF
t_{STAB}	启动稳定时间	VRS = 00	C_L=1.1μF	-	340	640(3)	μs
		VRS = 01		-	400	760(3)	
		VRS = 10		-	460	900(3)	
I_{LOAD}	静态负载电流	-		-	-	2	mA
I_{DD}	功耗	I_{LOAD}=0μA~2mA		-	13.7	18.9(3)	μA

1. 由综合评估得出。
2. 生产测试保证 T_A=25℃条件下的典型值、最大值和最小值。
3. 设计保证，不在生产中测试。

5.5.17 COMP 特性

表 5-31 COMP 特性(1)

符号	描述	条件	Min	Typ	Max	Unit
$V_{DDA(COMP)}$	供电电压	-	1.8	-	5.5	V
V_{IN}	COMP 输入电压	-	0	-	V_{DDA}	V
t_{START}	启动时间	高速	-	4.0	-	μs
		中速	-	4.5	-	
		低速	-	7.0	-	
		超低速	-	8.4	-	
V_{offset}(2)	失调电压	-	-10.8	-	8.4	mV
V_{hys}	迟滞	无迟滞	-	0	-	mV
		低迟滞	-	10	-	
		中迟滞	-	20	-	
		高迟滞	-	30	-	
t_D	传输延迟	高速	-	0.08	-	μs

符号	描述	条件	Min	Typ	Max	Unit
		中速	-	0.15	-	
		低速	-	0.98	-	
		超低速	-	3.46	-	
I_{COMP}	静态功耗	高速	-	22.63	-	μA
		中速	-	12.34	-	
		低速	-	1.59	-	
		超低速	-	0.53	-	

1. 由综合评估得出。
2. 设计保证，不在生产中测试。

5.5.18 温度传感器特性

表 5-32 温度传感器特性(1)

符号	描述	Min	Typ	Max	Unit
T_L	V_{TS} 与温度的线性关系	-	±1	±2	°C
Avg_Slope	斜率	-	3.02	-	mV/°C
V_{25}	在 25°C（±5°C）时的电压	-	898	-	mV
$I_{DDA(TS)}$	功耗	-	14.5	-	μA
t_{ADC_BUF}(2)	温度传感器 V_{TS} Buffer 的启动时间	-	-	17.3	μs
t_{SAMP} (2)	ADC 测量温度传感器的采样时间	5	-	-	μs

1. 设计保证，不在生产中测试。
2. 使能 ADC 内部温度传感器需等待启动稳定时间 t_{ADC_BUF}，ADC 测量温度传感器的采样时间至少为 t_{SAMP}。

5.5.19 V_{BAT} 和 V_{DDA} 检测特性

表 5-33 V_{BAT} 和 V_{DDA} 检测特性(1)

符号	描述	Min	Typ	Max	Unit
R	ADC 内部 V_{BAT} 和 V_{DDA} 输入通道桥接电阻	-	34	-	kΩ
Q	输入电压检测分压系数	-	3	-	-
Er	输入电压检测分压系数精度	-1	0.26	1	%
t_{ADC_BUF}(2)	V_{BAT} 和 V_{DDA} 输入通道 Buffer 的启动时间	-	-	15	μs

符号	描述	Min	Typ	Max	Unit
t_{SAMP}(2)	ADC 测量 V_{BAT} 和 V_{DDA} 输入通道电压的采样时间	5	-	-	μs

1. 设计保证，不在生产中测试。
2. 使能 ADC 内部 V_{BAT} 和 V_{DDA} 输入通道需等待启动稳定时间 t_{ADC_BUF}，ADC 测量 V_{BAT} 和 V_{DDA} 输入通道电压的采样时间至少为 t_{SAMP}。

5.5.20 LCD 控制器特性

表 5-34 LCD 控制器特性(1) (2)

符号	描述			Min	Typ	Max	Unit
V_{DD}	LCD 供电电压			1.8	-	5.5	V
$V_{LCD-PUMP}$	电荷泵模式 LCD 电压		1/3bias	2.55	-	5.25	V
			1/4bias	2.60	-	5.20	V
$V_{LCD-RES}$	片内电阻分压模式 LCD 电压			0.548* V_{DD}	-	V_{DD}	V
$V_{LCD-CAP}$	片外电容分压模式 LCD 电压			-	-	V_{DD}	V
I_{LCD}	电荷泵模式	1/3bias V_{DD} = 3.3V	V_{LCD} = 5.25V	-	2.35	-	μA
			V_{LCD} = 2.55V	-	2.14	-	μA
		1/4bias V_{DD} = 3.3V	V_{LCD} = 5.20V	-	2.49	-	μA
			V_{LCD} = 2.60V	-	2.15	-	μA
	片内电阻分压模式	V_{LCD} = V_{DD} = 3.3V	HD = 0	-	3.51	-	μA
			HD = 1	-	12.48	-	μA
		V_{LCD} = 0.548 *V_{DD}（V_{DD} = 3.3V）	HD = 1	-	6.84	-	μA
	片外电容分压模式	V_{LCD} = V_{DD} = 3.3V		-	0.57	-	μA
t_{STAB}(3)	驱动电压稳定时间	V_{LCD} = 5.2V，片外电容 0.1μF		-	82	100	ms

1. 由综合评估得出。
2. 除特别说明，LCD 控制器配置为：1/8Duty、1/4bias、32Hz 帧速率，电荷泵时钟 16 分频，LCD_RAM 为全显，空载不连接 LCD 屏。
3. 配置为电荷泵模式时，LCD 使能位 LCDEN 置 1 后，需等待驱动电压稳定时间 t_{STAB}，然后再将输出控制位 SCOC 置 1，输出稳定的显示驱动波形。

5.5.21 64 级分压参考源特性

表 5-35 64 级分压参考源特性[1]

符号	描述	条件	Min	Typ	Max	Unit
I_{DAC}	功耗	输入参考电压源 VREFBUF 3.0V	0.32	0.84	2.47	μA
t_{STAB}	启动时间	-	-	12	15.63	μs

1. 设计保证，不在生产中测试。

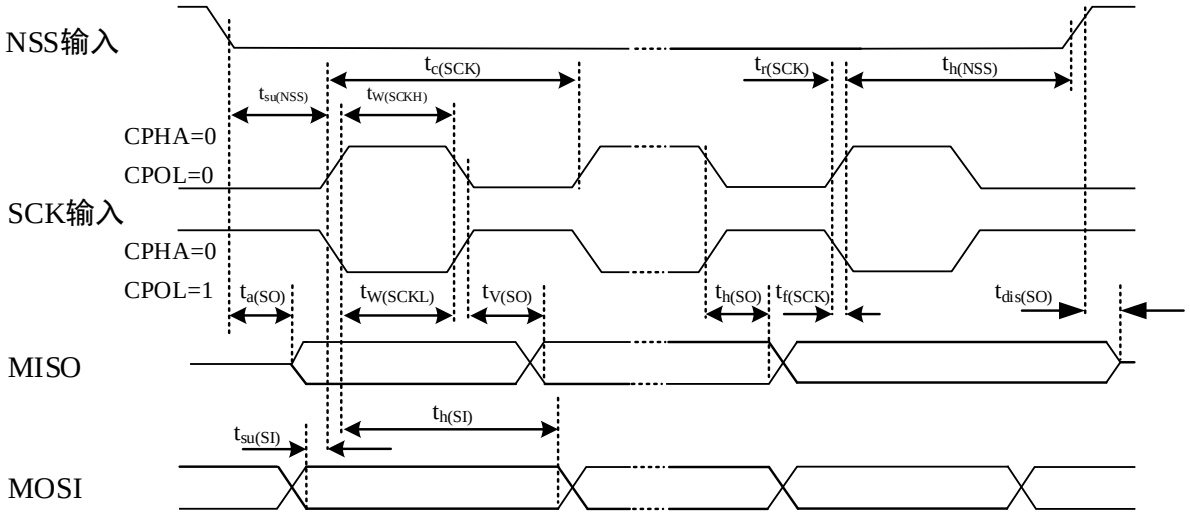
5.5.22 SPI 特性

表 5-36 SPI 特性[1]

符号	描述	条件	Min	Typ	Max	Unit
f_{SCK}	SPI 时钟频率	主模式	-	-	20	MHz
		从模式	-	-	16	MHz
$t_{SU(NSS)}$	NSS 建立时间	从模式	4.35	-	-	ns
$t_{h(NSS)}$	NSS 保持时间	从模式	3.02	-	-	ns
$t_{W(SCKH)}$	SCK 高电平时间	主模式	$T_{SCK}/2-1$	$T_{SCK}/2$	$T_{SCK}/2+1$	ns
$t_{W(SCKL)}$	SCK 低电平时间	主模式	$T_{SCK}/2-1$	$T_{SCK}/2$	$T_{SCK}/2+1$	ns
$t_{SU(MI)}$	输入数据的建立时间	主模式	-	-	3.18	ns
$t_{SU(SI)}$		从模式	1.98	-	-	ns
$t_{h(MI)}$	输入数据的保持时间	主模式	0	-	-	ns
$t_{h(SI)}$		从模式	9.7	-	-	ns
$t_{V(MO)}$	输出数据的有效时间	主模式	-	-	2.94	ns
$t_{V(SO)}$		从模式	-	-	29.30	ns
$t_{h(MO)}$	输出数据的保持时间	主模式	2.42	-	-	ns
$t_{h(SO)}$		从模式	22.38	-	-	ns

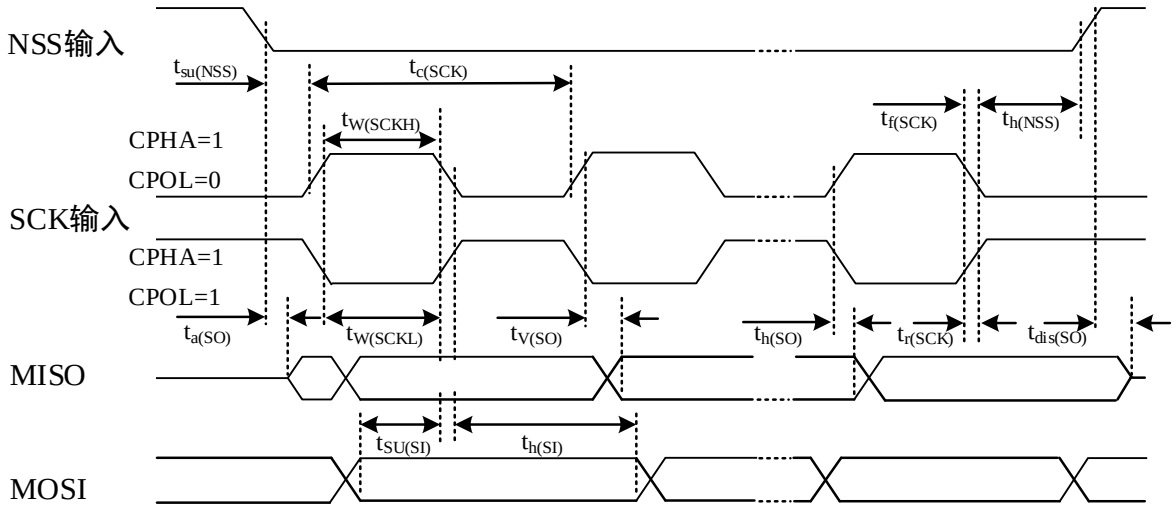
1. 设计保证，不在生产中测试。

图 5-2　SPI 从模式时序图（CPHA =0）(1)



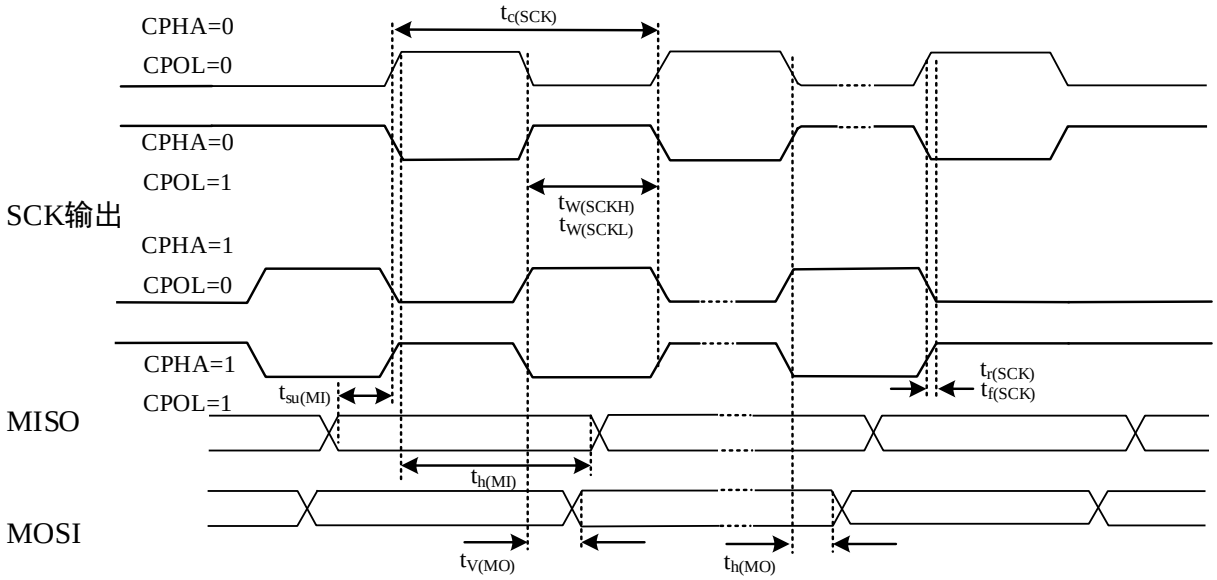
1.　在 $0.3V_{DD}$ 和 $0.7V_{DD}$ 电平处测试。

图 5-3　SPI 从模式时序图（CPHA =1）(1)



1.　在 $0.3V_{DD}$ 和 $0.7V_{DD}$ 电平处测试。

图 5-4　SPI 主模式时序图[1]



1. 在 $0.3V_{DD}$ 和 $0.7V_{DD}$ 电平处测试。

6 封装信息

CIU32L051 系列提供 LQFP64（7 x 7 x 1.4 - 0.4mm）、LQFP48（7 x 7 x 1.4 - 0.5mm）、QFN32（4 x 4 x 0.75 - 0.4mm）、SSOP24（8.65 x 3.90 x 1.40-0.635mm）等多种封装，且符合 JEDEC 标准，封装外形及尺寸信息见本章描述。

6.1 LQFP64 封装信息

图 6-1 LQFP64（7 x 7 x 1.4-0.4 mm）封装外形

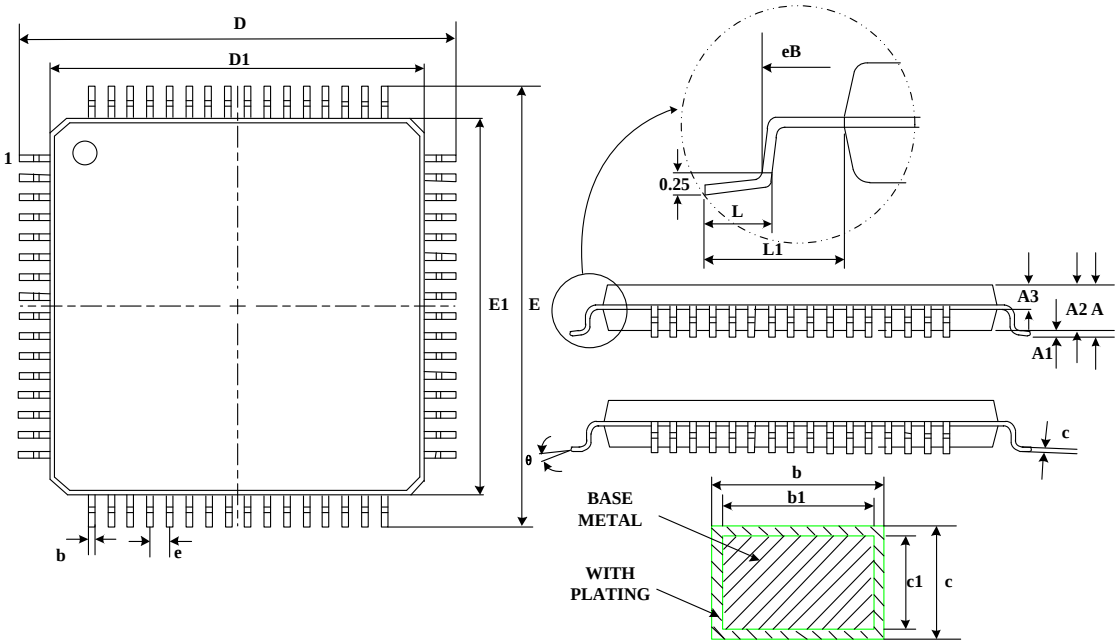


表 6-1 LQFP64（7 x 7 x 1.4-0.4 mm）封装外形尺寸数据

符号	Min	Typ	Max
A	-	-	1.60
A1	0.05	-	0.21
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.16	-	0.24
b1	0.15	0.18	0.21
c	0.13	-	0.17
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20

符号	Min	Typ	Max
E1	6.90	7.00	7.10
eB	8.10	-	8.25
e	0.40BSC		
L	0.45	-	0.75
L1	1.00REF		
θ	0	-	7°

6.2 LQFP48 封装信息

图 6-2 LQFP48（7 x 7 x 1.4-0.5 mm）封装外形

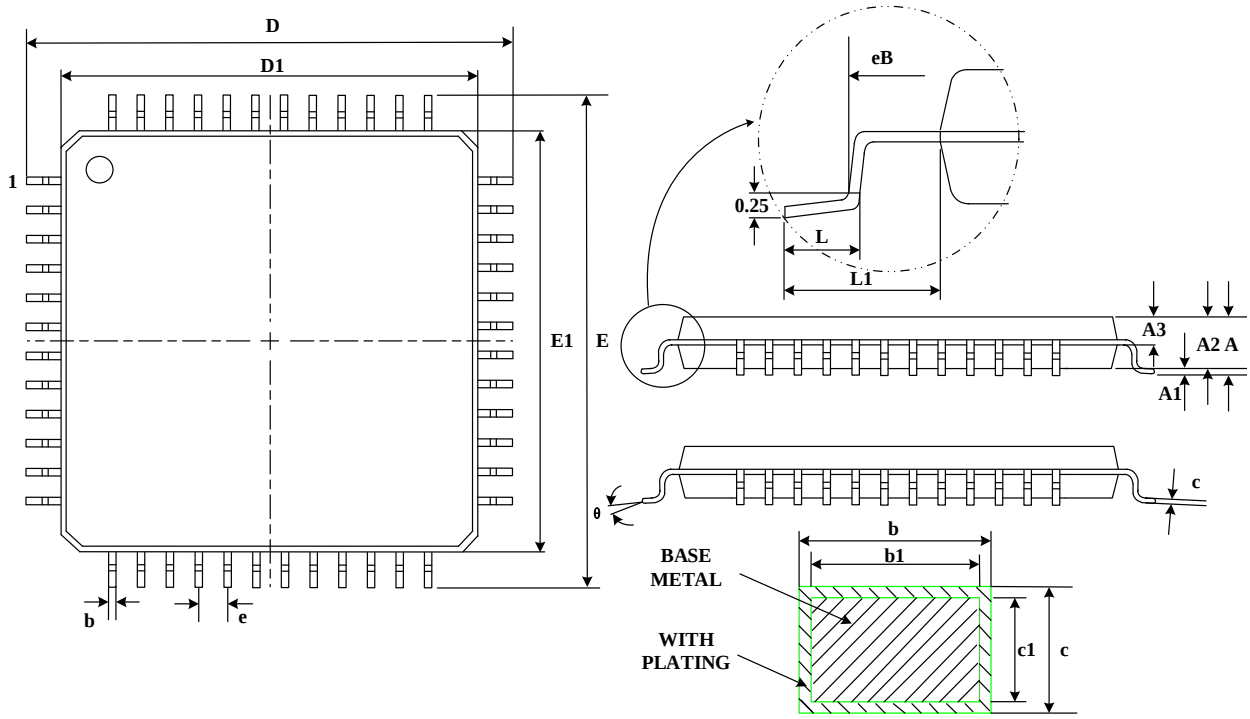


表 6-2 LQFP48（7x 7 x 1.4-0.5 mm） 封装外形尺寸数据

符号	Min	Typ	Max
A	-	-	1.60
A1	0.05	-	0.21
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	-	0.26
b1	0.17	0.20	0.23
c	0.13	-	0.17

符号	Min	Typ	Max
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
eB	8.10	-	8.25
e	0.50BSC		
L	0.45	-	0.75
L1	1.00REF		
θ	0	-	7°

6.3 QFN32 封装信息

图 6-3 QFN32（4 x 4 x 0.75 - 0.4mm）封装外形

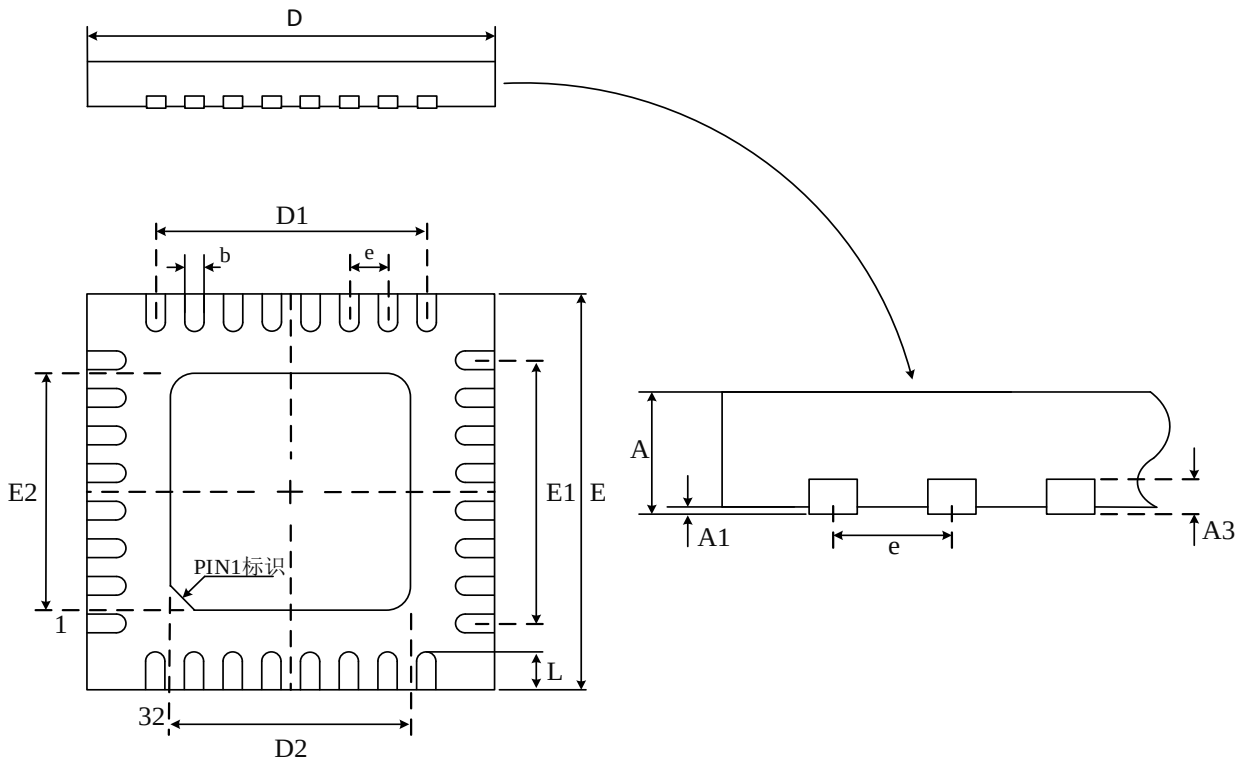


表 6-3 QFN32（4 x 4 x 0.75 - 0.4mm） 封装外形尺寸数据

Symbol	Min	Typ	Max
A	0.70	0.75	0.80
A1	-	0.02	0.05
A3	0.203REF		
b	0.15	0.20	0.25
D	3.90	4.00	4.10
D1	2.70	2.80	2.90
D2	2.55	2.65	2.80
E	3.90	4.00	4.10
E1	2.70	2.80	2.90
E2	2.55	2.65	2.80
e	0.40BSC		
L	0.30	0.40	0.45

6.4 SSOP24 封装信息

图 6-4 SSOP24（8.65 x 3.90 x 1.40 - 0.635mm）封装外形

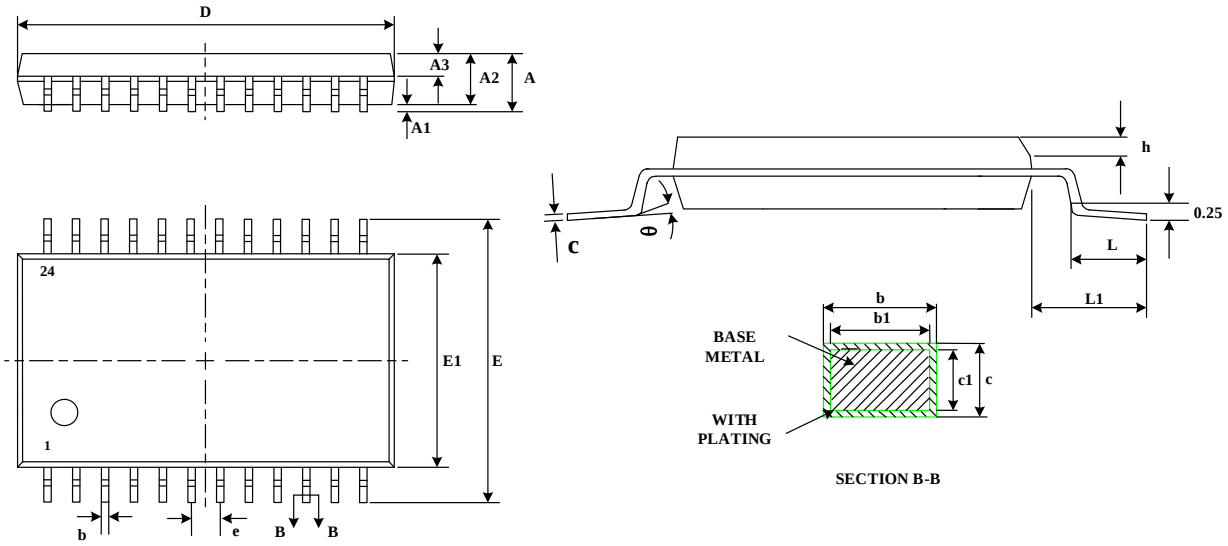


表 6-4 SSOP24（8.65 x 3.90 x 1.40 - 0.635mm）封装外形尺寸数据

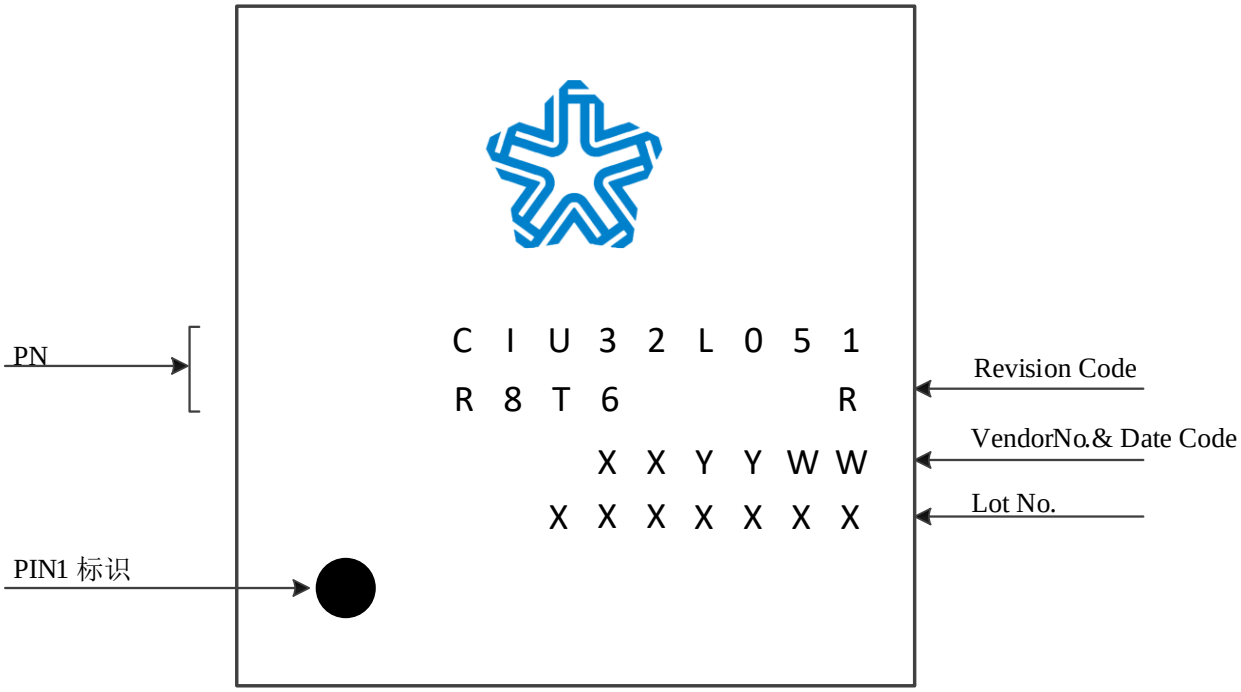
Symbol	Min	Typ	Max
A	-	-	1.75
A1	0.10	0.15	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.23	-	0.31
b1	0.22	0.25	0.28
c	0.18	-	0.25
c1	0.17	0.20	0.23
D	8.55	8.65	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	-	0.50
L	0.50	-	0.80
L1	1.05REF		
θ	0	-	8°

6.5 丝印说明

CIU32L051 系列超低功耗安全 MCU，各封装正面丝印的 PIN1 引脚位置和信息说明如下：

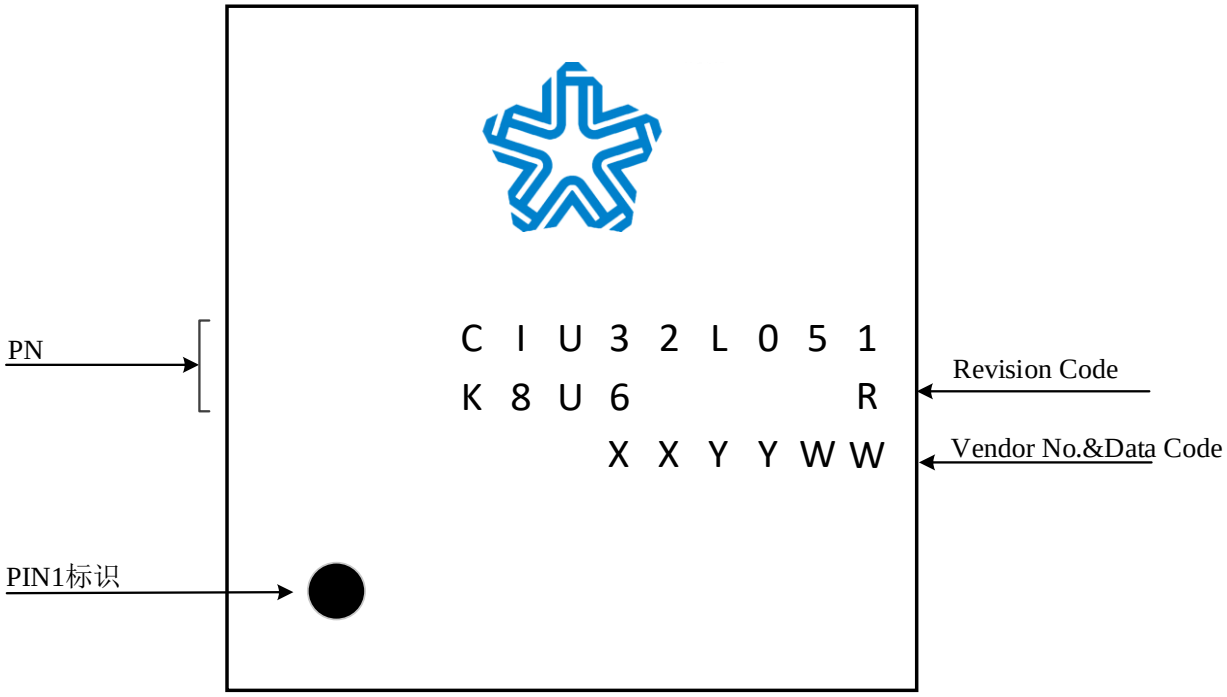
LQFP64 和 LQFP48 封装丝印形式

图 6-5 LQFP64 和 LQFP48 封装丝印信息说明



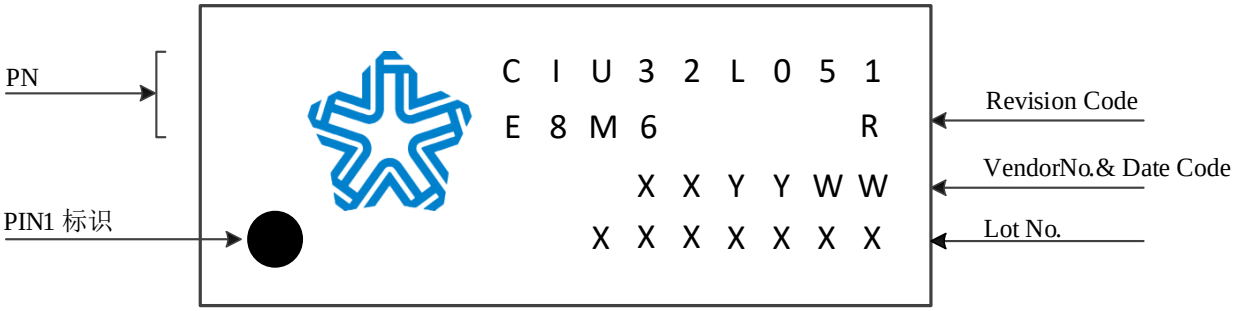
QFN32 封装丝印形式

图 6-6 QFN32 封装丝印信息说明



SSOP24 封装丝印形式

图 6-7 SSOP24 封装丝印信息说明



7 订购信息

CIU 32 L 0 51 R 8 T 6 xx

CPU位宽

32：32bit

产品类型

L：超低功耗

内核

0：Cortex-M0+

产品子系列

51：CIU32L051

引脚数

E：24Pin
K：32Pin
C：48Pin
R：64Pin

Flash容量

8：64K

封装类型

T： LQFP
U：QFN
M：SSOP

温度范围

6：-40 ~ 85℃

包装形式

TR：卷带
TY：盘装
TU：料管

8 版本历史

表 8-1 版本更改履历

日期	版本号	修改范围
2023-11-15	V1.0	初版
2024-4-7	V1.1	1、 增加 SSOP24 封装相关内容 2、 更改电气特性章节相关内容
2024-4-28	V1.2	更正 5.5.5 供电电流特性相关内容
2024-5-16	V1.3	更正 5.5.10 Flash 存储器特性相关内容
2024-11-5	V1.4	增加典型应用电路示例，注意事项：VBAT 模式应用，VBAT_MODE_EN 位需配置为 1；非 VBAT 模式应用，VBAT_MODE_EN 位需配置为 0。
2024-12-3	V1.5	1、更正 5.5.10 Flash 存储器特性相关内容 2、更正 5.5.20 LCD 控制器特性相关内容
2024-12-30	V1.6	更正 6.3 QFN32 封装相关内容
2025-1-13	V1.7	1、更正 5.5.4 内置参考电压相关内容 2、完善 5.5.10 Flash 存储器特性相关内容 3、更正 5.5.16 VREFBUF 特性相关内容
2025-2-8	V1.8	完善 5.5.5 供电电流特性相关内容
2025-4-10	V1.9	1、 更正典型应用电路图 2、 更正 5.5.13 I/O 端口特性相关内容 3、 更正 5.5.14 NRST 输入特性相关内容

9 联系方式

网址：www.hed.com.cn

地址：北京市昌平区北七家未来科技城南区中国电子网络安全和信息化产业基地 C 栋

邮编：102209

如果您在购买与使用过程中有任何意见或建议，请随时与我们联系。