

ARM Cortex-M0+ 32-bit MCU, 32KB Flash, 4KB SRAM, 2xUART, I2C, 2xSPI,
Timers, ADC, 2xCOMP, 1.8-5.5V
数据手册

产品特性

- 48MHz Cortex-M0+ 32-bit CPU
 - 支持单周期乘法指令
- 32KB Flash, 具有擦写保护功能, 支持 ISP、ICP、IAP, 3 级安全保护
- 4KB SRAM
- 灵活的功耗管理模式
 - 0.8 μ A Stop 模式, CPU+SRAM 保持
 - 50 μ A/MHz @48MHz, Run 模式, 外设使能, 在 Flash 运行程序
- 电源监测: PVD, 支持上电欠压复位与低电压检测, 可触发复位或中断, 比较电压与滤波时间可配置
- 时钟源
 - 内部高速时钟 RCH: 4/16/48MHz, 全温度变化小于 $\pm 2\%$
 - 内部低速时钟 RCL: 32KHz
- GPIO
 - 多达 28 个 I/O, 均可作为外部中断
 - 13 个高驱 I/O, 超强灌电流, 可达 65mA @V_{DD}=3.3V, V_{OL}=0.5V
 - 灌电流、拉电流档位分别独立可配置
 - 支持 I/O 滤波
 - 最大支持 156 个 LED 点阵
- 6 个定时器
 - 1 个 16-bit 高级定时器, 可输出 4 路 PWM 或 3 路互补 PWM, 支持硬件死区插入和断路输入
 - 1 个 16-bit 通用定时器, 可输出 4 路 PWM 支持霍尔传感器
 - 1 个 16-bit 基本定时器
 - 1 个 16-bit 低功耗定时器, 支持 Stop 唤醒
- 1 个 24-bit SysTick
- 1 个独立看门狗: IWDG
- 通信接口
 - 2 个 UART
 - 2 个 SPI, 主模式最高速率为 24Mbps, 从模式最高速率为 16Mbps
 - 1 个 I2C, 支持 Slave 模式、双从机地址、单字节控制, 1Mbps Fm+
- 12 位 1Msps 高精度 SAR ADC
 - 9 个外部通道
 - 1 个内部通道: 采集 BGR 基准电压, 可校准 V_{DDA} 参考电压
- 2 个超低功耗或快速比较器
- 1 个温度传感器, 最大误差 $\pm 2^{\circ}\text{C}$
- 硬件 CRC-16 模块, 支持 4 种算法
- 96-bit unique ID
- 支持 SWD 调试
- 工作条件: 1.8V~5.5V, -40 $^{\circ}\text{C}$ ~85 $^{\circ}\text{C}$
- 封装形式: QFN32、QFN24

声 明

本手册的版权属北京中电华大电子设计有限责任公司所有。任何未经授权对本手册进行复印、印刷、出版发行的行为，都将被视为是对北京中电华大电子设计有限责任公司版权的侵害。北京中电华大电子设计有限责任公司保留对此行为诉诸法律的权利。

北京中电华大电子设计有限责任公司保留未经通知用户对本手册内容进行修改的权利。虽然我们已核对本手册的内容，但是差错有时候难以完全避免，所以，我们会对手册的内容进行定期的审查，并在下一版的文件中作必要的修改。建议您在最终设计前从华大电子获取本文档的最新版本。

目录

产品特性.....	1
1 简介.....	5
2 产品描述.....	6
3 引脚分配与功能描述.....	7
3.1 引脚分配图.....	7
3.2 引脚功能描述.....	8
4 电气特性.....	15
4.1 测试条件.....	15
4.2 最小和最大数值.....	15
4.3 典型数值.....	15
4.4 绝对最大额定值.....	15
4.5 工作条件.....	16
4.5.1 通用工作条件.....	16
4.5.2 上电/下电的工作条件.....	17
4.5.3 内嵌复位和电源控制模块特性.....	17
4.5.4 内置参考电压.....	18
4.5.5 供电电流特性.....	18
4.5.6 低功耗唤醒时间.....	20
4.5.7 内部时钟源特性.....	20
4.5.8 Flash 存储器特性.....	21
4.5.9 EFT 特性.....	21
4.5.10 ESD 特性.....	22
4.5.11 I/O 端口特性.....	22
4.5.12 NRST 输入特性.....	24
4.5.13 ADC 特性.....	25
4.5.14 COMP 特性.....	27
4.5.15 温度传感器特性.....	28
4.5.16 SPI 特性.....	28
5 封装信息.....	31
5.1 QFN32 封装信息.....	31
5.2 QFN24 封装信息.....	32
5.3 丝印说明.....	33
6 订购信息.....	34
7 版本历史.....	35



8	联系方式	36
---	------------	----

表目录

表 2-1	CIU32D685 特性和外设资源统计	6
表 3-1	引脚分配和功能描述	8
表 3-2	端口复用功能映射	13
表 4-1	电压特性 ⁽¹⁾	15
表 4-2	电流特性	16
表 4-3	温度特性	16
表 4-4	通用工作条件	16
表 4-5	上电/下电的工作条件	17
表 4-6	内嵌复位和电源控制模块特性 ⁽¹⁾	17
表 4-7	内置参考电压	18
表 4-8	Run 模式工作电流	19
表 4-9	Stop 模式工作电流	19
表 4-10	Stop 模式+RTC 工作电流	19
表 4-11	Sleep 模式工作电流	19
表 4-12	低功耗唤醒时间 ⁽¹⁾	20
表 4-13	内部 RCH 48MHz 时钟特性	20
表 4-14	内部 RCH 16MHz 时钟特性	20
表 4-15	内部 RCL 时钟特性	21
表 4-16	Flash 存储器特性 ⁽¹⁾	21
表 4-17	EFT 特性 ⁽¹⁾	21
表 4-18	ESD 特性 ⁽¹⁾	22
表 4-19	Latch-up 特性 ⁽¹⁾	22
表 4-20	输入特性	22
表 4-21	输出特性 ⁽¹⁾	23
表 4-22	AC 特性 ⁽¹⁾	24
表 4-23	NRST 输入特性 ⁽¹⁾	24
表 4-24	ADC 特性 ⁽¹⁾	25
表 4-25	采样时间与输入信号阻抗 ⁽¹⁾	26
表 4-26	ADC 精度 ⁽¹⁾	26
表 4-27	COMP 特性 ⁽¹⁾	27
表 4-28	温度传感器特性 ⁽¹⁾	28
表 4-29	SPI 特性 ⁽¹⁾	28
表 5-1	QFN32 (4 x 4 x 0.75-0.4mm) 封装外形尺寸数据	31
表 5-2	QFN24 (3 x 3 x 0.55-0.35mm) 封装外形尺寸数据	32
表 7-1	版本更改履历	35

图目录

图 3-1	CIU32D685K6U6-QFN32 引脚分配	7
图 3-2	CIU32D685E6U6-QFN24 引脚分配	8
图 4-1	复位引脚推荐电路.....	25
图 4-2	SPI 从模式时序图 (CPHA =0) ⁽¹⁾	29
图 4-3	SPI 从模式时序图 (CPHA =1) ⁽¹⁾	29
图 4-4	SPI 主模式时序图 ⁽¹⁾	30
图 5-1	QFN32 (4 x 4 x 0.75-0.4 mm) 封装外形	31
图 5-2	QFN24 (3 x 3 x 0.55-0.35mm) 封装外形	32
图 5-3	QFN32 丝印信息说明.....	33
图 5-4	QFN24 丝印信息说明.....	33

1 简介

CIU32D685 系列 MCU 基于 ARM Cortex-M0+内核，最高频率可达 48MHz，具有多达 32K bytes Flash、4K bytes SRAM，支持 QFN32、QFN24 封装。内部集成 1Msps ADC、13 个高驱动 I/O、2 个超低功耗比较器、2 个最高速率可达 24Mbps 的 SPI、2 个 UART、I2C、多种定时器等丰富的外设资源。

2 产品描述

CIU32D685 系列 MCU 具有 32K bytes Flash、4K bytes SRAM，以及丰富外设资源,提供 QFN32、QFN24 封装类型。根据选定的型号和封装类型，包含的外设资源存在一定差异，具体参见下表。

表 2-1 CIU32D685 特性和外设资源统计

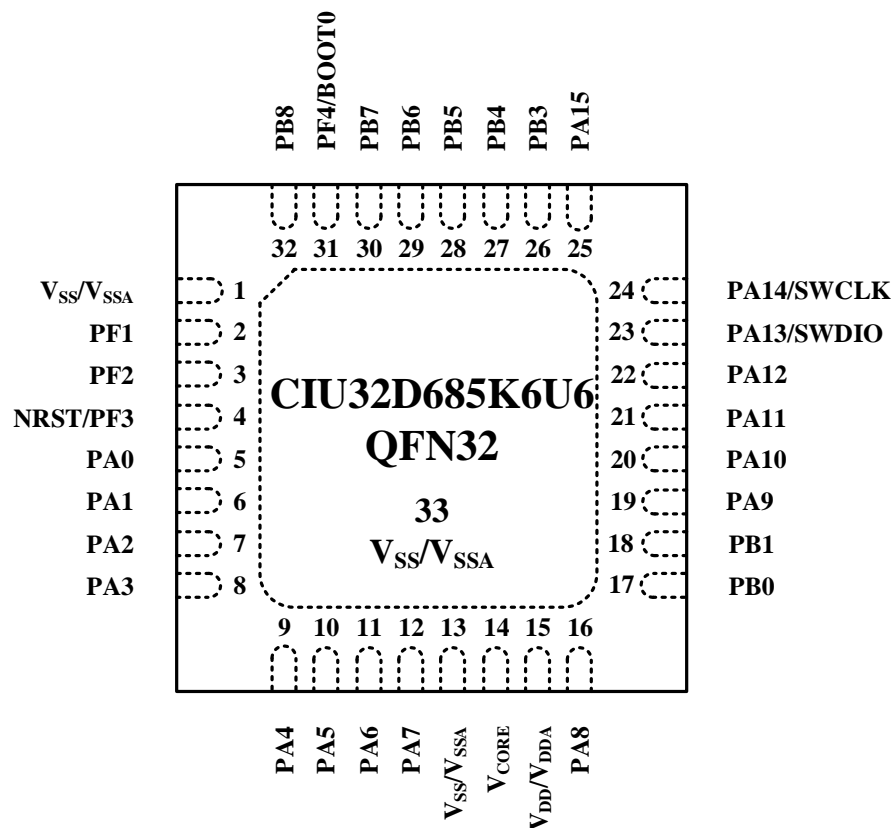
外设		CIU32D685K6U6	CIU32D685E6U6
封装		QFN32	QFN24
Flash(Kbytes)		32	
SRAM(Kbytes)		4	
CPU		Cortex-M0+内核	
		频率最高为 48MHz	
定时器	高级定时器	1（16 位）	
	通用定时器	1（16 位）	
	LPTIM	1（16 位）	
	PWM	8 路	
	SysTick	1	
	IWDG	1	
通信接口	SPI	2	
	I2C	1	
	UART	2	
CRC		√	
GPIOs		28	22
12 位 ADC		9 路外部+1 路内部	5 路外部+1 路内部
COMP		2	

3 引脚分配与功能描述

3.1 引脚分配图

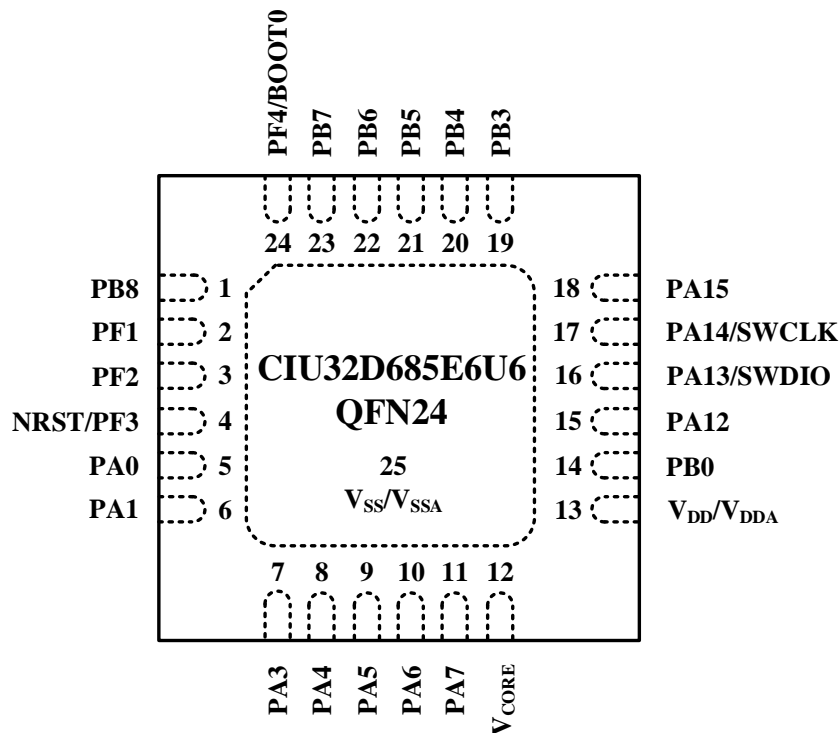
芯片包含 QFN32、QFN24 封装类型，引脚分配见下图所示。

图 3-1 CIU32D685K6U6-QFN32 引脚分配



注意: 对于 QFN32 封装, Exposed Thermal Pad 为 V_{SS}/V_{SSA}, 必须连接到 PCB 的 GND。

图 3-2 CIU32D685E6U6-QFN24 引脚分配



注意：对于 QFN24 封装，Exposed Thermal Pad 为 V_{SS}/V_{SSA} ，必须连接到 PCB 的 GND。

3.2 引脚功能描述

表 3-1 引脚分配和功能描述

引脚编号		引脚名称	引脚类型	驱动能力	附加功能	复用功能
QFN32	QFN24					
1	-	V_{SS}/V_{SSA}	G	-	-	-
2	2	PF1	I/O	中驱	ADC_IN5 COMP2_INM	SPI2_MISO UART1_TX SPI2_MOSI TIM1_CH2 TIM3_CH2 I2C1_SDA
3	3	PF2	I/O	中驱	ADC_IN6 COMP1_INM	SPI2_MOSI UART1_RX TIM1_CH1 TIM3_CH1 I2C1_SCL
4	4	PF3	I/O	中驱	NRST	SPI2_MOSI

引脚编号		引脚名称	引脚类型	驱动能力	附加功能	复用功能
QFN32	QFN24					
5	5	PA0	I/O	中驱	ADC_IN0 COMP2_INP	SPI2_SCK UART2_RX TIM1_CH4 I2C1_SDA MCO
6	6	PA1	I/O	中驱	ADC_IN1	SPI2_NSS UART2_TX TIM1_CH3 I2C1_SCL COMP1_OUT
7	-	PA2	I/O	中驱	ADC_IN2	UART1_TX TIM1_CH2 TIM3_CH4 COMP2_OUT
8	7	PA3	I/O	高驱 可配	ADC_IN3	SPI1_MOSI UART1_RX TIM1_CH1 TIM3_ETR MCO
9	8	PA4	I/O	高驱 可配	-	SPI1_NSS UART2_TX TIM1_CH1N
10	9	PA5	I/O	高驱 可配	-	SPI1_SCK UART2_RX TIM1_CH2N TIM3_CH1 MCO
11	10	PA6	I/O	高驱 可配	-	SPI1_MISO UART1_TX SPI1_MOSI TIM1_CH3N TIM3_CH2 COMP1_OUT

引脚编号		引脚名称	引脚类型	驱动能力	附加功能	复用功能
QFN32	QFN24					
12	11	PA7	I/O	高驱 可配	-	SPI1_MOSI UART1_RX TIM1_CH4 TIM3_CH3 COMP2_OUT
13	-	V _{SS} /V _{SSA}	G	-	-	-
14	12	V _{CORE}	P	-	-	-
15	13	V _{DD} /V _{DDA}	P	-	-	-
16	-	PA8	I/O	中驱	ADC_IN7	SPI1_NSS TIM1_CH3 TIM3_ETR LPTIM1_IN1 MCO
17	14	PB0	I/O	中驱	-	SPI2_SCK UART1_RX TIM1_BKIN TIM3_CH1 I2C1_SDA
18	-	PB1 ⁽¹⁾	I/O	低驱	-	UART1_TX I2C1_SCL
19	-	PA9	I/O	中驱	COMP1_INP	SPI2_MISO UART2_TX TIM1_CH2
20	-	PA10	I/O	中驱	ADC_IN8	SPI2_MOSI UART2_RX TIM1_CH3 TIM3_CH4 COMP1_OUT
21	-	PA11	I/O	中驱	ADC_IN9 COMP2_INP	SPI2_SCK UART1_RX SPI1_SCK TIM1_CH4 TIM3_CH3

引脚编号		引脚名称	引脚类型	驱动能力	附加功能	复用功能
QFN32	QFN24					
						I2C1_SDA
22	15	PA12	I/O	中驱	-	SPI2_NSS UART1_TX SPI1_MOSI TIM1_CH1N I2C1_SCL COMP2_OUT
23	16	PA13	I/O	中驱	-	SWDIO UART1_RX UART2_RX SPI1_MISO MCO
24	17	PA14	I/O	中驱	-	SWCLK UART1_TX UART2_TX COMP1_OUT
25	18	PA15	I/O	高驱 可配	-	SPI1_NSS UART1_RX UART2_RX TIM1_CH1
26	19	PB3	I/O	高驱 可配	COMP1_INP	SPI1_SCK UART2_TX TIM1_CH3N TIM3_CH2
27	20	PB4	I/O	高驱 可配	COMP1_INP	SPI1_MISO SPI1_NSS TIM1_CH2N TIM3_CH1 LPTIM1_IN1
28	21	PB5	I/O	高驱 可配	-	SPI1_MOSI TIM1_CH1N TIM3_ETR COMP1_OUT

引脚编号		引脚名称	引脚类型	驱动能力	附加功能	复用功能
QFN32	QFN24					
29	22	PB6	I/O	高驱 可配	-	SPI2_MISO UART1_TX TIM1_CH2 TIM3_CH3 I2C1_SCL COMP2_OUT
30	23	PB7	I/O	高驱 可配	-	SPI2_MOSI UART1_RX UART2_RX TIM1_CH3 TIM3_CH4 I2C1_SDA
31	24	PF4	I/O	高驱 可配	BOOT0	-
32	1	PB8	I/O	高驱 可配	-	SPI2_SCK UART2_TX TIM1_BKIN TIM3_CH2 LPTIM1_IN1

1. PB1 为外部低速晶体输入引脚，灌电流和拉电流最大 0.5mA。

表 3-2 端口复用功能映射

PORT	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0	SPI2_SCK	-	UART2_RX	TIM1_CH4	-	-	I2C1_SDA	MCO
PA1	SPI2_NSS	-	UART2_TX	TIM1_CH3	-	-	I2C1_SCL	COMP1_OUT
PA2	-	UART1_TX	-	TIM1_CH2	TIM3_CH4	-	-	COMP2_OUT
PA3	SPI1_MOSI	UART1_RX	-	TIM1_CH1	TIM3_ETR	-	-	MCO
PA4	SPI1_NSS	-	UART2_TX	TIM1_CH1N	-	-	-	-
PA5	SPI1_SCK	-	UART2_RX	TIM1_CH2N	TIM3_CH1	-	-	MCO
PA6	SPI1_MISO	UART1_TX	SPI1_MOSI	TIM1_CH3N	TIM3_CH2	-	-	COMP1_OUT
PA7	SPI1_MOSI	UART1_RX	-	TIM1_CH4	TIM3_CH3	-	-	COMP2_OUT
PA8	SPI1_NSS	-	-	TIM1_CH3	TIM3_ETR	-	LPTIM1_IN1	MCO
PA9	SPI2_MISO	-	UART2_TX	TIM1_CH2	-	-	-	-
PA10	SPI2_MOSI	-	UART2_RX	TIM1_CH3	TIM3_CH4	-	-	COMP1_OUT
PA11	SPI2_SCK	UART1_RX	SPI1_SCK	TIM1_CH4	TIM3_CH3	-	I2C1_SDA	-
PA12	SPI2_NSS	UART1_TX	SPI1_MOSI	TIM1_CH1N	-	-	I2C1_SCL	COMP2_OUT
PA13	SWDIO	UART1_RX	UART2_RX	SPI1_MISO	-	-	-	MCO
PA14	SWCLK	UART1_TX	UART2_TX	-	-	-	-	COMP1_OUT

PORT	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA15	SPI1_NSS	UART1_RX	UART2_RX	TIM1_CH1	-	-	-	-
PB0	SPI2_SCK	UART1_RX	-	TIM1_BKIN	TIM3_CH1	-	I2C1_SDA	-
PB1	-	UART1_TX	-	-	-	-	I2C1_SCL	-
PB3	SPI1_SCK	-	UART2_TX	TIM1_CH3N	TIM3_CH2	-	-	-
PB4	SPI1_MISO	-	SPI1_NSS	TIM1_CH2N	TIM3_CH1	-	LPTIM1_IN1	-
PB5	SPI1_MOSI	-	-	TIM1_CH1N	TIM3_ETR	-	-	COMP1_OUT
PB6	SPI2_MISO	UART1_TX	-	TIM1_CH2	TIM3_CH3	-	I2C1_SCL	COMP2_OUT
PB7	SPI2_MOSI	UART1_RX	UART2_RX	TIM1_CH3	TIM3_CH4	-	I2C1_SDA	-
PB8	SPI2_SCK	-	UART2_TX	TIM1_BKIN	TIM3_CH2	-	LPTIM1_IN1	-
PF1	SPI2_MISO	UART1_TX	SPI2_MOSI	TIM1_CH2	TIM3_CH2	-	I2C1_SDA	-
PF2	SPI2_MOSI	UART1_RX	-	TIM1_CH1	TIM3_CH1	-	I2C1_SCL	-
PF3	SPI2_MOSI	-	-	-	-	-	-	-
PF4	-	-	-	-	-	-	-	-

4 电气特性

4.1 测试条件

除特别说明，所有电压均以 V_{SS} 为基准。

TBD 表示要定义的数据。

4.2 最小和最大数值

除特别说明，通过在生产线上对 100% 的产品在环境温度 $T_A=25\text{ }^{\circ}\text{C}$ 和 $T_A=T_{Amax}$ 下执行测试（ T_{Amax} 与选定的温度范围匹配），所有最小和最大值可在最坏的环境温度、供电电压和时钟条件下得到保证。

在每个表格下方的注解中，说明为通过综合评估、设计模拟和/或工艺特性得到的数据，不会在生产线上进行测试；在综合评估的基础上，最小和最大数值是通过样本测试后，取其平均值再加减三倍的标准分布（平均 $\pm 3\sigma$ ）得到。

4.3 典型数值

除特别说明，典型数据是基于 $T_A=25\text{ }^{\circ}\text{C}$ 和 $V_{DD}=3.3\text{V}$ （ $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ ）环境测试。

4.4 绝对最大额定值

加在器件上的载荷如果超过下表（电压、电流、温度）所给出的值，可能会导致器件永久性地损坏。这里只是给出可承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 4-1 电压特性⁽¹⁾

符号	描述	Min	Max	Unit
$V_{DD}-V_{SS}$	外部供电电压	-0.3	6.5	V
$V_{DDA}-V_{SS}$	外部模拟供电电压	-0.3	6.5	V
V_{IN}	引脚输入电压 ⁽²⁾	$V_{SS}-0.3$	$V_{DD}+0.3$	V

1. 所有的电源（ V_{DD} 、 V_{DDA} ）和地（ V_{SS} 、 V_{SSA} ）引脚，必须连接到允许电压范围的外部电源。
2. 须始终遵循 V_{IN} 的最大值。有关允许的最大注入电流值信息，参见 [表：电流特性](#)。

表 4-2 电流特性

符号	描述		Max	Unit
$I_{VDD/VDDA}$	流入 V_{DD}/V_{DDA} 电源线的总电流 ⁽¹⁾		120	mA
$I_{VSS/VSSA}$	流出 V_{SS}/V_{SSA} 地线的总电流 ⁽¹⁾		120	
$I_{I/O(PIN)}^{(2)}$	I/O 和控制引脚输出灌电流	高驱 I/O: PA3-PA7、PA15、PB3-PB8、PF4	65	
		中驱 I/O	15	
		低驱 I/O: PB1	0.5	
	I/O 和控制引脚输出拉电流	高驱 I/O: PA3-PA7、PA15、PB3-PB8、PF4	15	
		中驱 I/O	10	
		低驱 I/O: PB1	0.5	
$I_{INJ(PIN)}^{(3)}$	I/O 注入电流		-5/5	
$\Sigma I_{INJ(PIN)} ^{(4)}$	所有I/O引脚上的总注入电流		25	

1. 所有的电源 (V_{DD} 、 V_{DDA}) 和地 (V_{SS} 、 V_{SSA}) 引脚, 必须连接到允许电压范围的外部电源。
2. I/O 和控制引脚输出灌电流和拉电流分别是基于 $T_A=25^\circ\text{C}$ 和 $V_{DD}=3.3\text{V}$, $V_{OL}=V_{SS}+0.5\text{V}$ 和 $V_{OH}=V_{DD}-0.5\text{V}$ 时的最大电流。
3. 当 $V_{IN} > V_{DD}$ 时, 产生正向注入电流; 当 $V_{IN} < V_{SS}$ 时, 产生反向注入电流。正反向注入电流应限制在 $I_{INJ(PIN)}$ 以内。
4. 当多个输入同时存在注入电流时, $\Sigma|I_{INJ(PIN)}|$ 的最大值等于正向注入电流和反向注入电流 (瞬时值) 的绝对值之和。

表 4-3 温度特性

符号	描述	Value	Unit
T_{STG}	储存温度范围	-60 ~ +150	$^\circ\text{C}$
T_J	最大结温度	105	$^\circ\text{C}$

4.5 工作条件

4.5.1 通用工作条件

表 4-4 通用工作条件

符号	描述	条件	Min	Max	Unit
f_{HCLK}	内部 AHB 时钟频率	-	0	48	MHz

符号	描述	条件	Min	Max	Unit
f _{PCLK1}	内部 APB1 时钟频率	-	0	48	
f _{PCLK2}	内部 APB2 时钟频率	-	0	48	
V _{DD}	数字部分工作电压	-	1.8	5.5	V
V _{DDA}	模拟部分工作电压	-	1.8	5.5	
T _A	环境温度范围	-	-40	85	℃
T _J	结温度范围	-	-40	105	℃

4.5.2 上电/下电的工作条件

表 4-5 上电/下电的工作条件

符号	描述	条件	Min	Max	Unit
t _{VDD}	V _{DD} 上电/下电速率	V _{DD} 上升	0	∞	μs/V
		V _{DD} 下降	200	∞	

4.5.3 内嵌复位和电源控制模块特性

表 4-6 内嵌复位和电源控制模块特性⁽¹⁾

符号	描述	条件	Typ	Unit
V _{POR}	上电复位阈值	-	1.66	V
V _{PDR}	掉电复位阈值	-	1.56	
V _{PVD0}	PVD 阈值 0	监测电压上升	2.11	
		监测电压下降	2.00	
V _{PVD1}	PVD 阈值 1	监测电压上升	2.50	
		监测电压下降	2.40	
V _{PVD2}	PVD 阈值 2	监测电压上升	2.61	
		监测电压下降	2.50	
V _{PVD3}	PVD 阈值 3	监测电压上升	2.70	
		监测电压下降	2.61	
V _{PVD4}	PVD 阈值 4	监测电压上升	2.80	
		监测电压下降	2.70	
V _{PVD5}	PVD 阈值 5	监测电压上升	2.91	
		监测电压下降	2.80	
V _{PVD6}	PVD 阈值 6	监测电压上升	3.00	
		监测电压下降	2.91	

符号	描述	条件	Typ	Unit
V_{PVD7}	PVD 阈值 7	监测电压上升	3.09	
		监测电压下降	3.00	
$V_{hyst_POR_PDR}$	V_{POR} 和 V_{PDR} 的迟滞电压		100	mV
V_{hyst_PVD}	V_{PVDx} 的迟滞电压		100	mV
$I_{DD(PVD)}$	PVD 功耗		0.33	μA

1. 由综合评估得出。

4.5.4 内置参考电压

表 4-7 内置参考电压

符号	描述	条件	Min	Typ	Max	Unit
V_{BGR}	内置参考电压	-40 °C~85 °C	0.790	0.8	0.810	V
$t_{START}^{(1)}$	BGR 启动时间	-	-	13.7	20	μs
$t_{SAMP}^{(1)(2)}$	ADC 测量内部通道 V_{BGR} 的采样时间	-	5	-	-	μs
$t_{ADC_BUF}^{(1)(2)}$	ADC 内部通道 V_{BGR} Buffer 的启动时间	-	-	3.6	5.3	μs
$I_{DD(BGR)}^{(1)}$	BGR 功耗	$V_{DD} = 3.3V$	-	21.8	-	μA

1. 由综合评估得出。
2. 使能 ADC 内部通道 V_{BGR} 需等待启动稳定时间 t_{ADC_BUF} ，ADC 测量内部通道 V_{BGR} 的采样时间至少为 t_{SAMP} 。

4.5.5 供电电流特性

供电电流特性是多种参数和因素的综合指标，包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 引脚的翻转速度、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚均处于模拟模式。
- 所有的外设均处于关闭状态，除特别说明。
- Flash 的读访问时间，根据 f_{HCLK} 的频率做相应调整（0~24MHz 时为 0 个等待周期，24MHz 以上时为 1 个等待周期）。
- 当开启外设时： $f_{PCLK} = f_{HCLK}$ 。

表 4-8 Run 模式工作电流

符号	描述	条件 ⁽¹⁾			Typ	Unit
		时钟源	f _{HCLK}	模式		
I _{DD(Run)}	Run 模式工作电流	RCH	48MHz	所有外设时钟 ON, CPU 从 Flash 取指, While (1)	2.3	mA
				所有外设时钟 OFF, CPU 从 Flash 取指, While (1)	1.3	
			16MHz	所有外设时钟 ON, CPU 从 Flash 取指, While (1)	0.99	
				所有外设时钟 OFF, CPU 从 Flash 取指, While (1)	0.66	
			4MHz	所有外设时钟 ON, CPU 从 Flash 取指, While (1)	0.54	
				所有外设时钟 OFF, CPU 从 Flash 取指, While (1)	0.46	

1. 测试条件: V_{DD} = 3.3V, T_A = 25℃。

表 4-9 Stop 模式工作电流

符号	描述	条件 ⁽¹⁾	Typ				Unit
			25℃	60℃	85℃	105℃	
I _{DD(Stop)}	Stop 模式工作电流	所有外设时钟 OFF	0.8	1.5	3	5	μA

1. 测试条件: V_{DD} = 3.3V。

表 4-10 Stop 模式+RTC 工作电流

符号	描述	条件 ⁽¹⁾	Typ	Unit
I _{DD(Stop+RTC)}	Stop 模式+RTC 工作电流	使能 RTC: 时钟源 LXTAL, LXTAL_DRV_MODE=0, LXTAL_DRV[1:0]=01, 其他外设全部 OFF	1.2	μA

1. 测试条件: V_{DD} = 3.3V, T_A = 25℃。

表 4-11 Sleep 模式工作电流

符号	描述	条件 ⁽¹⁾			Typ	Unit
		时钟源	模式	f _{HCLK}		
I _{DD(Sleep)}	Sleep 模式工作电流	RCH	所有外设时钟 OFF	48MHz	609	uA
				16MHz	273	
				4MHz	190	

1. 测试条件：V_{DD} = 3.3V，T_A=25℃。

4.5.6 低功耗唤醒时间

唤醒时间是事件与执行用户程序的第一条指令之间的延迟时间。

表 4-12 低功耗唤醒时间⁽¹⁾

符号	描述	条件	Typ	Unit
twUSLEEP	Sleep 模式唤醒时间	程序运行在 Flash 区域， HCLK = RCH = 48MHz	12	CPU cycles
twUSTOP	Stop 模式的事件唤醒时间	程序运行在 Flash 区域	12.9	μs

1. 由综合评估得出。

4.5.7 内部时钟源特性

RCH（48MHz）

表 4-13 内部 RCH 48MHz 时钟特性

符号	描述	条件	Min	Typ	Max	Unit
f _{RCH}	振荡频率	-	-	48	-	MHz
ΔTemp _(RCH)	RCH 频率温度漂移	V _{DD} =1.8V~5.5V T _A = -40℃~85℃	-2	-	2	%
Duty _(RCH) ⁽¹⁾	占空比	-	45	-	55	%
t _{SU(RCH)} ⁽¹⁾	启动时间	-	-	1.1	-	μs
t _{STAB(RCH)} ⁽¹⁾	稳定时间	-	-	0.5	-	μs
I _{DD_RCH} ⁽¹⁾	RCH 电流功耗	-	-	212.8	-	μA

1. 由综合评估得出。

RCH（16MHz）

表 4-14 内部 RCH 16MHz 时钟特性

符号	描述	条件	Min	Typ	Max	Unit
f _{RCH}	振荡频率	-	-	16	-	MHz
ΔTemp _(RCH)	RCH 频率温度漂移	V _{DD} =1.8V~5.5V T _A = -20℃~60℃	-2	-	2	%
		V _{DD} =1.8V~5.5V T _A = -40℃~85℃	-3	-	3	
Duty _(RCH) ⁽¹⁾	占空比	-	45	-	55	%
t _{SU(RCH)} ⁽¹⁾	启动时间	-	-	1.6	-	μs

符号	描述	条件	Min	Typ	Max	Unit
$t_{\text{STAB(RCH)}}^{(1)}$	稳定时间	-	-	0.6	-	μs
$I_{\text{DD_RCH}}^{(1)}$	RCH 电流功耗	-	-	87.4	-	μA

1. 由综合评估得出。

RCL (32KHz)

表 4-15 内部 RCL 时钟特性

符号	描述	条件	Min	Typ	Max	Unit
f_{RCL}	振荡频率	-	-	32	-	KHz
$\Delta\text{Temp}_{(\text{RCL})}$	RCL 频率温度漂移	$V_{\text{DD}}=1.8\text{V}\sim 5.5\text{V}$ $T_{\text{A}}=25\text{ }^{\circ}\text{C}$	-2.5	-	2.5	%
		$V_{\text{DD}}=1.8\text{V}\sim 5.5\text{V}$ $T_{\text{A}}=-40\text{ }^{\circ}\text{C}\sim 85\text{ }^{\circ}\text{C}$	-5	-	5	
$\text{Duty}_{(\text{RCL})}^{(1)}$	占空比	-	-	50	-	%
$t_{\text{SU(RCL)}} + t_{\text{STAB(RCL)}}^{(1)}$	启动稳定时间	-	-	76	-	μs
$I_{\text{DD(RCL)}}^{(1)}$	RCL 电流功耗	-	-	390	-	nA

1. 由综合评估得出。

4.5.8 Flash 存储器特性

表 4-16 Flash 存储器特性⁽¹⁾

符号	描述	条件	Min	Typ	Max	Unit
t_{PROG}	编程时间 (字)	-	-	52	-	μs
t_{ERASE}	擦除时间	页擦除	-	2.6	-	ms
		批量擦除	-	35	-	ms
EC_{Flash}	擦写次数	$T_{\text{A}}=-40\text{ }^{\circ}\text{C}\sim 85\text{ }^{\circ}\text{C}$	100000	-	-	cycles
$\text{RET}_{\text{Flash}}$	数据保存期限	$T_{\text{A}}=-40\text{ }^{\circ}\text{C}\sim 85\text{ }^{\circ}\text{C}$	25	-	-	years

1. 由综合评估得出。

4.5.9 EFT 特性

表 4-17 EFT 特性⁽¹⁾

符号	描述	条件	级别/类型
V_{FESD}	在任何 I/O 上施加的, 导致功能错误的静电放电电压极限。	$T_{\text{A}}=25\text{ }^{\circ}\text{C}$ 符合 IEC 61000-4-2	4A
V_{EFTB}	在 V_{DD} 和 V_{SS} 上施加的, 导致功能	$T_{\text{A}}=25\text{ }^{\circ}\text{C}$	5A

符号	描述	条件	级别/类型
	错误的瞬变脉冲群电压极限。	符合 IEC 61000-4-4	

1. 由综合评估得出。

4.5.10 ESD 特性

表 4-18 ESD 特性⁽¹⁾

符号	描述	条件	Min	Typ	Max	Unit
$V_{ESD(HBM)}$	人体模型	$T_A = 25\text{ }^{\circ}\text{C}$ 符合ESDA/JEDEC JS-001-2017	-	± 4500	-	V
$V_{ESD(CDM)}$	带电设备模型	$T_A = 25\text{ }^{\circ}\text{C}$ 符合ESDA/JEDEC JS-002-2018	-	± 2000	-	

1. 由综合评估得出。

表 4-19 Latch-up 特性⁽¹⁾

符号	描述	条件	Min	Typ	Max	Unit
$I_{\text{Latch-up}}$	Latch-up 电流	$T_A = 25\text{ }^{\circ}\text{C}$ 符合 JEDEC78E	-	± 1000	-	mA

1. 由综合评估得出。

4.5.11 I/O 端口特性

表 4-20 输入特性

符号	描述	条件		Min	Typ	Max	Unit
V _{IL} ⁽¹⁾	输入低电压	1.8V≤V _{DD} ≤5.5V		-	-	0.3V _{DD}	V
V _{IH} ⁽¹⁾	输入高电压	1.8V≤V _{DD} ≤5.5V		0.7V _{DD}	-	-	
V _{hys} ⁽¹⁾	施密特触发器 电压迟滞	V _{DD} =3.3V		-	300	-	mV
I _{lkg} ⁽¹⁾	输入漏电流	V _{DD} =3.3V		-	-	220	nA
R _{PU} ⁽²⁾	弱上拉等效电阻	低驱 I/O: PB1	V _{IN} = V _{SS}	60.8	93.2	213	kΩ
		其他		20	49.6	60	kΩ
R _{PD} ⁽²⁾	弱下拉等效电阻	低驱 I/O: PB1	V _{IN} = V _{DD}	52	67.6	99.2	kΩ
		其他		20	47.2	60	kΩ
C _{I/O} ⁽²⁾	I/O 引脚电容	高驱 I/O: PA3-PA7、PA15、PB3-PB8、PF4		-	3.3	-	pF
		低驱 I/O: PB1		-	1.8	-	
		其他		-	1.6	-	

1. 由综合评估得出。
2. 设计保证，不在生产中测试。

 表 4-21 输出特性⁽¹⁾

符号	描述	条件	Min	Typ	Max	Unit
$V_{OL}^{(2)}$	输出低电压	高驱 I/O: PA3-PA7、PA15、PB3-PB8、PF4 GPIOx_HDNy=1	$ I_{I/O} =85\text{mA}$ $V_{DD}=5\text{V}$	-	0.5	-
			$ I_{I/O} =47\text{mA}$ $V_{DD}=3\text{V}$	-	0.4	-
		高驱 I/O: PA3-PA7、PA15、PB3-PB8、PF4 GPIOx_HDNy=0	$ I_{I/O} =21\text{mA}$ $V_{DD}=5\text{V}$	-	0.5	-
			$ I_{I/O} =11\text{mA}$ $V_{DD}=3\text{V}$	-	0.4	-
		低驱 I/O: PB1	$ I_{I/O} =0.5\text{mA}$ $V_{DD}=3.3\text{V}$	-	0.5	-
		其他	$ I_{I/O} =21\text{mA}$ $V_{DD}=5\text{V}$	-	0.5	-
			$ I_{I/O} =11\text{mA}$ $V_{DD}=3\text{V}$	-	0.4	-
$V_{OH}^{(3)}$	输出高电压	高驱 I/O: PA3-PA7、PA15、PB3-PB8、PF4 GPIOx_HDPy=11	$ I_{I/O} =22\text{mA}$ $V_{DD}=5\text{V}$	-	$V_{DD}-0.5$	-
			$ I_{I/O} =12\text{mA}$ $V_{DD}=3\text{V}$	-	$V_{DD}-0.4$	-
		高驱 I/O: PA3-PA7、PA15、PB3-PB8、PF4 GPIOx_HDPy=10	$ I_{I/O} =15.5\text{mA}$ $V_{DD}=5\text{V}$	-	$V_{DD}-0.5$	-
			$ I_{I/O} =8\text{mA}$ $V_{DD}=3\text{V}$	-	$V_{DD}-0.4$	-
		高驱 I/O: PA3-PA7、PA15、PB3-PB8、PF4 GPIOx_HDPy=01	$ I_{I/O} =13\text{mA}$ $V_{DD}=5\text{V}$	-	$V_{DD}-0.5$	-
			$ I_{I/O} =7\text{mA}$ $V_{DD}=3\text{V}$	-	$V_{DD}-0.4$	-
		高驱 I/O: PA3-PA7、PA15、PB3-PB8、PF4 GPIOx_HDPy=00	$ I_{I/O} =6\text{mA}$ $V_{DD}=5\text{V}$	-	$V_{DD}-0.5$	-
			$ I_{I/O} =3\text{mA}$ $V_{DD}=3\text{V}$	-	$V_{DD}-0.4$	-
		低驱 I/O: PB1	$ I_{I/O} =0.5\text{mA}$ $V_{DD}=3.3\text{V}$	-	$V_{DD}-0.5$	-
		其他	$ I_{I/O} =15\text{mA}$ $V_{DD}=5\text{V}$	-	$V_{DD}-0.5$	-
			$ I_{I/O} =8\text{mA}$ $V_{DD}=3\text{V}$	-	$V_{DD}-0.4$	-

1. 由综合评估得出。
2. $I_{I/O}$ 灌电流必须始终遵循表：电流特性，所列的绝对最大额定值， $I_{I/O}$ （I/O 端口和控制引脚）的总和不得超过 $I_{VSS/VSSA}$ 。
3. $I_{I/O}$ 拉电流必须始终遵循表：电流特性，所列的绝对最大额定值， $I_{I/O}$ （I/O 端口和控制引脚）的总和不得超过 $I_{VDD/VDDA}$ 。

表 4-22 AC 特性⁽¹⁾

符号	描述	条件		Min	Max	Unit
f_{MAX}	最大输出频率	低驱 I/O: PB1	$C=30pF, 1.8V \leq V_{DD} < 2.7V$	-	0.5	MHz
			$C=30pF, 2.7V \leq V_{DD} < 5.5V$	-	1	
			$C=15pF, 1.8V \leq V_{DD} < 2.7V$	-	1	
			$C=15pF, 2.7V \leq V_{DD} < 5.5V$	-	2	
		其他	$C=50pF, 1.8V \leq V_{DD} < 2.7V$	-	10	
			$C=50pF, 2.7V \leq V_{DD} \leq 5.5V$	-	20	
			$C=30pF, 1.8V \leq V_{DD} < 2.7V$		16	
			$C=30pF, 2.7V \leq V_{DD} \leq 5.5V$	-	32	
T_r	上升时间	低驱 I/O: PB1 (1MHz)	$C=15pF, 1.8V \leq V_{DD} < 2.7V$	-	180	ns
			$C=15pF, 2.7V \leq V_{DD} < 5.5V$	-	120	
		其他	$C=30pF, 1.8V \leq V_{DD} < 2.7V$	-	9.4	
			$C=30pF, 2.7V \leq V_{DD} \leq 5.5V$	-	17.7	
T_f	下降时间	低驱 I/O: PB1 (1MHz)	$C=15pF, 1.8V \leq V_{DD} < 2.7V$	-	180	ns
			$C=15pF, 2.7V \leq V_{DD} < 5.5V$	-	120	
		其他	$C=30pF, 1.8V \leq V_{DD} < 2.7V$	-	8.6	
			$C=30pF, 2.7V \leq V_{DD} \leq 5.5V$	-	17.2	

1. 设计保证，不在生产中测试。

4.5.12 NRST 输入特性

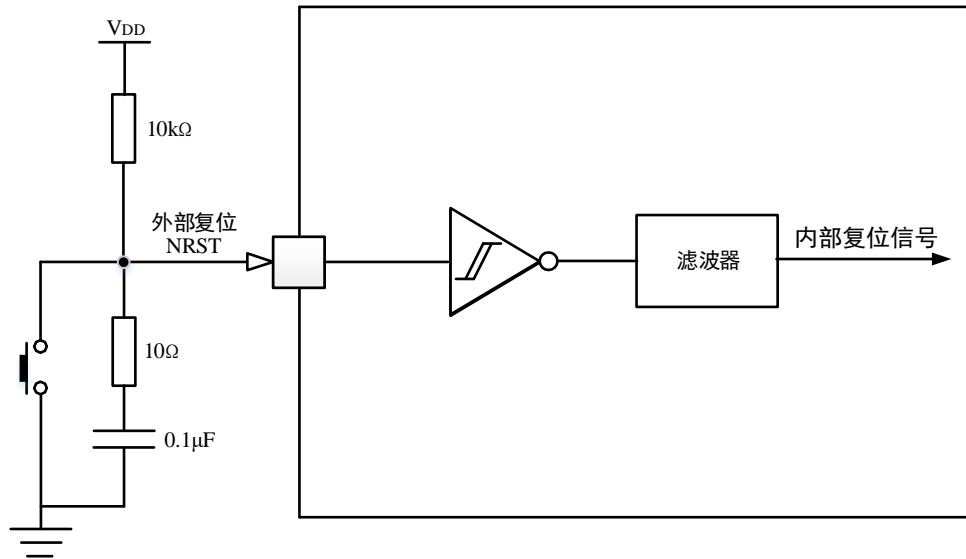
表 4-23 NRST 输入特性⁽¹⁾

符号	描述	条件	Min	Typ	Max	Unit
$V_{IL(NRST)}$	输入低电平电压	-	-	-	$0.3V_{DD}$	V
$V_{IH(NRST)}$	输入高电平电压	-	$0.7V_{DD}$	-	-	

符号	描述	条件	Min	Typ	Max	Unit
$V_{hys}(NRST)$	施密特触发器电压迟滞	-	-	300	-	mV
R_{PU}	上拉等效电阻	$V_{IN}=V_{SS}$	9	13	37	k Ω
$T_{(NRST)}^{(2)}$	滤波时间	$1.8V \leq V_{DD} \leq 5.5V$	500			μs

1. 设计保证，不在生产中测试。
2. NRST 引脚上的低电平信号必须大于 500 μs ，才能使芯片复位。

图 4-1 复位引脚推荐电路



1. 该复位电路可保护 MCU，以避免噪声干扰引起的复位。
2. 用户必须确保 NRST 引脚上的电平可降至 I/O 输入特性表中指定的 V_{IL} 最大电平以下，否则不会执行复位。
3. 外部电容应尽可能接近复位引脚。

4.5.13 ADC 特性

表 4-24 ADC 特性⁽¹⁾

符号	描述	条件	Min	Typ	Max	Unit
V_{DDA}	ADC 供电电压	-	1.8	-	5.5	V
V_{REF_ADC}	参考电压	-	1.8	-	V_{DDA}	V
f_{ADC_CK}	ADC 时钟频率	$2.2V < V_{DDA} \leq 5.5V$	0.3	-	16	MHz
		$1.8V \leq V_{DDA} < 2.2V$	0.3	-	8	
f_s	采样速率	-	-	-	1	Msps
V_{AIN}	转换电压范围	-	V_{SSA}	-	V_{DDA}	V
R_s	输入开关等效阻抗	-	-	0.47	6.75	k Ω
C_{ADC}	内部采样和保持电容	-	-	5.5	-	pF

符号	描述	条件	Min	Typ	Max	Unit
t_{STAB}	启动时间	-	-	0.7	1	μs
t_{SAMP}	采样时间	-	3	-	1919	$1/f_{\text{ADC_CK}}$
t_{CONV}	总的转换时间 (包括采样时间)	-	$t_{\text{SAMP}} + 13$			$1/f_{\text{ADC_CK}}$
$I_{\text{DDA(ADC)}}^{(2)}$	V_{DDA} 功耗	$f_{\text{s}} = 1\text{ Msps}$, 间歇工作模式	-	269	-	μA
		$f_{\text{s}} = 1\text{ Msps}$, 正常工作模式	-	494	-	

1. 设计保证，不在生产中测试。
2. 由综合评估得出。

 表 4-25 采样时间与输入信号阻抗⁽¹⁾

分辨率	采样周期 (16MHz)	采样时间 (16MHz) (μs)	最大输入阻抗 R_{AIN} (k Ω)
12bits	3	0.188	10
	7	0.438	21
	12	0.75	28
	19	1.188	31
	39	2.438	36
	79	4.938	49
	119	7.438	74
	159	9.938	87
	239	14.938	111
	319	19.938	139
	479	29.938	193
	639	39.938	238
	959	59.938	345
	1279	79.938	402
	1919	119.938	750

1. 由综合评估得出。

 表 4-26 ADC 精度⁽¹⁾

符号	描述	条件	Min	Typ	Max	Unit
EO	偏移误差	$V_{\text{DDA}} = V_{\text{REF_ADC}} = 3.3\text{ V}$; $f_{\text{s}} = 1\text{ Msps}$; $T_{\text{A}} = 25\text{ }^{\circ}\text{C}$	0	-	4	LSB
EG	增益误差		-5	-	2	LSB

符号	描述	条件	Min	Typ	Max	Unit
DNL	微分非线性		-1	-	1.5	LSB
INL	积分非线性		-1.3	-	2.5	LSB
SNR	信噪比	$V_{DDA} = V_{REF_ADC} = 3.3\text{ V};$ $f_s = 1\text{ Msps}; T_A = 25\text{ }^{\circ}\text{C};$ $f_{IN} = 1\text{ KHz}$	-	63	-	dB
SINAD	信号噪声失真比		-	62	-	dB
THD	总谐波失真		-	-72	-	dB
ENOB	有效位数		-	10	-	bit

1. 由综合评估得出。

4.5.14 COMP 特性

表 4-27 COMP 特性⁽¹⁾

符号	描述	条件	Min	Typ	Max	Unit
$V_{DDA(Comp)}$	供电电压	-	1.8	-	5.5	V
V_{IN}	COMP 输入电压	-	0	-	$V_{DDA}-0.6$	V
t_{START}	启动时间	高速	-	0.5	1.05	μs
		低速	-	0.5	10.4	
$V_{offset}^{(2)}$	失调电压	高速	-5.7	-	5.7	mV
		低速	-9.7	-	10	
V_{hys}	迟滞	高速	-	30	-	mV
		低速	-	30	-	
t_D	传输延迟	高速	-	0.19	-	μs
		低速	-	4	-	
I_{COMP}	静态功耗	高速、输出高电平	-	9.81	-	μA
		高速、输出低电平	-	5.62	-	
		低速、输出高电平	-	0.21	-	
		低速、输出低电平	-	0.12	-	
I_{RDAC}	8 级分压功耗	RDAC 输入电压 源 $V_{DDA} = 3.3\text{ V}$	-	0.84	-	μA

1. 由综合评估得出。

2. 设计保证，不在生产中测试。

4.5.15 温度传感器特性

表 4-28 温度传感器特性⁽¹⁾

符号	描述	Min	Typ	Max	Unit
T_L	V_{TS} 与温度的线性关系	-	-	± 2	$^{\circ}\text{C}$
Avg_Slope	斜率	-	-1.79	-	mV/ $^{\circ}\text{C}$
V_{25}	在 25°C ($\pm 5^{\circ}\text{C}$) 时的电压	-	701	-	mV
$I_{DDA(TS)}^{(2)}$	功耗	-	14.5	-	μA
$t_{\text{ADC_BUF}}^{(2)(3)}$	温度传感器 V_{TS} Buffer 的启动时间	-	3.6	5.3	μs
$t_{\text{SAMP}}^{(2)(3)}$	ADC 测量温度传感器的采样时间	5	-	-	μs

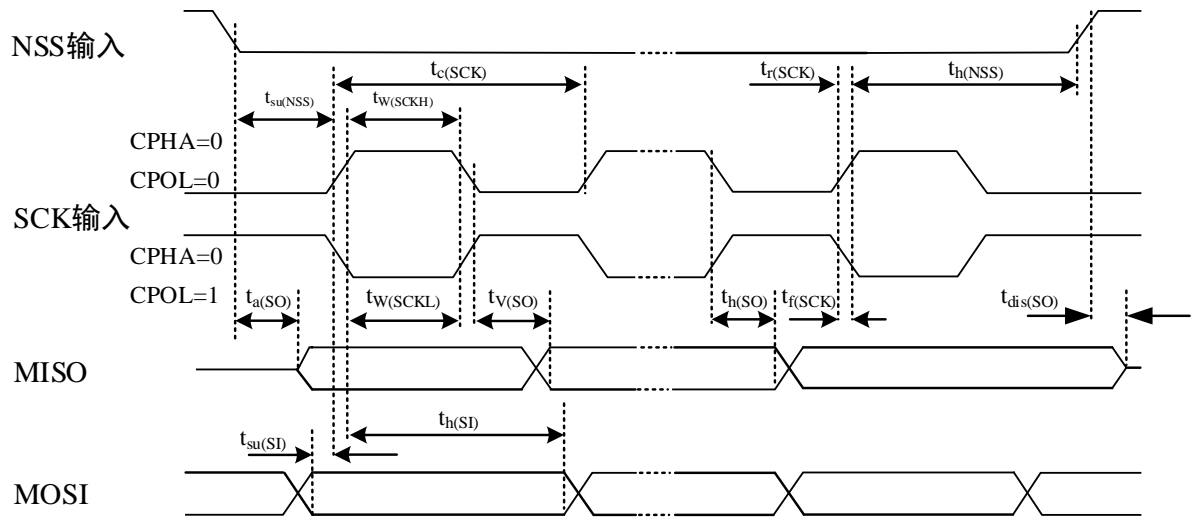
1. 设计保证，不在生产中测试。
2. 由综合评估得出。
3. 使能 ADC 内部温度传感器需等待启动稳定时间 $t_{\text{ADC_BUF}}$ ，ADC 测量温度传感器的采样时间至少为 t_{SAMP} 。

4.5.16 SPI 特性

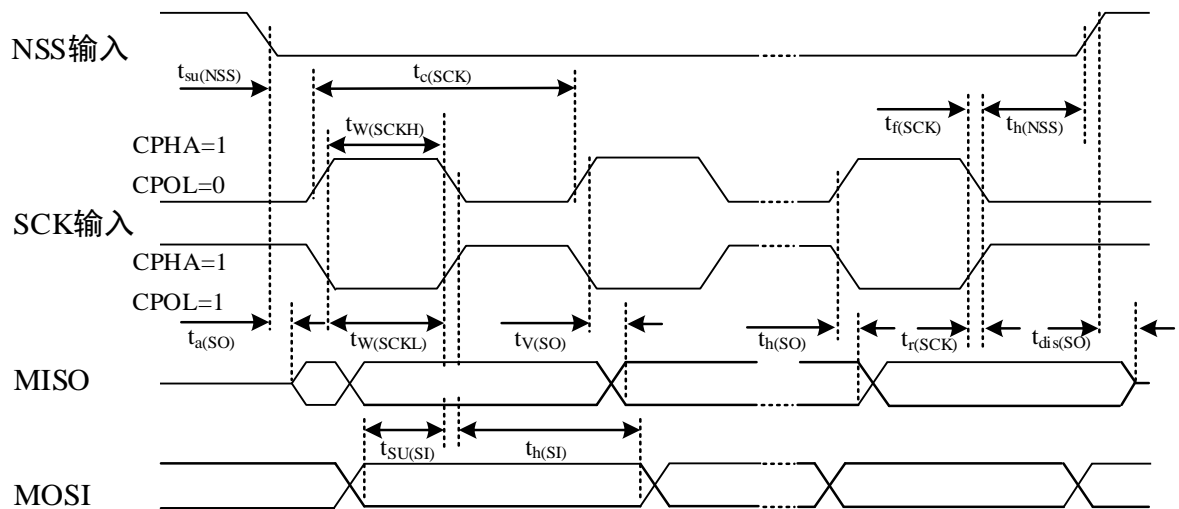
表 4-29 SPI 特性⁽¹⁾

符号	描述	条件	Min	Typ	Max	Unit
f_{SCK}	SPI 时钟频率	主模式	-	-	24	MHz
		从模式	-	-	16	MHz
$t_{\text{SU(NSS)}}$	NSS 建立时间	从模式	4.35	-	-	ns
$t_{\text{h(NSS)}}$	NSS 保持时间	从模式	3.02	-	-	ns
$t_{\text{W(SCKH)}}$	SCK 高电平时间	主模式	$T_{\text{SCK}}/2-1$	$T_{\text{SCK}}/2$	$T_{\text{SCK}}/2+1$	ns
$t_{\text{W(SCKL)}}$	SCK 低电平时间	主模式	$T_{\text{SCK}}/2-1$	$T_{\text{SCK}}/2$	$T_{\text{SCK}}/2+1$	ns
$t_{\text{SU(MI)}}$	输入数据的建立时间	主模式	-	-	0.61	ns
$t_{\text{SU(SI)}}$		从模式	1.98	-	-	ns
$t_{\text{h(MI)}}$	输入数据的保持时间	主模式	0	-	-	ns
$t_{\text{h(SI)}}$		从模式	9.7	-	-	ns
$t_{\text{V(MO)}}$	输出数据的有效时间	主模式	-	-	2.94	ns
$t_{\text{V(SO)}}$		从模式	-	-	20.95	ns
$t_{\text{h(MO)}}$	输出数据的保持时间	主模式	2.42	-	-	ns
$t_{\text{h(SO)}}$		从模式	22.38	-	-	ns

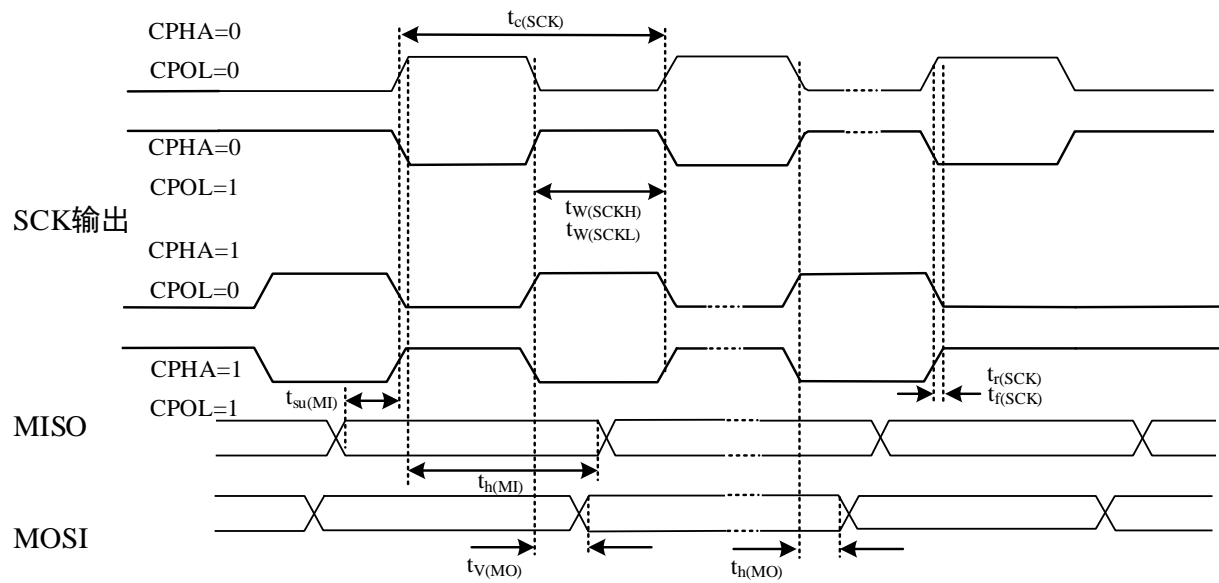
1. 设计保证，不在生产中测试。

图 4-2 SPI 从模式时序图 (CPHA = 0) ⁽¹⁾


1. 在 $0.3V_{DD}$ 和 $0.7V_{DD}$ 电平处测试。

图 4-3 SPI 从模式时序图 (CPHA = 1) ⁽¹⁾


1. 在 $0.3V_{DD}$ 和 $0.7V_{DD}$ 电平处测试。

图 4-4 SPI 主模式时序图⁽¹⁾


1. 在 $0.3V_{DD}$ 和 $0.7V_{DD}$ 电平处测试。

5 封装信息

CIU32D685 系列提供 QFN32 (4 x 4 x 0.75 - 0.4mm)、QFN24 (3 x 3 x 0.55 - 0.35mm) 封装，且符合 JEDEC 标准，封装外形及尺寸信息见本章描述。

5.1 QFN32 封装信息

图 5-1 QFN32 (4 x 4 x 0.75-0.4 mm) 封装外形

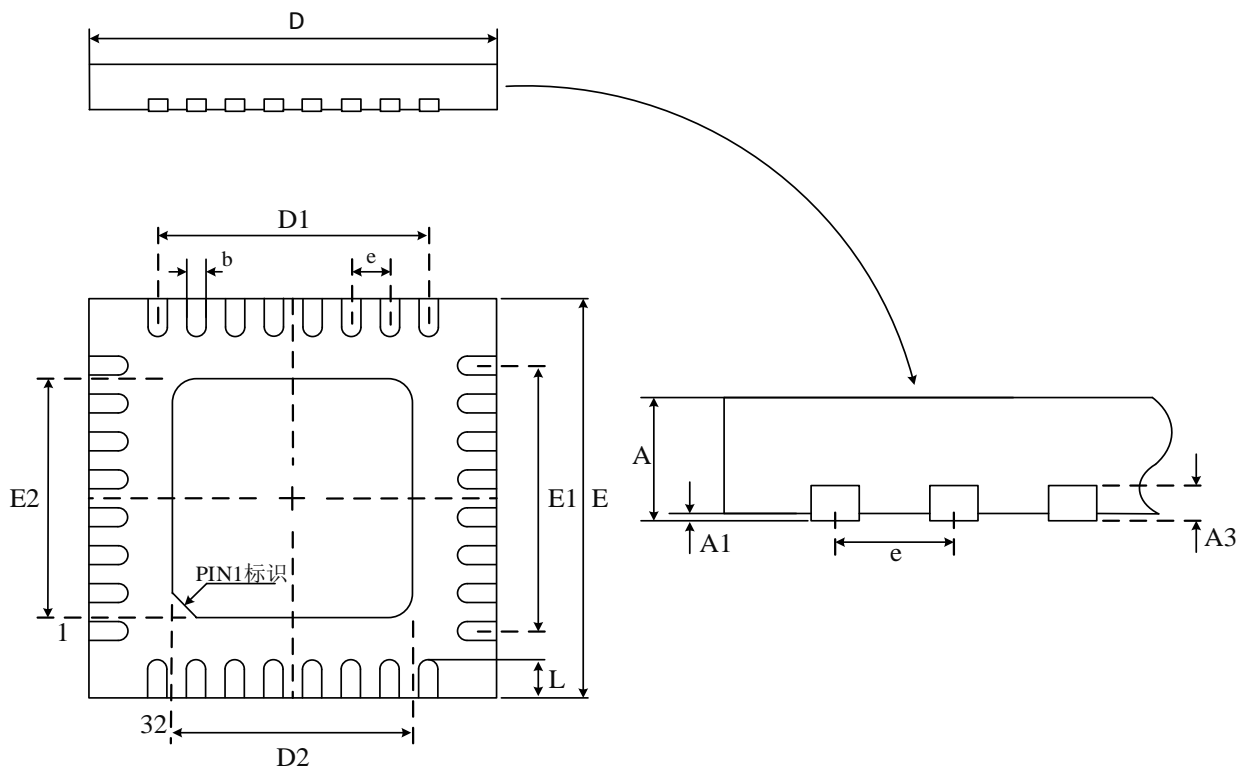


表 5-1 QFN32 (4 x 4 x 0.75-0.4mm) 封装外形尺寸数据

Symbol	Min	Typ	Max
A	0.70	0.75	0.80
A1	-	0.02	0.05
A3	0.203REF		
b	0.15	0.20	0.25
D	3.90	4.00	4.10
D1	2.70	2.80	2.90
D2	2.55	2.65	2.80
E	3.90	4.00	4.10

Symbol	Min	Typ	Max
E1	2.70	2.80	2.90
E2	2.55	2.65	2.80
e	0.40BSC		
L	0.30	0.40	0.50

5.2 QFN24 封装信息

图 5-2 QFN24 (3 x 3 x 0.55-0.35mm) 封装外形

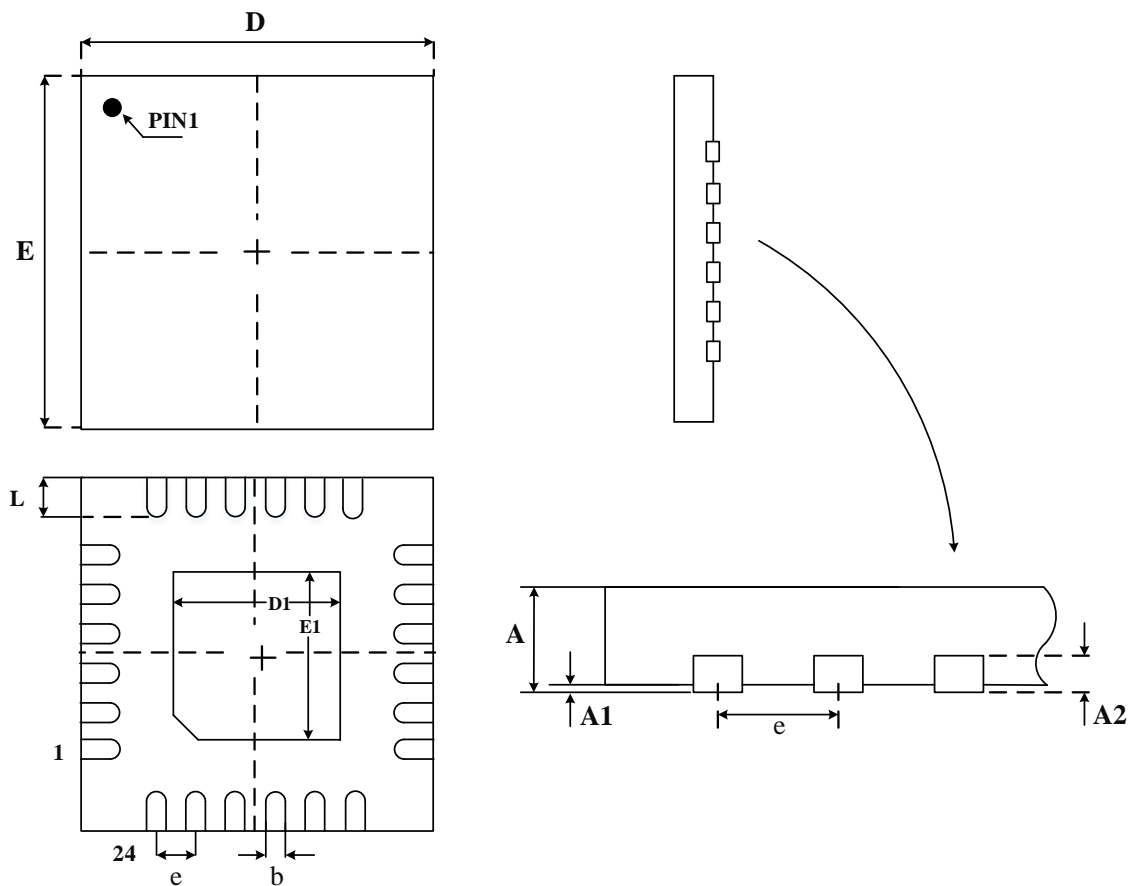


表 5-2 QFN24 (3 x 3 x 0.55-0.35mm) 封装外形尺寸数据

符号	Min	Typ	Max
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
A2	0.152REF		
b	0.13	0.18	0.23

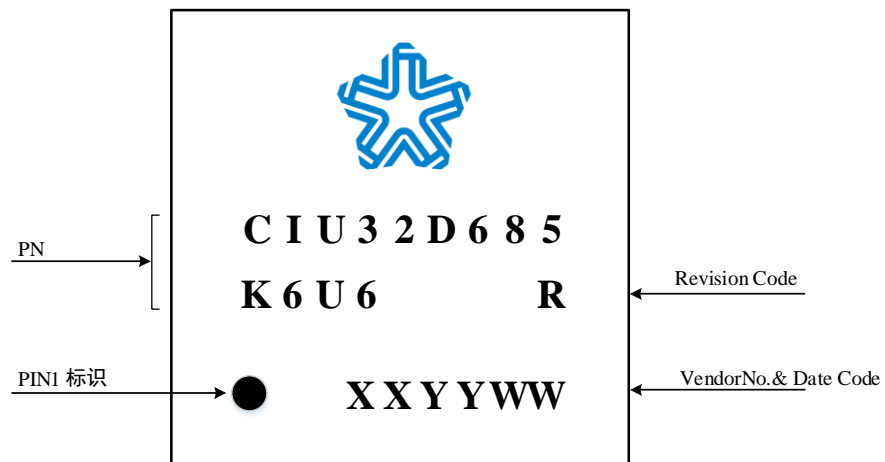
符号	Min	Typ	Max
D	3.00BSC		
E	3.00BSC		
D1	1.60	1.70	1.80
E1	1.60	1.70	1.80
e	0.35BSC		
L	0.25	0.30	0.35

5.3 丝印说明

CIU32D685 各封装正面丝印的 PIN1 引脚位置和信息说明如下：

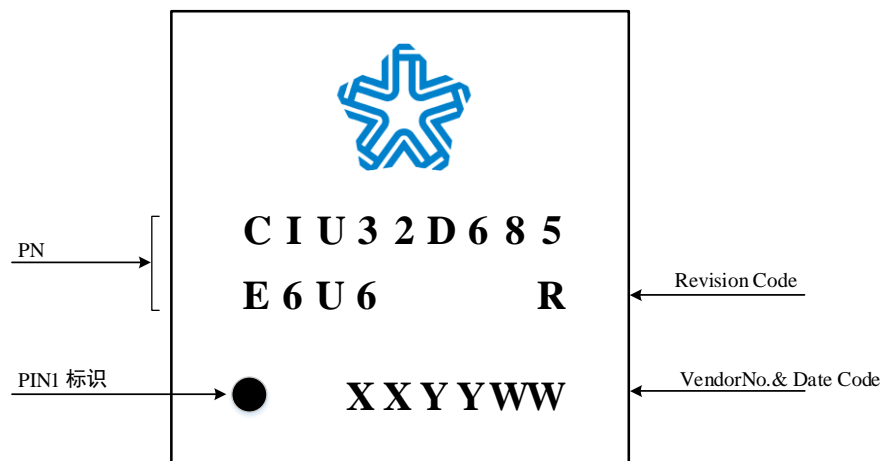
QFN32 封装丝印形式

图 5-3 QFN32 丝印信息说明



QFN24 封装丝印形式

图 5-4 QFN24 丝印信息说明



6 订购信息

	CIU	32	D	685	K	6	U	6	xx
CPU位宽									
32: 32bit									
产品类型									
D: 电子烟专用型									
产品子系列									
685: CIU32D685									
引脚数									
E: 24Pin									
K: 32Pin									
Flash容量									
6: 32K									
封装类型									
U: QFN									
温度范围									
6: -40 ~ 85℃									
包装形式									
TR: 卷带									

7 版本历史

表 7-1 版本更改履历

日期	版本号	修改范围
2025-4-28	V1.0	初版
2025-7-8	V1.1	更新特性和外设资源
2025-8-15	V1.2	更新电气特性相关内容

8 联系方式

网址: www.hed.com.cn

地址: 北京市昌平区北七家未来科技城南区中国电子网络安全和信息化产业基地 C 栋

邮编: 102209

如果您在购买与使用过程中有任何意见或建议, 请随时与我们联系。